

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 5月14日
Date of Application:

出願番号 特願2003-135908
Application Number:
[ST. 10/C]: [JP 2003-135908]

出願人 富士通株式会社
Applicant(s):

2003年 7月22日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫

出証番号 出証特2003-3057874

【書類名】 特許願

【整理番号】 0241781

【提出日】 平成15年 5月14日

【あて先】 特許庁長官殿

【国際特許分類】 H01S 3/18

【発明の名称】 光半導体装置、その製造方法及びその駆動方法

【請求項の数】 10

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 早川 明憲

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 佐藤 嘉洋

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 森戸 健

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 関根 徳彦

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100087479

【弁理士】

【氏名又は名称】 北野 好人

【選任した代理人】

【識別番号】 100114915

【弁理士】

【氏名又は名称】 三村 治彦

【先の出願に基づく優先権主張】

【出願番号】 特願2002-306832

【出願日】 平成14年10月22日

【先の出願に基づく優先権主張】

【出願番号】 特願2002-355271

【出願日】 平成14年12月 6日

【手数料の表示】

【予納台帳番号】 003300

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0012600

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光半導体装置、その製造方法及びその駆動方法

【特許請求の範囲】

【請求項 1】 第 1 導電型の半導体基板の第 1 の領域上に形成され、電流注入により光を発生する第 1 の活性層と、前記第 1 の活性層との間に第 2 導電型の中間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記第 1 の活性層及び前記チューニング層の近傍に形成された回折格子とを有する光発振部と、

前記半導体基板の第 2 の領域上に形成され、電流注入により光を増幅する第 2 の活性層を有し、前記光発振部により発生した光を増幅する光増幅部とを有することを特徴とする光半導体装置。

【請求項 2】 請求項 1 記載の光半導体装置において、前記半導体基板と前記第 2 の活性層との間に、前記第 2 導電型のクラッド層が設けられていることを特徴とする光半導体装置。

【請求項 3】 第 1 導電型の半導体基板の第 1 の領域上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第 2 導電型の中間層を介して形成され、電流注入により前記活性層の発振波長を変化する波長制御層とを有する光発振部と、

前記半導体基板の第 2 の領域上に形成された絶縁層と、前記絶縁層上に形成され、前記光発振部から出力される光を導波する光導波路層とを有する光導波路部とを有することを特徴とする光半導体装置。

【請求項 4】 請求項 3 記載の光半導体装置において、前記絶縁層は、導電型が互いに異なる 2 つの半導体層を有することを特徴とする光半導体装置。

【請求項 5】 請求項 3 記載の光半導体装置において、前記絶縁層は、半絶縁性半導体層よりなることを特徴とする光半導体装置。

【請求項6】 第1導電型の半導体基板の第1の領域上に、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の間層を介して電流注入により前記活性層の発振波長を変化する波長制御層とを形成する工程と、

前記半導体基板の第2の領域上に、絶縁層を形成する工程と、

前記絶縁膜上に、光導波路層を形成する工程と、

前記活性層と、前記中間層と、前記波長制御層とをパターンニングし、前記第1の領域に、第1のメサストライプを形成し、前記絶縁層と、前記光導波路層とをパターンニングし、前記第2の領域に、第2のメサストライプを形成する工程と、

前記中間層に電氣的に接続され、前記第1のメサストライプの側面と、前記第2のメサストライプの側面とを覆う埋め込み層を形成する工程と

を有することを特徴とする光半導体装置の製造方法。

【請求項7】 第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を備えた光発振部と、

前記活性層又は前記チューニング層に注入された電流を任意の前記光発振素子の前記中間層から選択的に引き出す電流引き出し手段と

を有することを特徴とする光半導体装置。

【請求項8】 第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光半導体装置の駆動方法であって、

前記複数の光発振素子のうちから選択した一の前記光発振素子の前記中間層を基準電位に接続し、他の前記光発振素子の前記中間層をフローティングにした状態で、前記複数の光発振素子の前記活性層及び前記チューニング層に電流を注入する

ことを特徴とする光半導体装置の駆動方法。

【請求項 9】 第 1 導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第 2 導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光発振部と、

前記半導体基板の上面側に形成された電極を介して、前記複数の光発振素子の前記活性層又は前記チューニング層に電流を注入する第 1 の電流注入手段と、

前記半導体基板の下面側に形成された電極を介して、前記複数の光発振素子の前記チューニング層又は前記活性層に電流を注入する第 2 の電流注入手段と、

前記複数の光発振素子の前記中間層のそれぞれを基準電位に接続する複数の配線と、前記複数の配線のそれぞれに設けられた複数のスイッチとを有する電流引き出し手段と

を有する光半導体装置の駆動方法であって、

前記複数のスイッチのうちのいずれか一の前記スイッチを閉じ、他の前記スイッチを開いた状態で、前記第 1 の電流注入手段及び前記第 2 の電流注入手段により電流を注入する

ことを特徴とする光半導体装置の駆動方法。

【請求項 10】 第 1 導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第 2 導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光発振部と、

第 1 の電源と、前記複数の光発振素子の前記活性層又は前記チューニング層を前記第 1 の電源に並列に接続する複数の第 1 の配線と、前記複数の第 1 の配線にそれぞれ設けられた複数の第 1 のスイッチとを有し、前記半導体基板の上面側に形成された電極を介して任意の前記光発振素子の前記活性層又は前記チューニング層に電流を注入する第 1 の電流注入手段と、

第 2 の電源を有し、前記半導体基板の下面側に形成された電極を介して、前記複数の光発振素子の前記チューニング層又は前記活性層に電流を注入する第 2 の

電流注入手段と、

前記複数の光発振素子の前記中間層のそれぞれを基準電位に接続する複数の第 2 の配線と、前記複数の第 2 の配線のそれぞれに設けられた複数の第 2 のスイッチとを有する電流引き出し手段と

を有する光半導体装置の駆動方法であって、

前記複数の光発振素子のうちのいずれか一の前記光発振素子に接続する前記第 1 の配線及び前記第 2 の配線に設けられた前記第 1 のスイッチ及び前記第 2 のスイッチを閉じ、他の前記光発振素子に接続する前記第 1 の配線及び前記第 2 の配線に設けられた前記第 1 のスイッチ及び前記第 2 のスイッチを開いた状態で、前記第 1 の電源及び前記第 2 の電源を駆動して、前記複数の光発振素子のうちの one の前記光発振素子を駆動する

ことを特徴とする光半導体装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光半導体装置、その製造方法及びその駆動方法に係り、特に、広い波長可変範囲を有するとともに高い光出力を得ることができる光半導体装置及びその駆動方法、並びにチューナブルツインガイドレーザと光導波路とが同一基板上に集積化された光半導体装置及びその製造方法に関する。

【0002】

【従来の技術】

現在、大容量光通信ネットワークの基幹伝送系では、光信号を波長軸上で多重化することにより伝送容量の向上を図る波長分割多重（WDM：Wavelength Division Multiplexing）方式が用いられている。WDM方式では、多重数を増大するためには光源となる半導体レーザの個数を増加する必要がある。同時に、バックアップ用光源も同数以上必要となり、品種数の増加から在庫管理が煩雑になる。

【0003】

このような背景から、発振波長を可変しうる波長選択光源を用いて管理を簡素

化することが望まれている。WDM方式に用いる波長選択光源としては、連続的な波長可変幅が広いことが要求されている。

【0004】

波長選択光源としては、これまでに様々な波長選択レーザが提案されている。例えば、DFBレーザやDBRレーザを用い温度を制御することにより発振波長を変化するタイプや、DBRレーザのチューニング領域に流す電流値を制御することにより発振波長を変化するタイプが知られている。また、DBRタイプでフィルタ機能を持ったGCSR-DBRレーザや、部分回折格子パターンの変調によるSG/SSG-DBRレーザが知られている。しかしながら、これらレーザ光源は、波長可変時に大きな光出力を得ることができない、連続的に波長を可変できる範囲が数nmと狭く波長制御が複雑である、モードホッピングにより不連続な波長可変になる、等の欠点があった。

【0005】

このような中で、チューナブルツインガイドDFBレーザ（以下、TTG-DFBレーザという）は、連続的な波長の可変幅が8nm程度と比較的広く、波長可変方法が単純であるという特徴を有している。TTG-DFBレーザ等のチューナブルツインガイドレーザ（以下、TTG-LDという）は、例えば特許文献1乃至3に記載されている。

【0006】

上記の発振波長を制御することが可能なレーザの一つとして知られるTTG-LDは、単一のモードで連続的に発振波長を制御することが可能であり、かつ、高速な波長制御が可能であるという利点を有している（例えば特許文献3を参照）。さらには、その波長制御機構が簡易であるという利点も有している。このため、TTG-DFBレーザをはじめとするTTG-LDは、WDM方式による光通信用の光源等への適用可能性を有するものとして期待されている。

【0007】

特許文献3に開示された従来のTTG-LDについて図41を用いて説明する。図41は従来のTTG-LDの構造を示す断面図である。

【0008】

p 型 I n P よりなる半導体基板 5 0 0 上に、p 型 I n P よりなるバッファ層 5 0 2 が形成されている。半導体基板 5 0 0 の下面には、波長制御用の p 型電極 5 0 4 が形成されている。

【0009】

バッファ層 5 0 2 上には、I n G a A s P よりなる波長制御層 5 0 6 と、n 型 I n P よりなる中間層 5 0 8 と、I n G a A s P よりなる MQW 活性層 5 1 0 と、p 型 I n P よりなるクラッド層 5 1 2 とが順次積層され、これらがエッチングされてなるメサストライプが形成されている。バッファ層 5 0 2 と波長制御層 5 0 6 との間には、回折格子が形成された 4 元回折格子層 5 1 4 が形成されている。

【0010】

メサストライプ両側のバッファ層 5 0 2 上には、n 型 I n P よりなる埋め込み層 5 1 6 が形成されており、埋め込み層 5 1 6 によりメサストライプが埋め込まれている。

【0011】

埋め込み層 5 1 6 及びメサストライプのクラッド層 5 1 2 上には、p 型 I n P よりなるキャップ層 5 1 8 が形成されている。キャップ層 5 1 8 には、キャップ層 5 1 8 及びクラッド層 5 1 2 を介して MQW 活性層 5 1 0 に電氣的に接続する p 型電極 5 2 0 が形成されている。

【0012】

埋め込み層 5 1 6 上には、埋め込み層 5 1 6 を介して中間層 5 0 8 に電氣的に接続する n 型電極 5 2 2 が形成されている。

【0013】

上記の構造を有する T T G - L D では、中間層 5 0 8 の下側に形成された波長制御層 5 0 6 に、半導体基板 5 0 0 の下面に形成された p 型電極 5 0 4 により、半導体基板 5 0 0 及びバッファ層 5 0 2 を介して電流が注入される。一方、中間層 5 0 8 の上側に形成された MQW 活性層 5 1 0 には、キャップ層 5 1 8 上に形成された p 型電極 5 2 0 により、キャップ層 5 1 8 及びクラッド層 5 1 2 を介して電流が注入される。

【0014】

中間層 508 は、上記の波長制御層 506 と MQW 活性層 510 との間に挟まれて形成されており、さらに n 型電極 522 により外部の接地電位に接続される。すなわち、中間層 508 が素子の共通接地電位としての役割を果たすこととなる。このように、外部の接地電位に接続された中間層 508 により、二つの機能層、すなわち MQW 活性層 510 と波長制御層 506 とが互いに電氣的に独立したものとなる。したがって、かかる構造を有する TTG-LD では、各機能層に注入する電流量を制御することにより、レーザ発振の制御と、発振波長の制御とを独立して行うことが可能となる。

【0015】

【特許文献 1】

特開平 7-131121 号公報

【0016】

【特許文献 2】

特開平 7-326820 号公報

【0017】

【特許文献 3】

米国特許第 5048049 号明細書

【0018】

【発明が解決しようとする課題】

上述の通り、TTG-DFB レーザは、連続的で比較的広い波長可変範囲を有するとともに、波長可変制御方法が容易であるという特徴を備えており、他のレーザに比べて魅力的である。しかしながら、TTG-DFB レーザも他のレーザと同様、波長を短波長側へ可変するために波長チューニング層に電流を注入することにより、レーザの内部損失が増加し、光出力が大きく減少するという欠点を有している。

【0019】

これについては、活性層に更に電流を注入して減少した光出力を補償する手段もある。しかしながら、これは同時に活性層温度、つまりは素子温度の上昇を招

き発信波長は長波長側へシフトする逆の効果が働くため、結果的に波長可変幅を減少させることになる。また、この温度上昇による波長のずれを波長チューニング電流で再度制御する必要があり、波長可変方法が複雑になってしまう。

【0020】

特許文献2には、TTG-DFBレーザ、光位相調整器、光強度調整器、反射ミラーを集積した光半導体装置が開示されている。特許文献2では、光位相調整器及び光強度調整器からの戻り光を調節することにより、TTG-DFBレーザ内部における吸収損失を補っている。しかしながら、特許文献2に記載の方法は、制御が容易であるとはいえない。また、利得を持つ光素子の集積構造ではないため、光出力に関する大幅な増加は期待できなかった。

【0021】

このように、上記従来の光半導体装置では、広い波長可変範囲を持ちながら高い光出力を実現することは困難であり、両者を同時に達成しうる光半導体装置が望まれていた。

【0022】

一方、TTG-LDは、上述のように、基板上面に形成された電極により電流が注入されるMQW活性層と、基板下面に形成された電極により電流が注入される波長制御層との2つの層を有している。このため、TTG-LDを光導波路等の他の素子と同一の基板上に集積化すると、特性が劣化する等の不具合が生じることも想定される。

【0023】

特性劣化を伴うことなく、TTG-LDを光導波路等の他の素子とともに同一基板上に集積化することを可能にする技術は、TTG-LDの応用可能性を拡大する上で必要不可欠なものであると考えられる。

【0024】

本発明の目的は、広い波長可変範囲を有するとともに高い光出力を得ることができる光半導体装置を提供することにある。

【0025】

また、本発明の他の目的は、特性劣化を伴うことなく、TTG-LDを光導波

路とともに同一基板上に集積化しうる光半導体装置及びその製造方法を提供することにある。

【0026】

また、本発明のさらに他の目的は、安定動作が可能で、広い波長可変範囲を有するとともに高い光出力を得ることができる光半導体装置及びその駆動方法を提供することにある。

【0027】

【課題を解決するための手段】

上記目的は、第1導電型の半導体基板の第1の領域上に形成され、電流注入により光を発生する第1の活性層と、前記第1の活性層との間に第2導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記第1の活性層及び前記チューニング層の近傍に形成された回折格子とを有する光発振部と、前記半導体基板の第2の領域上に形成され、電流注入により光を増幅する第2の活性層を有し、前記光発振部により発生した光を増幅する光増幅部とを有することを特徴とする光半導体装置により達成される。

【0028】

また、上記目的は、第1導電型の半導体基板の第1の領域上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の間層を介して形成され、電流注入により前記活性層の発振波長を変化する波長制御層とを有する光発振部と、前記半導体基板の第2の領域上に形成された絶縁層と、前記絶縁層上に形成され、前記光発振部から出力される光を導波する光導波路層とを有する光導波路部とを有することを特徴とする光半導体装置により達成される。

【0029】

また、上記目的は、第1導電型の半導体基板の第1の領域上に、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の間層を介して電流注入により前記活性層の発振波長を変化する波長制御層とを形成する工程と、前記半導体基板の第2の領域上に、絶縁層を形成する工程と、前記絶縁膜上に、光導波路層を形成する工程と、前記活性層と、前記中間層と、前記波長制御層とをパターンニングし、前記第1の領域に、第1のメサストライプを形成し、前記絶縁

層と、前記光導波路層とをパターンニングし、前記第2の領域に、第2のメサストライプを形成する工程と、前記中間層に電氣的に接続され、前記第1のメサストライプの側面と、前記第2のメサストライプの側面とを覆う埋め込み層を形成する工程とを有することを特徴とする光半導体装置の製造方法により達成される。

【0030】

また、上記目的は、第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の中間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を備えた光発振部と、前記活性層又は前記チューニング層に注入された電流を任意の前記光発振素子の前記中間層から選択的に引き出す電流引き出し手段とを有することを特徴とする光半導体装置により達成される。

【0031】

また、上記目的は、第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の中間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光半導体装置の駆動方法であって、前記複数の光発振素子のうちから選択した一の前記光発振素子の前記中間層を基準電位に接続し、他の前記光発振素子の前記中間層をフローティングにした状態で、前記複数の光発振素子の前記活性層及び前記チューニング層に電流を注入することを特徴とする光半導体装置の駆動方法により達成される。

【0032】

また、上記目的は、第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の中間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光発振部と、前記半導体基板の上面側に形成された電極を介して、前記複数の光発振素子の前記活性層又は前記チューニング層に電流を注入する第1の電流注入

手段と、前記半導体基板の下面側に形成された電極を介して、前記複数の光発振素子の前記チューニング層又は前記活性層に電流を注入する第2の電流注入手段と、前記複数の光発振素子の前記中間層のそれぞれを基準電位に接続する複数の配線と、前記複数の配線のそれぞれに設けられた複数のスイッチとを有する電流引き出し手段とを有する光半導体装置の駆動方法であって、前記複数のスイッチのうちのいずれか一の前記スイッチを閉じ、他の前記スイッチを開いた状態で、前記第1の電流注入手段及び前記第2の電流注入手段により電流を注入することを特徴とする光半導体装置の駆動方法により達成される。

【0033】

また、上記目的は、第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の中間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光発振部と、第1の電源と、前記複数の光発振素子の前記活性層又は前記チューニング層を前記第1の電源に並列に接続する複数の第1の配線と、前記複数の第1の配線にそれぞれ設けられた複数の第1のスイッチとを有し、前記半導体基板の上面側に形成された電極を介して任意の前記光発振素子の前記活性層又は前記チューニング層に電流を注入する第1の電流注入手段と、第2の電源を有し、前記半導体基板の下面側に形成された電極を介して、前記複数の光発振素子の前記チューニング層又は前記活性層に電流を注入する第2の電流注入手段と、前記複数の光発振素子の前記中間層のそれぞれを基準電位に接続する複数の第2の配線と、前記複数の第2の配線のそれぞれに設けられた複数の第2のスイッチとを有する電流引き出し手段とを有する光半導体装置の駆動方法であって、前記複数の光発振素子のうちのいずれか一の前記光発振素子に接続する前記第1の配線及び前記第2の配線に設けられた前記第1のスイッチ及び前記第2のスイッチを閉じ、他の前記光発振素子に接続する前記第1の配線及び前記第2の配線に設けられた前記第1のスイッチ及び前記第2のスイッチを開いた状態で、前記第1の電源及び前記第2の電源を駆動して、前記複数の光発振素子のうちの一の前記光発振素子を駆動することを特徴とする光半導体装置の駆動方法により達成される。

【0034】

【発明の実施の形態】

[第1実施形態]

本発明の第1実施形態による光半導体装置及びその製造方法について図1乃至図3を用いて説明する。

【0035】

図1は本実施形態による光半導体装置の構造を示す概略断面図、図2及び図3は本実施形態による光半導体装置の製造方法を示す工程断面図である。

【0036】

はじめに、本実施形態による光半導体装置の構造について図1を用いて説明する。なお、図1(a)はメサストライプの延在方向に沿った概略断面図、図1(b)は図1(a)のA-A'線断面に沿ったTTGレーザ部の概略断面図、図1(c)は図1(a)のB-B'線断面に沿ったSOA部の概略断面図である。

【0037】

半導体基板10上には、TTGレーザ部とSOA部とが設けられている。

【0038】

TTGレーザ部は、図1(b)に示すような断面構造を有している。p-InPよりなる半導体基板10上には、p-InP層12と、p-InPよりなる下部クラッド層14と、MQW(Multiple Quantum Well:多重量子井戸)活性層20と、n-InP層よりなる中間層22と、InGaAsP層よりなるチューニング層24と、p-InP層よりなるクラッド層25と、回折格子28が形成されたInGaAsP層26と、InP層よりなる埋め込み層30とが形成されている。埋め込み層30、InGaAsP層26、チューニング層24、中間層22、MQW活性層20及び下部クラッド層14は、メサ形状にパターニングされ、メサストライプが形成されている。メサストライプの両側には、n-InP層よりなる埋め込み層38が形成されている。埋め込み層30、38上には、p-InP層40が形成されている。p-InP層40上には、p-InGaAs層よりなるコンタクト層42を介してAu/Znよりなる電極46が形成されている。埋め込み層38上には、Au/Geよりなる電極50が形成されている。

半導体基板 10 の下面には、Au/Zn よりなる電極 54 が形成されている。p-InP 層 12、40、埋め込み層 38 の露出面上には、シリコン酸化膜よりなる保護膜 44 が形成されている。

【0039】

SOA 部は、図 1 (c) に示すような断面構造を有している。半導体基板 10 上には、p-InP 層 12 と、n-InP 層よりなる下部クラッド層 18 と、MQW 活性層 20 と、p-InP 層よりなる上部クラッド層 34 が形成されている。上部クラッド層 34、MQW 活性層 20 及び下部クラッド層 18 は、メサ形状にパターニングされ、メサストライプが形成されている。メサストライプの両側には、n-InP 層よりなる埋め込み層 38 が形成されている。上部クラッド層 34 及び埋め込み層 38 上には、p-InP 層 40 が形成されている。p-InP 層 40 上には、p-InGaAs 層よりなるコンタクト層 42 を介して Au/Zn よりなる電極 48 が形成されている。埋め込み層 38 上には、Au/Ge よりなる電極 52 が形成されている。電極 52 は、TTG レーザ部の電極 50 に接続する一つのパターンで形成するようにしてもよい。p-InP 層 12、40、埋め込み層 38 の露出面上には、シリコン酸化膜よりなる保護膜 44 が形成されている。

【0040】

また、TTG レーザ部のメサストライプと SOA 部のメサストライプとは、図 1 (a) に示すように、双方のメサストライプが連なるように配置されている。また、TTG レーザ部の MQW 活性層と SOA 部の MQW 活性層とは、共通の半導体層により構成されている。また、メサストライプの端面には、反射防止膜 56 が形成されている。

【0041】

次に、本実施形態による光半導体装置の動作について説明する。

【0042】

TTG レーザ部では、電極 54 と電極 50 との間に所定の電圧を印加し、電極 54 から電流を注入する。電極 54 から注入された電流は、InP 層 12 及び下部クラッド層 14 を介して MQW 活性層 20 に注入され、中間層 22 及び埋め込

み層 38 を介して電極 50 から引き出される。MQW 活性層 20 に発振閾値以上の電流を注入することにより、MQW 活性層 20 で発光した光が回折格子 28 により DFB モードで発振する。

【0043】

同時に、電極 46 と電極 50 との間に所定の電圧を印加し、電極 46 から電流を注入する。電極 46 から注入された電流は、p-I n P 層 40、埋め込み層 30 及び I n G a A s P 層 26 を介してチューニング層 24 に注入され、中間層 22 及び埋め込み層 38 を介して電極 50 から引き出される。チューニング層 24 に電流を注入することにより、プラズマ効果で屈折率が減少し、光導波路層の実効的な屈折率が減少する。これにより、DFB 発振波長は短波長化する。したがって、DFB 発振波長は、チューニング層 24 に注入する電流により制御することができる。

【0044】

また、SOA 部では、電極 48 と電極 52 との間に所定の電圧を印加し、電極 48 から電流を注入する。電極 48 から注入された電流は、p-I n P 層 40 及び上部クラッド層 34 を介して MQW 活性層 20 に注入され、下部クラッド層 18 及び埋め込み層 38 を介して電極 52 から引き出される。MQW 活性層 20 に所定の電流を注入することにより、MQW 活性層 20 内を伝搬する光を増幅することができる。このとき、下部クラッド層 18 はある程度の厚さを持っているため、電気抵抗を低く保ちながら活性層に電流を注入することができる。

【0045】

したがって、TTG レーザ部における波長可変の制御と SOA 部における光増幅の制御とを独立して行うにあたり、SOA 部での発熱は抑制され、利得波長の大きな長波化シフトと利得の低下が抑えられ、連続的に広い波長可変幅を持ちながら同時に程度の高い光出力を実現することができる。

【0046】

次に、本実施形態による光半導体装置の製造方法について図 2 及び図 3 を用いて説明する。

【0047】

まず、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の p-InP よりなる半導体基板 10 上に、例えば MOCVD 法により、例えば膜厚が 2000 nm、不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の p-InP 層 12 を堆積する。

【0048】

次いで、InP 層 12 上に、例えば MOCVD 法により、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の p-InP 層を形成する。

【0049】

次いで、p-InP 層上に、例えば CVD 法により、例えば膜厚 300 nm のシリコン酸化膜 16 を堆積する。

【0050】

次いで、フォトリソグラフィー及びドライエッチングにより、シリコン酸化膜 16 をパターニングし、SOA 部のシリコン酸化膜 16 を選択的に除去する。

【0051】

次いで、シリコン酸化膜 16 をマスクとして p-InP 層を異方性エッチングし、SOA 部の p-InP 層を選択的に除去する。こうして、TTG レーザ部に、p-InP 層よりなる下部クラッド層 14 を形成する（図 2（a））。

【0052】

次いで、SOA 部の半導体基板 10 上に、例えば MOCVD 法により、例えば膜厚が 5000 nm、不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の n-InP 層を選択的に成長する。n-InP 層は、下部クラッド層 14 とほぼ等しい厚さになるように成長する。こうして、SOA 部に、n-InP 層よりなる下部クラッド層 18 を形成する。

【0053】

次いで、下部クラッド層 14 上のシリコン酸化膜 16 を除去する（図 2（b））。

【0054】

次いで、下部クラッド層 14、18 上に、例えば MOCVD 法により、1.15 μm 組成の InGaAsP よりなる膜厚 100 nm の SCH 層と、1.25 μm 組成の InGaAsP よりなる膜厚 40 nm の SCH 層とを堆積する。

【0055】

次いで、SCH層上に、例えばMOCVD法により、 $1.25\mu\text{m}$ 組成のInGaAsPよりなる膜厚9nmのバリア層と、0.8%の圧縮歪が導入されたInGaAsPよりなる膜厚7nmの井戸層とを繰り返し堆積し、7層の井戸層を有し、MQWのPL波長が $1.55\mu\text{m}$ である多重量子井戸層を形成する。

【0056】

次いで、多重量子井戸層上に、例えばMOCVD法により、 $1.25\mu\text{m}$ 組成のInGaAsPよりなる膜厚40nmのSCH層とを堆積する。

【0057】

こうして、多重量子井戸層がSCH層により挟まれてなるMQW活性層20を形成する。なお、活性層の構造は、上述した構造に限定されるものではない。

【0058】

次いで、MQW活性層20上に、例えばMOCVD法により、例えば膜厚が160nm、不純物濃度が $1\times 10^{18}\text{cm}^{-3}$ のn-InP層と、膜厚290nmの $1.3\mu\text{m}$ 組成のInGaAsP層とを形成する。こうして、MQW活性層20上に、n-InP層よりなる中間層22と、InGaAsP層よりなるチューニング層24とを形成する(図2(c))。

【0059】

次いで、チューニング層24上に、例えばMOCVD法により、例えば膜厚が10nm、不純物濃度が $1\times 10^{18}\text{cm}^{-3}$ のp-InP層よりなるクラッド層25と、膜厚200nmの $1.15\mu\text{m}$ 組成のInGaAsP層26とを形成する。

【0060】

次いで、干渉露光法を用いたフォトリソグラフィー及びドライエッチングによりInGaAsP層26をエッチングし、InGaAsP層26の表面に回折格子28を形成する。回折格子28のピッチ間隔は、例えば240nmとする。

【0061】

次いで、回折格子28が形成されたInGaAsP層26上に、例えばMOCVD法により、膜厚100nmのp-InP層よりなる埋め込み層30を形成す

る(図2(d))。

【0062】

次いで、埋め込み層30上に、例えばCVD法により、シリコン酸化膜32を堆積する。

【0063】

次いで、フォトリソグラフィー及びドライエッチングにより、SOA部のシリコン酸化膜32を選択的に除去する。

【0064】

次いで、シリコン酸化膜32をマスクとして、埋め込み層30、InGaAsP層26、チューニング層24、中間層22をエッチングし、SOA部の埋め込み層30、InGaAsP層26、チューニング層24及び中間層22を除去する(図3(a))。

【0065】

なお、SOA部のチューニング層24及び中間層22は、必ずしも除去する必要はない。チューニング層24は、クラッド層に比較すると活性層に近い組成を有するため、若干の光吸収がある。このため、SOA部にチューニング層24を残存すると光損失が大きくなる。しかしながら、チューニング層24は、活性層と同様に光を閉じ込めるように作用するため、SOA部で光導波路を曲げる場合にあっては、曲げ損失を低減する効果がある。チューニング層24を残存するかどうかは、光吸収と曲げ損失との兼ね合いから適宜選択することが望ましい。

【0066】

次いで、例えばMOCVD法により、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が800nmのp-InP層を形成する。このp-InP層は、埋め込み層30とほぼ等しい厚さになるように成長する。こうして、SOA部に、p-InP層よりなる上部クラッド層34を形成する。

【0067】

次いで、埋め込み層30上のシリコン酸化膜32を除去する。

【0068】

次いで、埋め込み層30及びp-InP層34上に、例えばCVD法により、

シリコン酸化膜 36 を堆積する。

【0069】

次いで、フォトリソグラフィー及びドライエッチングにより、シリコン酸化膜 36 をパターンニングし、メサストライプの形成予定領域に選択的にシリコン酸化膜 36 を残存させる (図 3 (b))。

【0070】

次いで、シリコン酸化膜 36 をマスクとして、TTG レーザ部の埋め込み層 30、InGaAsP 層 26、チューニング層 24、中間層 22、MQW 活性層 20、下部クラッド層 14a を、及び SOA 部の上部クラッド層 34、MQW 活性層 20、下部クラッド層 18 を、異方性エッチングし、例えば幅が $1.0\ \mu\text{m}$ のメサストライプを形成する (図 1 (b)、(c) を参照)。

【0071】

次いで、メサストライプの両側に露出した InP 層 12 上に、例えば MOCVD 法により、例えば不純物濃度が $2 \times 10^{18}\text{ cm}^{-3}$ 、膜厚が 1500 nm の n-InP 層を選択的に成長する。こうして、メサストライプの両側に、n-InP 層よりなる埋め込み層 38 を形成する (図 1 (b)、(c) を参照)。

【0072】

次いで、メサストライプ上のシリコン酸化膜 36 を除去した後、全面に、例えば MOCVD 法により、例えば不純物濃度が $1 \times 10^{18}\text{ cm}^{-3}$ 、膜厚が 5000 nm の p-InP 層 40 を堆積する (図 3 (c))。

【0073】

次いで、p-InP 層 40 上に、例えば MOCVD 法により、例えば不純物濃度が $1 \times 10^{19}\text{ cm}^{-3}$ 、膜厚が 50 nm の p-InGaAs 層を形成する。こうして、p-InGaAs 層よりなるコンタクト層 42 を形成する (図 1 (b)、(c) を参照)。

【0074】

次いで、フォトリソグラフィー及びドライエッチングにより、p-InP 層 40 をエッチングし、埋め込み層 38 へのコンタクトを形成するために埋め込み層 38 の上面を一部露出する。

【0075】

次いで、全面に、例えばCVD法により、例えば膜厚300nmのシリコン酸化膜を形成する。こうして、表面に、シリコン酸化膜よりなる保護膜44を形成する（図1（b）、（c）を参照）。

【0076】

次いで、通常の電極形成プロセスにより、TTGレーザ部のコンタクト層42上に形成された膜厚1 μ mのAu/Znよりなる電極46と、SOA部のコンタクト層42上に形成された膜厚1 μ mのAu/Znよりなる電極48と、TTGレーザ部の埋め込み層38上に形成された膜厚1 μ mのAu/Geよりなる電極50と、SOA部の埋め込み層38上に形成された膜厚1 μ mのAu/Geよりなる電極52と、半導体基板10の裏面に形成された膜厚1 μ mのAu/Znよりなる電極54とを形成する（図1（b）、（c）を参照）。

【0077】

次いで、TTGレーザ部の長さが例えば400 μ m、SOA部の長さが例えば600 μ mとなるように、半導体基板10を劈開した後、端面に反射防止膜56を形成する（図3（d））。

【0078】

こうして、p-InPよりなる半導体基板10上に、TTG-DFBレーザとSOAとを集積した図1に示す光半導体装置を製造することができる。

【0079】

このように、本実施形態によれば、半導体基板上に、TTG-DFBレーザとSOAとを集積するので、TTG-DFBレーザの特徴である連続且つ広い波長可変範囲を得ることができるとともに、SOAにより出力光を大幅に増加することができる。

【0080】

なお、上記実施形態では、半導体基板10に接続する電極54を半導体基板10の裏面に形成したが、半導体基板10の表面側に形成するようにしてもよい。例えば図1Bに示す構造において、埋め込み層38の左側のp-InP層12上面に電極54を形成することができる。

【0081】

[第2実施形態]

本発明の第2実施形態による光半導体装置及びその製造方法について図4及び図5を用いて説明する。なお、図1乃至図3に示す第1実施形態による光半導体装置及びその製造方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0082】

図4は本実施形態による光半導体装置の構造を示す概略断面図、図5は本実施形態による光半導体装置の製造方法を示す工程断面図である。

【0083】

はじめに、本実施形態による光半導体装置の構造について図4を用いて説明する。なお、図4(a)はメサストライプの延在方向に沿った概略断面図、図4(b)は図4(a)のA-A'線断面に沿ったTTGレーザ部の概略断面図、図4(c)は図4(a)のB-B'線断面に沿ったSOA部の概略断面図である。

【0084】

本実施形態による光半導体装置は、TTGレーザ部におけるMQW活性層20から埋め込み層30に至る積層構造が逆向きになっている点を除き、第1実施形態による光半導体装置と同様である。

【0085】

すなわち、TTGレーザ部は、図4(b)に示すような断面構造を有している。p-InPよりなる半導体基板10上には、p-InP層12と、回折格子28が形成されたInGaAsP層26と、InGaAsP層よりなる埋め込み層30と、InGaAsP層よりなるチューニング層24と、n-InP層よりなる中間層22と、MQW活性層20とが形成されている。MQW活性層20、中間層22、チューニング層24、埋め込み層30及びInGaAsP層26は、メサ形状にパターニングされ、メサストライプが形成されている。メサストライプの両側には、n-InP層よりなる埋め込み層38が形成されている。MQW活性層20及び埋め込み層38上には、p-InP層40が形成されている。p-InP層40上には、p-InGaAs層よりなるコンタクト層42を介して

Au/Znよりなる電極46が形成されている。埋め込み層38上には、Au/Geよりなる電極50が形成されている。半導体基板10の下面には、Au/Znよりなる電極54が形成されている。p-InP層12、40、埋め込み層38の露出面上には、シリコン酸化膜よりなる保護膜44が形成されている。

【0086】

SOA部は、図4(c)に示すように、基本的には図1(c)に示す第1実施形態による光半導体装置と同様である。本実施形態による光半導体装置が異なる点は、下部クラッド層18の上面が、中間層22の上面とほぼ等しくなっていることにある。

【0087】

本実施形態による光半導体装置では、電極54と電極50との間に所定の電圧を印加し、電極54から電流を注入する。電極54から注入された電流は、p-InP層40を介してMQW活性層20に注入され、中間層22及び埋め込み層38を介して電極50から引き出される。MQW活性層20に発振閾値以上の電流を注入することにより、MQW活性層20で発光した光が回折格子28によりDFBモードで発振する。

【0088】

同時に、電極46と電極50との間に所定の電圧を印加し、電極46から電流を注入する。電極46から注入された電流は、p-InP層12、埋め込み層30及びInGaAsP層26を介してチューニング層24に注入され、中間層22及び埋め込み層38を介して電極50から引き出される。チューニング層24に電流を注入することにより、プラズマ効果で屈折率が減少し、光導波路層の実効的な屈折率が減少する。これにより、DFB発振波長は短波長化する。したがって、DFB発振波長は、チューニング層24に注入する電流により制御することができる。

【0089】

次に、本実施形態による光半導体装置の製造方法について図5を用いて説明する。

【0090】

まず、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の p-InP よりなる半導体基板 10 上に、例えば MOCVD 法により、例えば膜厚が 2000 nm、不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の p-InP 層 12 を堆積する。

【0091】

次いで、p-InP 層 12 上に、膜厚 200 nm の $1.15 \mu\text{m}$ 組成の InGaAsP 層 26 を形成する。

【0092】

次いで、干渉露光法を用いたフォトリソグラフィー及びドライエッチングにより InGaAsP 層 26 をエッチングし、InGaAsP 層 26 の表面に回折格子 28 を形成する。回折格子 28 のピッチ間隔は、例えば 240 nm とする。

【0093】

次いで、回折格子 28 が形成された InGaAsP 層 26 上に、例えば MOCVD 法により、膜厚 100 nm の p-InP 層よりなる埋め込み層 30 を形成する（図 5（a））。

【0094】

次いで、埋め込み層 30 上に、例えば MOCVD 法により、例えば膜厚が 290 nm、 $1.3 \mu\text{m}$ 組成の InGaAsP 層と、例えば膜厚が 160 nm、不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の n-InP 層とを形成する。こうして、埋め込み層 30 上に、InGaAsP 層よりなるチューニング層 24 と、n-InP 層よりなる中間層 22 とを形成する（図 5（b））。

【0095】

次いで、中間層 22 上に、例えば CVD 法により、シリコン酸化膜 32 を堆積する。

【0096】

次いで、フォトリソグラフィー及びドライエッチングにより、SOA 部のシリコン酸化膜 32 を選択的に除去する。

【0097】

次いで、シリコン酸化膜 32 をマスクとして、中間層 22、チューニング層、埋め込み層 30 及び InGaAsP 層 26 をエッチングし、SOA 部の中間層 2

2、チューニング層、埋め込み層 30 及び InGaAsP 層 26 を除去する（図 5（c））。

【0098】

次いで、例えば MOCVD 法により、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が約 550 nm の n-InP 層を p-InP 層 12 上に選択成長する。この n-InP 層は、中間層 22 の上面の高さとほぼ等しい厚さになるように成長する。こうして、SOA 部に、n-InP 層よりなる下部クラッド層 18 を形成する。

【0099】

次いで、埋め込み層 30 上のシリコン酸化膜 32 を除去する。

【0100】

次いで、中間層 22 及び下部クラッド層 18 上に、例えば MOCVD 法により、例えば第 1 実施形態による光半導体装置と同様の MQW 活性層 20 と、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が約 200 nm の p-InP 層 21 を形成する。

【0101】

次いで、p-InP 層 21 上に、例えば CVD 法により、シリコン酸化膜 36 を堆積する。

【0102】

次いで、フォトリソグラフィ及びドライエッチングにより、シリコン酸化膜 36 をパターニングし、メサストライプの形成予定領域に選択的にシリコン酸化膜 36 を残存させる（図 5（d））。

【0103】

次いで、シリコン酸化膜 36 をマスクとして、TTG レーザ部の p-InP 層 21、MQW 活性層 20、中間層 22、チューニング層 24、埋め込み層 30、InGaAsP 層 26 を、及び SOA 部の p-InP 層 21、MQW 活性層 20 及び下部クラッド層 18 を、異方性エッチングし、例えば幅が $1.0 \mu\text{m}$ のメサストライプを形成する（図 4（b）、（c）を参照）。

【0104】

次いで、例えば図 3 C 及び図 3 D に示す第 1 実施形態による光半導体装置の製造方法と同様にして、埋め込み層 38、p-InP 層 40、保護膜 44、電極 46、48、50、52、54、反射防止膜 56 等を形成することにより、図 4 に示す光半導体装置を製造することができる。

【0105】

このように、本実施形態によれば、半導体基板上に、TTG-DFB レーザと SOA とを集積するので、TTG-DFB レーザの特徴である連続且つ広い波長可変範囲を得ることができるとともに、SOA により出力光を大幅に増加することができる。

【0106】

〔第 3 実施形態〕

本発明の第 3 実施形態による光半導体装置及びその製造方法について図 6 を用いて説明する。なお、図 1 乃至図 5 に示す第 1 及び第 2 実施形態による光半導体装置及びその製造方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0107】

図 6 は本実施形態による光半導体装置の構造を示す概略断面図である。

【0108】

本実施形態による光半導体装置は、基本的な構造は図 1 に示す第 1 実施形態による光半導体装置と同様である。本実施形態による光半導体装置が第 1 実施形態による光半導体装置と異なる点は、SOA 部において、p-InP 層 12 と下部クラッド層 18 との間に、例えば膜厚が 300 nm、不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の n-InP 層 60 と、例えば膜厚が 500 nm、不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ の p-InP 層 62 とが形成されていることに特徴がある。

【0109】

下部クラッド層 18 の下層に、n-InP 層 60 及び p-InP 層 62 を形成することにより、半導体基板 10 と下部クラッド層 18 との間には、p 型半導体層と n 型半導体層とが繰り返し積層された pnpn 接合が形成され、半導体基板 10 と下部クラッド層 18 とがより効果的に電氣的に絶縁される。したがって、

本実施形態による光半導体装置によれば、SOAのMQW活性層20に注入する電流によるTTG-DFBレーザのMQW活性層20に注入する電流への影響を更に抑制することができる。

【0110】

なお、本実施形態による光半導体装置は、第1実施形態による光半導体装置の製造方法における図2Bに示す工程において、下部クラッド層18となるn-InP層の成長に先立ち、n-InP層60とp-InP層62とを成長することにより、製造することができる。

【0111】

このように、本実施形態によれば、半導体基板とSOAとの間の電氣的な絶縁性を向上するので、SOAの活性層に注入する電流によるTTG-DFBレーザの活性層に注入する電流への影響を更に抑制することができる。

【0112】

なお、上記実施形態では、n-InP層60及びp-InP層62とを設けてpn接合分離により半導体基板10と下部クラッド層18との間の電氣的な絶縁性を向上したが、n-InP層60及びp-InP層62の代わりに、例えば膜厚が800nmの半絶縁性InP層を設けるようにしてもよい。半絶縁性InP層としては、例えば $1 \times 10^{17} \text{ cm}^{-3}$ の濃度でFeをドーピングしたInP層を適用することができる。

【0113】

また、上記実施形態では、半導体基板10と下部クラッド層18との間に、n-InP層60及びp-InP層62の2つの半導体層を設けたが、3層以上の半導体層を設けるようにしてもよい。

【0114】

また、上記実施形態では、第1実施形態による光半導体装置において半導体基板とSOAとの間の電氣的な絶縁性を向上したが、第2実施形態による光半導体装置の場合も同様に適用することができる。

【0115】

[第4実施形態]

本発明の第4実施形態による光半導体装置及びその製造方法について図7を用いて説明する。なお、図1乃至図6に示す第1乃至第3実施形態による光半導体装置及びその製造方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0116】

図7は本実施形態による光半導体装置の構造を示す概略断面図である。なお、図7Aはメサストライプの延在方向に沿った概略断面図、図7(b)は図7(a)のA-A'線断面に沿ったTTGレーザ部の概略断面図、図7(c)は図7(a)のB-B'線断面に沿ったSOA部の概略断面図である。

【0117】

本実施形態による光半導体装置は、図7(a)、(b)に示すように、TTGレーザ部の構造は図1に示す第1実施形態による光半導体装置と同様である。一方、SOA部は、MQW活性層20とn-InP層との上下関係が逆である点、中間層20がSOA部に延在している点において、第1実施形態による光半導体装置と異なっている。すなわち、図7(a)、(c)に示すように、SOA部のMQW活性層20上には、中間層22と、n-InP層よりなる上部クラッド層34aが形成されている。また、SOA部の層構造をこのように変更したことに伴い、SOA部の半導体基板10下面側に、SOAに電流を注入するための電極48が設けられている。

【0118】

本実施形態による光半導体装置では、電極48と電極52との間に所定の電圧を印加し、電極48からSOAへ電流を注入する。電極48から注入された電流は、半導体基板10及びp-InP層12を介してMQW活性層20に注入され、中間層22、上部クラッド層34a及び埋め込み層38を介して電極52から引き出される。MQW活性層20に所定の電流を注入することにより、MQW活性層20内を伝搬する光を増幅することができる。このとき、MQW活性層20上には、中間層22及び上部クラッド層34aよりなりある程度の厚さを持ったn-InP層が形成されているため、電気抵抗を低く保ちながら活性層に電流を注入することができる。

【0119】

したがって、TTGレーザ部における波長可変の制御とSOA部における光増幅の制御とを独立して行うにあたり、SOA部での発熱は抑制され、利得波長の大きな長波化シフトと利得の低下が抑えられ、連続的に広い波長可変幅を持ちながら同時に程度の高い光出力を実現することができる。

【0120】

なお、本実施形態による光半導体装置は、第1実施形態による光半導体装置の製造方法における図2(a)～(b)の工程を省略するとともに、図3(a)の工程において中間層22を残存し、中間層22上にn-InP層よりなる上部クラッド層34aを成長することにより、製造することができる。

【0121】

このように、本実施形態によれば、半導体基板上に、TTG-DFBレーザとSOAとを集積するので、TTG-DFBレーザの特徴である連続且つ広い波長可変範囲を得ることができるとともに、SOAにより出力光を大幅に増加することができる。

【0122】

なお、上記実施形態では、SOA部に中間層22を残存したが、中間層22を除去するようにしてもよい。

【0123】

また、例えば図1(b)に示す構造において、埋め込み層38の左側のp-InP層12上面に電極48を形成することもできる。

【0124】

また、上記実施形態では、第1実施形態による光半導体装置においてSOA部の構造を変更したが、第2実施形態による光半導体装置の場合も同様に適用することができる。

【0125】

[第5実施形態]

本発明の第5実施形態による光半導体装置及びその製造方法について図8を用いて説明する。なお、図1乃至図7に示す第1乃至第4実施形態による光半導体

装置及びその製造方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0126】

図8は本実施形態による光半導体装置の構造を示す概略断面図である。

【0127】

本実施形態による光半導体装置は、基本的な構造は図1に示す第1実施形態による光半導体装置と同様である。本実施形態による光半導体装置は、TTGレーザ部とSOA部とにおいて、活性層の構造が異なることを特徴としている。

【0128】

本実施形態による光半導体装置は、TTGレーザ部のMQW活性層20の構造は、第1実施形態による光半導体装置と同様である。一方、SOA部のMQW活性層20aは、TTGレーザ部のMQW活性層20とは異なり、以下の構造により構成されている。

【0129】

すなわち、下部クラッド層18上には、 $1.25\mu\text{m}$ 組成のInGaAsPよりなる膜厚40nmのSCH層が形成されている。SCH層上には、 $1.25\mu\text{m}$ 組成のInGaAsPよりなる膜厚10nmのバリア層と、0.8%の圧縮歪が導入されたInGaAsPよりなる膜厚5.1nmの井戸層とが繰り返し積層されてなり、6層の井戸層を有し、MQWのPL波長が $1.54\mu\text{m}$ である多重量子井戸層が形成されている。多重量子井戸層上には、 $1.25\mu\text{m}$ 組成のInGaAsPよりなる膜厚40nmのSCH層が形成されている。

【0130】

次いで、下部クラッド層14、18上に、例えばMOCVD法により、 $1.15\mu\text{m}$ 組成のInGaAsPよりなる膜厚100nmのSCH層と、 $1.25\mu\text{m}$ 組成のInGaAsPよりなる膜厚40nmのSCH層とを堆積する。

【0131】

このようにして光半導体装置を構成することにより、TTG-DFBレーザとSOAとの要求に応じて活性層の構造をそれぞれ最適化することができる。

【0132】

このように、本実施形態によれば、TTG-DFBレーザとSOAとに異なる活性層構造を採用するので、TTG-DFBレーザとSOAの構造をそれぞれ最適化することができる。

【0133】

なお、上記実施形態では第1実施形態による光半導体装置においてSOA部の活性層構造を変更したが、第2乃至第4実施形態による光半導体装置の場合も同様に適用することができる。

【0134】

また、SOA部の活性層の構造は、本実施形態に記載の構造に限定されるものではない。

【0135】

[第6実施形態]

本発明の第6実施形態による光半導体装置及びその製造方法について図9を用いて説明する。なお、図1乃至図8に示す第1乃至第5実施形態による光半導体装置及びその製造方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0136】

図9は本実施形態による光半導体装置の構造を示す概略断面図である。

【0137】

本実施形態による光半導体装置は、図7に示す第4実施形態による光半導体装置において、TTGレーザ部とSOA部との間に、光発振や光増幅に寄与しない光導波路部が設けられていることに特徴がある。光導波路部の長さは、例えば100～1000 μ m程度である。

【0138】

第4実施形態による光半導体装置では、TTG-DFBレーザの活性層に注入する電流と、SOAの活性層に注入する電流とを、ともに半導体基板10側から注入する。このため、第1乃至第3実施形態による光半導体装置と比較すると、TTGレーザ部とSOA部とが電氣的に干渉しやすい。

【0139】

本実施形態による光半導体装置のように T T G レーザ部と S O A 部との間に光導波路部を設けると、電極 5 4 と電極 4 6 との間の抵抗を高めることができ、T T G レーザ部と S O A 部との間の電氣的な干渉を抑制することができる。

【0140】

このように、本実施形態によれば、T T G レーザ部と S O A 部との間に光導波路部を設けるので、T T G レーザ部と S O A 部との間の電氣的な干渉を抑制することができる。

【0141】

[第7実施形態]

本発明の第7実施形態による光半導体装置及びその製造方法について図10を用いて説明する。なお、図1乃至図9に示す第1乃至第6実施形態による光半導体装置及びその製造方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0142】

図10は本実施形態による光半導体装置の構造を示す平面図である。

【0143】

本実施形態による光半導体装置は、図10に示すように、T T G レーザ部におけるメサストライプ64の幅とS O A 部のメサストライプ66との幅が異なり、T T G レーザ部とS O A 部との間の領域に、幅が連続的に変化する形状を有するテーパ光導波路68が設けられていることに特徴がある。

【0144】

T T G - D F B レーザ及びS O A のそれぞれの要求からデバイス構造を最適化した場合、T T G - D F B レーザの活性層の幅（メサストライプ64の幅）と、S O A の活性層の幅（メサストライプ66の幅）とが異なることがある。このような場合、本実施形態による光半導体装置のようにT T G レーザ部とS O A 部との間の領域にテーパ光導波路68を設けることにより、T T G - D F B レーザとS O A との間における光損失を低減することができる。

【0145】

例えば、T T G - D F B レーザの活性層の幅が $1.0\mu\text{m}$ で、S O A の活性層

の幅が $1.6\ \mu\text{m}$ である場合、TTGレーザ部とSOA部との間に、長さ $100\ \mu\text{m}$ 以上のテーパ光導波路 68 を設けることにより、TTG-DFBレーザとSOAとの間における光損失を効果的に低減することができる。

【0146】

なお、TTGレーザ部及びSOA部との間に、第6実施形態のように光発振や光増幅に寄与しない光導波路部を有する場合にあっては、この光導波路部の形状をテーパ形状にしてもよい。

【0147】

このように、本実施形態によれば、TTGレーザ部とSOA部との間に、テーパ光導波路を設けるので、TTG-DFBレーザとSOAとの間における光損失を低減することができる。

【0148】

[第8実施形態]

本発明の第7実施形態による光半導体装置及びその製造方法について図11を用いて説明する。なお、図1乃至図10に示す第1乃至第7実施形態による光半導体装置及びその製造方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0149】

図11は本実施形態による光半導体装置の構造を示す平面図である。

【0150】

半導体基板10上には、複数のTTG-DFBレーザ70と、TTG-DFBレーザ70の一端にそれぞれ接続された複数の光導波路72と、複数の光導波路72内を伝搬する光を合波する光合波器74と、光合波器74から出力された光を増幅するSOA76とが形成されている。

【0151】

各TTG-DFBレーザ70は、互いに異なる発振中心波長を有している。TTG-DFBレーザ70としては、第1乃至第6実施形態による光半導体装置のTTG-DFBレーザを適用することができる。SOAには、第1乃至第6実施形態による光半導体装置のSOAを適用することができる。

【0152】

光導波路 72 としては、InGaAsP 層をコア層とし、InP 層をクラッド層とした光導波路を用いることができる。下部クラッド層としては、例えば、膜厚が 750 nm、不純物濃度が $2 \times 10^{17} \text{ cm}^{-3}$ の p-InP 層を用いることができる。コア層としては、例えば、膜厚が 200 nm、1.3 μm 組成のノンドープ InGaAsP 層を用いることができる。上部クラッド層としては、例えば、膜厚が 350 nm、不純物濃度が $2 \times 10^{17} \text{ cm}^{-3}$ の p-InP 層を用いることができる。

【0153】

光合波器 74 には、例えば多モード干渉導波路型 (MMI) 光合波器を用いることができる。MMI 光合波器を用いた場合、寸法は $40 \times 300 \mu\text{m}$ 程度である。

【0154】

このように、本実施形態による光半導体装置は、半導体基板上に、複数の TTG-DFB レーザと一つの SOA とを集積したことに主たる特徴がある。このようにして光半導体装置を構成することにより、複数の TTG-DFB レーザによってより広い波長可変範囲を得ることができるとともに、SOA により出力光を大幅に増加することができる。

【0155】

このように、本実施形態によれば、複数の TTG-DFB レーザと一つの SOA とを集積するので、より広い波長可変範囲を得ることができるとともに、SOA により出力光を大幅に増加することができる。

【0156】

[第 9 実施形態]

(TTG-LD と光導波路との同一基板上への集積化)

TTG-LD を用いてより広い波長可変範囲を得ることができる光半導体装置を作製する手法の一つとして、第 8 実施形態による光半導体装置のように、分布帰還型レーザ (Distributed FeedBack Laser Diode: DFB) 等のレーザで用いられているレーザのアレイ化と同様の手法が考えられる (例えば OFC2000, Techn

ical Digest Series, p.178 等を参照)。このレーザのアレイ化は、異なる発振波長を有する複数のレーザと、それぞれのレーザに接続された光導波路と、光導波路からのレーザ光を合波する光カップラと、光カップラから出力されるレーザ光を増幅する半導体光増幅器 (Semiconductor Optical Amplifier: SOA) とを同一基板上に集積化する手法である。

【0157】

図12は、上述のアレイ化の手法により、4つのTTG-LDが同一基板上に集積化された光半導体装置の構成を示す平面図である。図示するように、半導体基板110上には、TTG-LDアレイ部112と、光導波路部114と、SOA部116とが設けられている。TTG-LDアレイ部112には、中心発振波長が互いに異なる複数のTTG-LD118が形成されている。光導波路部114には、TTG-LD118の一端にそれぞれ接続された複数の光導波路120と、複数の光導波路120内を伝搬する光を合波する光カップラ122が形成されている。SOA部116には、光カップラ122から出力されたレーザ光を増幅するSOA124が形成されている。

【0158】

図12に示す光半導体装置を駆動する際には、まず、アレイ化された複数のTTG-LD118のうち動作させるTTG-LD118を選択し、大まかな発振波長を決定する。次いで、選択したTTG-LD118の発振波長を制御することにより、より細かくレーザ光の波長を制御する。

【0159】

選択したTTG-LD118から出力されたレーザ光は、その一端に接続された光導波路120を伝搬した後、光カップラ122を介してSOA124に入力される。レーザ光が入力されたSOA124は、光導波路120及び光カップラ122を伝搬することにより減衰したレーザ光の出力を増幅し、出射端面よりレーザ光を出力する。

【0160】

こうして複数のTTG-LD118と、SOA124と、TTG-LD118とSOA124とを接続する光導波路120及び光カップラ122とを半導体基板

110上に集積化することにより、光出力の低下を伴うことなく、広い波長可変範囲を得ることができる。

【0161】

かかるTTG-LDがアレイ化された光半導体装置の製造工程としては、以下のようなものが考えられる。

【0162】

まず、半導体基板上に、TTG-LDの波長制御層、中間層、及び活性層を含む層構造を形成する。

【0163】

次いで、光導波路及び光カプラの形成予定領域以外の領域にマスクを形成した後、光導波路及び光カプラの形成予定領域における波長制御層、中間層、及び活性層を含む層構造をエッチングにより除去する。

【0164】

次いで、光導波路及び光カプラの形成予定領域に、TTG-LD内部の光導波路と光学的に結合するように設計されたクラッド層及びコア層を含む層構造を形成する。

【0165】

次いで、光導波路及び光カプラの形成予定領域以外の領域に形成されているマスクを除去した後、TTG-LDアレイ部のストライプ構造及び光導波路部のストライプ構造を形成するためのマスクを形成する。

【0166】

次いで、エッチングにより、TTG-LDアレイ部のストライプ構造及び光導波路部のストライプ構造を形成する。

【0167】

次いで、TTG-LDアレイ部のストライプ構造と、光導波路部のストライプ構造との側面を覆う埋め込み層を形成し、TTG-LDアレイ部のストライプ構造と、光導波路部のストライプ構造とを同一の埋め込み層で埋め込む。

【0168】

ここで、TTG-LDアレイ部と光導波路部とで別個独立に埋め込み層を形成

することも考えられる。しかしながら、製造工程の簡略化等の観点より、通常は、TTG-LDアレイ部のストライプ構造と、光導波路部のストライプ構造とを同一の埋め込み層で埋め込むことになると考えられる。

【0169】

このように、上記の方法によりTTG-LDと光導波路を同一基板上に集積化した場合、TTG-LDアレイ部のストライプ構造と光導波路部のストライプ構造とが同一の埋め込み層により埋め込まれることとなる。このため、TTG-LDを動作させた場合、以下のような不具合が生じうると考えられる。この不具合について図13を用いて説明する。図13は上記の方法によりTTG-LDと光導波路とが同一基板上に集積化された光半導体装置における光導波路部の構造を示す断面図である。

【0170】

上記の方法により光半導体装置を製造した場合、TTG-LDアレイ部におけるストライプ構造を埋め込む埋め込み層は、各TTG-LDの中間層と接地電位とに電氣的に接続され、光半導体装置の共通接地電位となる。

【0171】

一方、光導波路部におけるストライプ構造も、TTG-LDを埋め込む埋め込み層と同一の埋め込み層により埋め込まれることとなる。TTG-LDのストライプ構造を例えばn型InPよりなる埋め込み層で埋め込んだ場合、光導波路部におけるストライプ構造も、同じn型InPよりなる埋め込み層により埋め込まれることとなる。光導波路部は、例えば図13に示すような構造となっている。図示するように、p型InPよりなる半導体基板126上に、p型InPよりなるバッファ層128、下部クラッド層130と、コア層132と、上部クラッド層134とが形成されている。バッファ層128、下部クラッド層130、コア層132、及び上部クラッド層134は、メサ形状にパターニングされており、メサストライプが形成されている。メサストライプの両側には、n型InP埋め込み層136、p型InP埋め込み層138、n型InP埋め込み層140が形成されている。上部クラッド層134及びn型InP埋め込み層140上には、p型InPよりなるキャップ層142が形成されている。

【0172】

図13に示すような光導波路部の構造を有する場合に、TTG-LDアレイ部の基板裏面に形成された下部電極から、TTG-LDの波長制御層に波長制御用の電流を注入すると、n型InP埋め込み層140が接地電位に接続されているため、波長制御用の電流は、次のようにも流れることとなる。すなわち、波長制御用の電流は、光導波路部の下部クラッド層130及びコア層132を抜け、コア層132両側のn型InP埋め込み層140を通り、外部接地電位に流れることとなる。このことは、波長制御層への電流注入の効率が低下することを意味している。

【0173】

上述のようにTTG-LDをアレイ化する場合等、TTG-LDと光導波路とを同一の基板上に集積化し、両ストライプ構造を同じ埋め込み層により埋め込んだ場合には、TTG-LDの波長制御層への電流注入効率が低下し、ひいては、注入電流に対する波長の変換効率が低下するという不具合が発生してしまうことが考えられる。

【0174】

以下に第9乃至第11実施形態を用いて詳述する本発明による光半導体装置及びその製造方法は、TTG-LDと光導波路とを同一基板上に集積化した場合に、TTG-LDの波長制御層への電流注入効率の低下を抑制し、注入電流に対する波長変換の効率向上を実現しうるものである。

【0175】

(第9実施形態による光半導体装置及びその製造方法)

本発明の第9実施形態による光半導体装置及びその製造方法について図14乃至図23を用いて説明する。図14は本実施形態による光半導体装置のメサストライプの延在方向に沿った断面図、図15は本実施形態による光半導体装置におけるTTG-LD部の構造を示す断面図、図16は本実施形態による光半導体装置における光導波路部の構造を示す断面図、図17乃至図23は本実施形態による光半導体装置の製造方法を示す工程図である。

【0176】

まず、本実施形態による光半導体装置について図14乃至図16を用いて説明する。なお、図15は図14のA-A'線断面図、図16は図14のB-B'線断面図である。

【0177】

p型InPよりなる半導体基板144には、図14に示すように、TTG-LD部146と光導波路部148とが設けられている。

【0178】

TTG-LD部146は、図15に示すような断面構造を有している。

【0179】

半導体基板144上に、p型InPよりなるバッファ層150が形成されている。半導体基板144の下面には、波長制御用のp型電極152が形成されている。

【0180】

バッファ層150上には、回折格子が形成されている4元回折格子層154と、p型InPよりなるスペーサ層156と、ノンドープのInGaAsPよりなるチューニング層すなわち波長制御層158と、n型InPよりなる中間層160と、InGaAsPよりなるMQW活性層162と、p型InPよりなるクラッド層164とが順次積層され、これらと半導体基板144の上層部がエッチングされてなるメサストライプが形成されている。なお、メサストライプは、バッファ層150の厚さを厚くすることにより、半導体基板144までエッチングが達していないものであってもよい。

【0181】

メサメサストライプ両側の半導体基板144上には、n型InP埋め込み層166と、p型InP埋め込み層168と、n型InP埋め込み層170とが順次形成されており、これらによりメサストライプがその側部を覆われるようにして埋め込まれている。これら埋め込み層により、電流狭窄構造が構成されている。また、n型InP埋め込み層170は、中間層160に電氣的に接続されている。

【0182】

n 型 I n P 埋め込み層 170 及びメサストライプのクラッド層 164 上には、p 型 I n P よりなるキャップ層 172 が形成されている。

【0183】

キャップ層 172 上には、キャップ層 172 及びクラッド層 164 を介して MQW 活性層 162 に電氣的に接続され、MQW 活性層 162 に電流を注入するための p 型電極 174 が形成されている。

【0184】

また、n 型 I n P 埋め込み層 170 上には、n 型 I n P 埋め込み層 170 を介して中間層 160 に電氣的に接続され、接地電位とされる n 型電極（図示せず）が形成されている。

【0185】

こうして、半導体基板 144 の TTG-LD 部 146 に、TTG-LD 175 が形成されている。

【0186】

光導波路部 148 は、図 16 に示すような断面構造を有している。

【0187】

半導体基板 144 上には、n 型 I n P 層 176 と p 型 I n P 層 178 とが積層されてなる整流層 180 と、ノンドープの I n P よりなる下部クラッド層 182 と、ノンドープの I n G a A s P よりなるコア層 184 と、ノンドープの I n P よりなる上部クラッド層 186 とが順次積層され、これらがエッチングされてなるメサストライプが形成されている。

【0188】

メサメサストライプ両側の半導体基板 144 上には、n 型 I n P 埋め込み層 166 と、p 型 I n P 埋め込み層 168 と、n 型 I n P 埋め込み層 170 とが順次形成されており、これらによりメサストライプがその側部を覆われるようにして埋め込まれている。n 型 I n P 埋め込み層 166 はメサストライプの n 型 I n P 層 176 とほぼ同じ膜厚で形成され、p 型 I n P 埋め込み層 168 はメサストライプの p 型 I n P 層 178 とほぼ同じ厚さで形成されている。これにより、光導波路層、すなわち下部クラッド層 182、コア層 184、及び上部クラッド層 1

86は、n型InP埋め込み層170により埋め込まれている。また、中間層160に電氣的に接続されているn型InP埋め込み層170は、半導体基板144とn型InP埋め込み層170との間に形成され、互いに導電型の異なるn型InP埋め込み層166とp型InP埋め込み層168とが積層された整流構造により絶縁されている。このように、光導波路部148におけるメサストライプは、TTG-LD部146におけるメサストライプを埋め込む埋め込み層と同一の埋め込み層により埋め込まれている。

【0189】

こうして、半導体基板144の光導波路部148に、InGaAsP層をコア層とし、InP層をクラッド層とする光導波路187が形成されている。

【0190】

n型InP埋め込み層170及び上部クラッド層186上には、p型InPよりなるキャップ層172が形成されている。

【0191】

また、TTG-LD部146のメサストライプと光導波路部148のメサストライプとは、図14に示すように、双方のメサストライプが連なるように配置されている。こうして、TTG-LD部146と光導波路部148とが光学的な損失が少なくなるように接続されている。

【0192】

こうして、本実施形態による光半導体装置が構成されている。

【0193】

本実施形態による光半導体装置は、下部クラッド層182、コア層184、及び上部クラッド層186を有する光導波路187の下に、n型InP層176とp型InP層178とが積層されてなる整流層180を有することに主たる特徴がある。

【0194】

以下、本実施形態による光半導体装置の動作を説明するとともに、光導波路187の下に整流層180を有することによる効果について図14乃至図16を用いて説明する。

【0195】

TTG-LD部146では、p型電極174と、n型InP埋め込み層170に電氣的に接続するn型電極（図示せず）との間に所定の電圧を印加し、p型電極174から電流を注入する。p型電極174から注入された電流は、キャップ層172及びクラッド層164を介してMQW活性層162に注入され、中間層160及びn型InP埋め込み層170を介してn型電極から引き出される。MQW活性層162に発振閾値以上の電流を注入することにより、MQW活性層162で発光した光が、4元回折格子層154に形成された回折格子により発振する。

【0196】

同時に、半導体基板144下面のp型電極152と、n型InP埋め込み層170に電氣的に接続するn型電極（図示せず）との間に所定の電圧を印加し、p型電極152から電流を注入する。p型電極152から注入された電流は、半導体基板144、バッファ層150、4元回折格子層154、及びスペーサ層156を介して波長制御層158に注入され、中間層160及びn型InP埋め込み層170を介してn型電極から引き出される。波長制御層158に電流を注入することにより、プラズマ効果で屈折率が減少し、光導波路層の実効的な屈折率が減少する。これにより発振波長は短波長化する。したがって、TTG-LDの発振波長は、波長制御層158に注入する電流により制御することができる。

【0197】

上述のように、光導波路部148においては、半導体基板144と光導波路187との間にn型InP層176、p型InP層178が積層されてなる整流層180が形成されている。また、光導波路部148のメサストライプを埋め込む埋め込み層は、n型InP埋め込み層166とp型InP埋め込み層168とn型InP埋め込み層170とが積層された整流構造となっている。したがって、整流層180及び整流構造を有する埋め込み層により、半導体基板144と光導波路187との間は絶縁されている。このため、波長制御層158に電流を注入する際、半導体基板144から光導波路187に抜け、その両側のn型InP埋め込み層170を通して接地電位へ流れるリーク電流の発生を抑制することがで

きる。これにより、TTG-LDの発振波長制御時に、波長制御層158に高い効率で電流を注入することができ、注入電流に対する波長の変換効率を向上することができる。

【0198】

こうして所定の発振波長に制御されたTTG-LDから出力されたレーザ光は、光導波路187に入力され、光導波路187のコア層184内を伝搬していく。

【0199】

次に、本実施形態による光半導体装置の製造方法について図17乃至図23を用いて説明する。図17乃至図19は本実施形態による光半導体装置の製造方法を示す工程斜視図、図20乃至図23は本実施形態による光半導体装置の製造方法を示すTTG-LD部の工程断面図である。

【0200】

まず、p型InPよりなる半導体基板144上に、例えばMOCVD (Metal Organic Chemical Vapor Deposition) 法により、例えば膜厚 $1\mu\text{m}$ のp型InPよりなるバッファ層150を形成する。

【0201】

次いで、バッファ層150上に、例えばMOCVD法により、例えば膜厚 $0.07\mu\text{m}$ 、 λ_{PL} (PL (PhotoLuminescence) ピーク波長) = $1.2\mu\text{m}$ のp型InGaAsP層を形成する。次いで、例えばEB (Electron Beam) 露光法等を用いて、例えば 240nm 周期の回折格子を、TTG-LD形成予定領域のp型InGaAsP層に形成する。こうして、4元回折格子層154が形成される。

【0202】

次いで、4元回折格子層154上に、例えばMOCVD法により、例えば膜厚 $0.1\mu\text{m}$ のp型InPよりなるスペーサ層156を形成する。

【0203】

次いで、スペーサ層156上に、例えばMOCVDにより、例えば膜厚 $0.3\mu\text{m}$ 、 $\lambda_{\text{PL}} = 1.3\mu\text{m}$ 、ノンドープのInGaAsPよりなる波長制御層15

8を形成する。

【0204】

次いで、波長制御層158上に、例えばMOCVD法により、例えば膜厚0.15 μm のn型InPよりなる中間層160を形成する。

【0205】

次いで、中間層160上に、例えばMOCVD法により、多重量子井戸構造を有するMQW活性層162を形成する。MQW活性層162は、例えば膜厚0.01 μm 、 $\lambda_{\text{PL}}=1.3 \mu\text{m}$ 、ノンドープのInGaAsPバリア層及び例えば膜厚0.005 μm 、 $\lambda_{\text{PL}}=1.55 \mu\text{m}$ 、ノンドープのInGaAsP井戸層を交互に例えば7回積層した多重量子井戸層と、例えば膜厚0.02 μm 、 $\lambda_{\text{PL}}=1.15 \mu\text{m}$ 、ノンドープのInGaAsP SCH (Separate Confinement Heterostructure) 層とを順次積層することにより形成することができる。

【0206】

次いで、MQW活性層162上に、例えばMOCVD法により、例えば厚さ0.2 μm のp型InPよりなるクラッド層164を形成する。

【0207】

こうして、半導体基板144上に、TTG-LDを形成するための積層構造が形成される(図17(a)を参照)。

【0208】

次いで、クラッド層164上に、例えばCVD法により、シリコン酸化膜188を堆積する。

【0209】

次いで、フォトリソグラフィ、及びウェット又はドライエッチングにより、光導波路部148のシリコン酸化膜188を選択的に除去する。

【0210】

次いで、シリコン酸化膜188をマスクとして、クラッド層164、MQW活性層162、中間層160、波長制御層158、スペーサ層156、4元回折格子層154、バッファ層150、及び半導体基板144の上層部を2.5 μm の深さでエッチングする(図17(b)を参照)。

【0211】

次いで、TTG-LD部146に形成されているシリコン酸化膜188を選択成長マスクとして、例えばMOCVD法により、例えば膜厚 $0.4\mu\text{m}$ のn型InP層176と、例えば膜厚 $0.9\mu\text{m}$ のp型InP層178と、例えば膜厚 $0.5\mu\text{m}$ 、ノンドープのInPよりなる下部クラッド層182と、例えば膜厚 $0.2\mu\text{m}$ 、 $\lambda_{\text{PL}}=1.3\mu\text{m}$ 、ノンドープのInGaAsPよりなるコア層184と、例えば膜厚 $0.5\mu\text{m}$ 、ノンドープのInPよりなる上部クラッド層186とを順次積層する（図18（a）を参照）。

【0212】

次いで、選択成長マスクとして用いたシリコン酸化膜188を除去する。

【0213】

次いで、TTG-LD部146のクラッド層164及び光導波路部148の上部クラッド層186上に、例えばCVD法により、シリコン酸化膜190を堆積する。

【0214】

次いで、フォトリソグラフィー、及びウェット又はドライエッチングにより、TTG-LD175及び光導波路187のメサストライプの形成予定領域に選択的にシリコン酸化膜190を残存させる（図18（b）を参照）。

【0215】

次いで、シリコン酸化膜190をマスクとして、TTG-LD部146のクラッド層164、MQW活性層162、中間層160、波長制御層158、スペーサ層156、4元回折格子層154、バッファ層150、及び半導体基板144の上層部を、及び光導波路部148の上部クラッド層186、コア層184、下部クラッド層182、p型InP層178、及びn型InP層176を、それぞれ $2.5\mu\text{m}$ の深さで異方性エッチングし、例えば幅 $1.0\mu\text{m}$ のメサストライプを形成する。こうして、TTG-LD部146におけるメサストライプと、光導波路部148におけるメサストライプとが互いに連続的に接続するように形成される（図19（a）を参照）。

【0216】

次いで、TTG-LD部146におけるメサストライプ及び光導波路部148におけるメサストライプの両側に露出した半導体基板144上に、シリコン酸化膜190を選択成長マスクとして、例えばMOCVD法により、例えば膜厚0.4 μm のn型InP埋め込み層166と、例えば膜厚0.9 μm のp型InP埋め込み層168と、膜厚1.2 μm のn型InP埋め込み層170とを選択的に積層成長する(図19(b)を参照)。こうして、TTG-LD部146におけるメサストライプ及び光導波路部148におけるメサストライプが、n型InP埋め込み層166、p型InP埋め込み層168、及びn型InP埋め込み層170により同時に埋め込まれる。

【0217】

n型InP埋め込み層166、p型InP埋め込み層168、及びn型InP埋め込み層170の成長後、選択成長マスクとして用いたシリコン酸化膜190を除去する。

【0218】

次いで、メサストライプ及びn型InP埋め込み層170上に、例えばMOCVD法により、例えば膜厚2.5 μm のp型InPよりなるキャップ層172を形成する。これにより、半導体基板144上に形成された積層構造を平坦化する(図20(a)を参照)。なお、図20以後、TTG-LD部146における断面図を用いて本実施形態による光半導体装置の製造方法を説明する。

【0219】

次いで、例えばRIE法により、メサストライプの位置を中心としてキャップ層172を所定の幅にエッチングし、n型InP埋め込み層170を露出する(図20(b)を参照)。

【0220】

次いで、上述のようにして形成された素子構造の全面に、例えばCVD法により、例えば膜厚0.55 μm のシリコン酸化膜よりなる保護膜192を形成する(図20(c)を参照)。

【0221】

次いで、TTG-LD175の各電極を以下に述べるような電極形成プロセス

により形成する。光導波路部 148 は、電極形成プロセスによる影響を受けないように、保護膜 192 により保護しておく。

【0222】

まず、エッチングにより、キャップ層 172 上の保護膜 192 に、キャップ層 172 に達する電極窓 194 を形成する（図 21（a）を参照）。

【0223】

次いで、全面に、例えば蒸着法により、例えば膜厚 $0.2\ \mu\text{m}/0.25\ \mu\text{m}$ の Ti/Pt 膜 196 を形成する（図 21（b）を参照）。

【0224】

次いで、電極窓 194 を含む p 型電極形成予定領域と、n 型電極形成予定領域とを露出し、他の領域を覆うレジスト膜 198 を全面に形成する（図 21（c）を参照）。

【0225】

次いで、めっき法により、Ti/Pt 膜 196 を電極として、例えば膜厚 $3.0\ \mu\text{m}$ の Au 膜 200 を形成する。このとき、レジスト膜 198 が形成されている領域に Au はめっきされず、電極窓 194 を含む p 型電極形成予定領域と、n 型電極形成予定領域とに選択的に Au 膜 200 が形成される。めっき終了後、レジスト膜 198 を除去する（図 22（a）を参照）。

【0226】

次いで、Au 膜 200 をマスクとして、Ti/Pt 膜 196 をエッチングする。こうして、保護膜 192 上に、電極窓 194 を介してキャップ層 172 に接続され、Ti/Pt 膜 196 と Au 膜 200 とが積層されてなる p 型電極 174 が形成される。また、Ti/Pt 膜 196 と Au 膜 200 とが積層されてなる n 型電極 202 が形成される。このとき n 型電極 202 は、まだ n 型 InP 埋め込み層 170 とは接続されていない（図 22（b）を参照）。

【0227】

次いで、エッチングにより、n 型 InP 埋め込み層 170 上の保護膜 192 に、n 型 InP 埋め込み層 170 に達する電極窓 204 を形成する（図 22（c）を参照）。

【0228】

次いで、例えばマスクを用いた蒸着法により、例えば膜厚 $0.05\mu\text{m}/0.25\mu\text{m}$ のAuGe/Au膜206を形成する。これにより、n型電極202と、電極窓204に露出したn型InP埋め込み層170とを接続するAuGe/Au膜206を形成する(図23(a)を参照)。

【0229】

次いで、半導体基板144の下面を研磨することにより、例えば半導体基板144の厚さを $150\mu\text{m}$ とする。

【0230】

次いで、半導体基板144の下面に、例えば蒸着法により、例えば膜厚 $0.015\mu\text{m}/0.018\mu\text{m}/0.17\mu\text{m}$ のAu/Zn/Au膜208を形成する。

【0231】

次いで、光導波路部148のAu/Zn/Au膜208を覆うレジスト膜(図示せず)を形成する。

【0232】

次いで、めっき法により、Au/Zn/Au膜208を電極として、例えば膜厚 $3.0\mu\text{m}$ のAu膜210を形成する。このとき、レジスト膜が形成されている領域にAuはめっきされず、TTG-LD部146のAu/Zn/Au膜208上に選択的にAu膜210が形成される。めっき終了後、レジスト膜を除去する。

【0233】

次いで、Au膜210をマスクとして、Au/Zn/Au膜208をエッチングする。こうして、TTG-LD部146の半導体基板144の下面に、Au/Zn/Au膜208とAu膜210とが積層されてなるp型電極152が形成される(図23(b)を参照)。

【0234】

こうして、本実施形態による光半導体装置が製造される。

【0235】

このように、本実施形態によれば、TTG-LD 175と光導波路 187とを同一の半導体基板 144上に集積化する場合に、下部クラッド層 182、コア層 184、及び上部クラッド層 186を有する光導波路 187の下に、n型 InP 層 176とp型 InP 層 178とが積層されてなる整流層 180を形成するので、半導体基板 144と光導波路 187との間が絶縁され、この間を流れるリーク電流の発生を抑制することができる。これにより、TTG-LDの発振波長制御時に、波長制御層 158に高い効率で電流を注入することができ、注入電流に対する波長の変換効率を向上することができる。したがって、特性劣化を伴うことなくTTG-LD 175と光導波路 187とを同一基板上に集積化することができる。

【0236】

[第10実施形態]

本発明の第10実施形態による光半導体装置及びその製造方法について図24を用いて説明する。図24は本実施形態による光半導体装置における光導波路部の構造を示す断面図である。なお、図14乃至図23に示す第9実施形態による光半導体装置及びその製造方法と同様の構成要素については同一の符号を付し、説明を省略し或いは簡略にする。

【0237】

本実施形態による光半導体装置の基本的な構成は、第9実施形態による光半導体装置とほぼ同様である。本実施形態による光半導体装置は、n型 InP 層 176とp型 InP 層 178とが積層されてなる整流層 180に代えて、半絶縁性半導体層 212が形成されていることに主たる特徴がある。

【0238】

図24に示すように、本実施形態による光半導体装置における光導波路部 148では、半導体基板 144上に、半絶縁性 InP よりなる半絶縁性半導体層 212と、ノンドープの InP よりなる下部クラッド層 182と、ノンドープの InGaAsP よりなるコア層 184と、ノンドープの InP よりなる上部クラッド層 186とが順次積層され、これらがエッチングされてなるメサストライプが形成されている。

【0239】

メサメサストライプ両側の半導体基板144上には、n型InP埋め込み層166と、p型InP埋め込み層168と、n型InP埋め込み層170とが順次形成されており、これらによりメサストライプが埋め込まれている。

【0240】

このように、本実施形態による光半導体装置における光導波路部148においては、半導体基板144とコア層184との間に半絶縁性InPよりなる半絶縁性半導体層212が形成されているため、光導波路部148のメサストライプを埋め込む埋め込み層の整流構造とともに、半導体基板144と光導波路187との間は絶縁されている。このため、第9実施形態による光半導体装置の場合と同様に、TTG-LD175の発振波長を制御するためにp型電極152から電流を注入する際に、半導体基板144から光導波路187に抜け、その両側のn型InP埋め込み層170を通して接地電位へ流れるリーク電流を低減することができる。これにより、TTG-LD175の発振波長制御時に、波長制御層158に高い効率で電流を注入することができ、注入電流に対する波長の変換効率を向上することができる。

【0241】

[第11実施形態]

本発明の第11実施形態による光半導体装置及びその製造方法について図25及び図26を用いて説明する。図25は本実施形態による光半導体装置の構造を示す平面図、図26は本実施形態による光半導体装置のメサストライプの延在方向に沿った図25のA-A'線断面図である。なお、図14乃至図23に示す第9実施形態による光半導体装置及びその製造方法と同様の構成要素については同一の符号を付し、説明を省略し或いは簡略にする。

【0242】

本実施形態による光半導体装置は、同一の半導体基板上に、複数のTTG-LDがアレイ化されているとともに、TTG-LDの光出力を増幅する半導体光増幅器が形成されており、光出力の低下を伴うことなく広い可変波長範囲を実現するものである。

【0243】

図25に示すように、半導体基板144上に、TTG-LDアレイ部214と、光導波路部148と、SOA部216とが設けられている。TTG-LDアレイ部214には、中心発振波長が互いに異なる複数のTTG-LD175が形成されている。光導波路部148には、TTG-LD175の一端にそれぞれ接続された複数の光導波路187と、複数の光導波路187内を伝搬する光を合波する光カップラ218が形成されている。SOA部216には、光カップラ218から出力されたレーザ光を増幅するSOA220が形成されている。

【0244】

TTG-LDアレイ部214の各TTG-LD175は、図26に示すように、第9実施形態による光半導体装置と同様の断面構造を有している。

【0245】

光導波路部148は、図26に示すように、第9実施形態による光半導体装置と同様の構造を有している。すなわち、半導体基板144上に、n型InP層176とp型InP層178とが積層されてなる整流層180と、ノンドープのInPよりなる下部クラッド層182と、ノンドープのInGaAsPよりなるコア層184と、ノンドープのInPよりなる上部クラッド層186とが順次積層され、これらがメサストライプ及び光カップラ状にパターンニングされ、複数の光導波路187と、光カップラ218が形成されている。パターンニングされた積層構造の両側の半導体基板144上には、n型InP埋め込み層166と、p型InP埋め込み層168と、n型InP埋め込み層170とが順次形成されており、これらにより積層構造が埋め込まれている。

【0246】

SOA部216は、図26に示すように、TTG-LD175とほぼ同様の断面構造を有している。すなわち、半導体基板144上に、p型InPよりなるバッファ層150と、ノンドープのInGaAsPよりなる波長制御層158と、n型InPよりなる中間層160と、InGaAsPよりなるMQW活性層162と、p型InPよりなるクラッド層164とが順次積層され、これらと半導体基板144の上層部がエッチングされてなるメサストライプが形成されている。

メサメサストライプ両側の半導体基板 144 上には、n 型 InP 埋め込み層 166 と、p 型 InP 埋め込み層 168 と、n 型 InP 埋め込み層 170 とが順次形成されており、これらによりメサストライプが埋め込まれている。n 型 InP 埋め込み層 170 及びメサストライプのクラッド層 164 上には、p 型 InP よりなるキャップ層 172 が形成されている。キャップ層 172 上には、キャップ層 172 及びクラッド層 164 を介して MQW 活性層 162 に電氣的に接続され、MQW 活性層 162 に電流を注入するための p 型電極 222 が形成されている。また、n 型 InP 埋め込み層 170 上には、n 型 InP 埋め込み層 170 を介して中間層 160 に電氣的に接続された n 型電極（図示せず）が形成されている。こうして、SOA 部 216 に SOA 220 が形成されている。TTG-LD アレイ部 214 とほぼ同様の SOA 部 216 の積層構造は、TTG-LD アレイ部 214 の積層構造を形成する際に併せて形成することができる。なお、SOA 部 216 には、TTG-LD 175 の 4 元回折格子層に相当する InGaAsP 層（図示せず）が形成されているが、この InGaAs 層には、回折格子は形成されていない。光半導体装置の動作時には、p 型電極 222 と n 型 InP 埋め込み層 170 上に形成された n 型電極との間に電圧を印加し、MQW 活性層 162 に電流を注入することにより、光増幅が行われる。

【0247】

このように、本実施形態による光半導体装置は、半導体基板 144 上に、複数の TTG-LD 175 と SOA 220 とが集積されていることに主たる特徴がある。このようにして光半導体装置を構成することにより、複数の TTG-LD 175 によってより広い波長可変範囲を得ることができるとともに、SOA 220 により、光導波路 187 及び光カップラ 218 を伝搬することにより減衰したレーザ光を増幅することができ、光出力の低下を伴うこともない。

【0248】

さらに、本実施形態による光半導体装置は、第 9 実施形態による光半導体装置と同様に、光導波路部 148 の下部クラッド層 182、コア層 184、及び上部クラッド層 186 の下に、n 型 InP 層 176 と p 型 InP 層 178 とが積層されてなる整流層 180 を有することにも主たる特徴がある。このため、半導体基

板 144 下面の p 型電極 152 からアレイ化された TTG-LD 175 の波長制御層 158 に電流を注入する際に、半導体基板 144 から光導波路 187 に抜け、その両側の n 型 InP 埋め込み層 170 を通って接地電位へ流れるリーク電流の発生を抑制することができる。したがって、TTG-LD 175 の波長制御層 158 への電流注入効率の低下を抑制することができ、さらには注入電流に対する波長変換効率の向上を実現することができる。

【0249】

このように、本実施形態によれば、中心発振波長が互いに異なる複数の TTG-LD 175 を SOA 220 とともに半導体基板 144 上に集積化するので、光出力の低下を伴うことなく広い可変波長範囲を実現することができる。また、光導波路部 148 において半導体基板 144 と光導波路 187 との間に整流層 180 が形成されているので、TTG-LD 175 の波長制御層 158 への電流注入効率の低下を抑制することができ、さらには注入電流に対する波長変換効率の向上を実現することができる。

【0250】

なお、本実施形態では、第 9 実施形態による光半導体装置と同様の断面構造を有する光導波路部を適用したが、第 10 実施形態による光半導体装置と同様の断面構造を有する光導波路部を適用してもよい。

【0251】

また、本実施形態では、図 25 に示すように 4 つの TTG-LD 175 を集積する場合を例に説明したが、集積する複数の TTG-LD 175 の数はこれに限定されるものではない。

【0252】

また、本実施形態のように、複数の TTG-LD をアレイ化する場合のみならず、半導体基板上に形成された 1 つの TTG-LD と SOA とを光導波路を介して接続する場合にも本発明を適用することができる。

【0253】

また、本実施形態では、TTG-LD 175 とほぼ同様の積層構造を SOA 220 に採用している場合について説明したが、TTG-LD 175 と異なる積層

構造を SOA 220 に採用してもよい。

【0254】

[第12実施形態]

(TTG-DFBレーザのアレイ化)

本願発明者等は、既に、広い波長可変範囲を有するとともに高い光出力を得ることができる光半導体装置として、TTG-DFBレーザとSOAとを一体的に集積したものを提案している。

【0255】

図27は、TTG-DFBレーザとSOAとを一体的に集積した光半導体装置の構造を示す概略断面図である。なお、図27(a)はメサストライプの延在方向に沿った概略断面図、図27(b)は図27(a)のA-A'線断面に沿ったTTGレーザ部の概略断面図、図27(c)は図27(a)のB-B'線断面に沿ったSOA部の概略断面図である。

【0256】

半導体基板310上には、TTGレーザ部とSOA部とが設けられている。

【0257】

TTGレーザ部は、図27(b)に示すような断面構造を有している。p-InPよりなる半導体基板310上には、p-InP層312と、p-InPよりなる下部クラッド層314と、MQW(Multiple Quantum Well:多重量子井戸)活性層320と、n-InP層よりなる中間層322と、InGaAsP層よりなるチューニング層324と、p-InP層よりなるクラッド層325と、回折格子328が形成されたInGaAsP層326と、InP層よりなる埋め込み層330とが形成されている。埋め込み層330、InGaAsP層326、チューニング層324、中間層322、MQW活性層320及び下部クラッド層314は、メサ形状にパターニングされ、メサストライプが形成されている。メサストライプの両側には、n-InP層よりなる埋め込み層338が形成されている。埋め込み層330、338上には、p-InP層340が形成されている。p-InP層340上には、p-InGaAs層よりなるコンタクト層342を介して電極346が形成されている。埋め込み層338上には、電極350が

形成されている。半導体基板 310 の下面には、電極 354 が形成されている。
p-InP 層 312、340、埋め込み層 338 の露出面上には、シリコン酸化膜よりなる保護膜 344 が形成されている。

【0258】

SOA 部は、図 27 (c) に示すような断面構造を有している。半導体基板 310 上には、p-InP 層 312 と、n-InP 層よりなる下部クラッド層 318 と、MQW 活性層 320 と、p-InP 層よりなる上部クラッド層 334 が形成されている。上部クラッド層 334、MQW 活性層 320 及び下部クラッド層 318 は、メサ形状にパターンニングされ、メサストライプが形成されている。メサストライプの両側には、n-InP 層よりなる埋め込み層 338 が形成されている。上部クラッド層 334 及び埋め込み層 338 上には、p-InP 層 340 が形成されている。p-InP 層 340 上には、p-InGaAs 層よりなるコンタクト層 342 を介して電極 348 が形成されている。埋め込み層 338 上には、電極 352 が形成されている。p-InP 層 312、340、埋め込み層 338 の露出面上には、シリコン酸化膜よりなる保護膜 344 が形成されている。

【0259】

また、TTG レーザ部のメサストライプと SOA 部のメサストライプとは、図 27 (a) に示すように、双方のメサストライプが連なるように配置されている。また、TTG レーザ部の MQW 活性層と SOA 部の MQW 活性層とは、共通の半導体層により構成されている。また、メサストライプの少なくとも SOA 側の端面には、反射防止膜 356 が形成されている。

【0260】

次に、上記 TTG-DFB レーザと SOA とを一体的に集積した光半導体装置における TTG-DFB レーザの動作について図 27 及び図 28 を用いて説明する。図 28 は上記光半導体装置における TTG レーザの駆動回路を示す概略図である。

【0261】

図 28 に示すように、電極 346 には、配線 358 を介して波長制御用電源 360 が接続され、配線 358 には第 1 のスイッチ 362 が設けられている。電極

354には、配線364を介してレーザ駆動用電源366が接続され、配線354には第2のスイッチ368が設けられている。電極350は配線370を介して接地されている。

【0262】

TTGレーザ部では、第2のスイッチ368を閉じた状態とし、レーザ駆動用電源366により、電極354と電極350との間に所定の電圧を印加し、電極354から電流を注入する。電極354から注入された電流は、 $p-I n P$ 層312及び下部クラッド層314を介してMQW活性層320に注入され、中間層322及び埋め込み層338を介して電極350から引き出される。MQW活性層320に発振閾値以上の電流を注入することにより、MQW活性層320で発光した光が回折格子328によりDFBモードで発振する。

【0263】

同時に、第1のスイッチ362を閉じた状態とし、波長制御用電源360により、電極346と電極350との間に所定の電圧を印加し、電極346から電流を注入する。電極346から注入された電流は、 $p-I n P$ 層340、埋め込み層330及びInGaAsP層326を介してチューニング層324に注入され、中間層322及び埋め込み層338を介して電極350から引き出される。チューニング層324に電流を注入することにより、プラズマ効果で屈折率が減少し、光導波路層の実効的な屈折率が減少する。これにより、DFB発振波長は短波長化する。したがって、DFB発振波長は、チューニング層324に注入する電流により制御することができる。

【0264】

また、SOA部では、電極348と電極352との間に所定の電圧を印加し、電極348から電流を注入する。電極348から注入された電流は、 $p-I n P$ 層340及び上部クラッド層334を介してMQW活性層320に注入され、下部クラッド層318及び埋め込み層338を介して電極352から引き出される。MQW活性層320に所定の電流を注入することにより、MQW活性層320内を伝搬する光を増幅することができる。このとき、下部クラッド層318はある程度の厚さを持っているため、電気抵抗を低く保ちながら活性層に電流を注入

することができる。

【0265】

したがって、TTGレーザ部における波長可変の制御とSOA部における光増幅の制御とを独立して行うにあたり、SOA部での発熱は抑制され、利得波長の大きな長波化シフトと利得の低下が抑えられ、連続的に広い波長可変幅を持ちながら同時に程度の高い光出力を実現することができる。

【0266】

かかる光半導体装置において、異なる波長可変範囲を有する複数のTTG-DFBレーザをアレイ化することにより、さらに波長可変範囲を拡大することが可能となる。この場合、アレイ化した複数のTTG-DFBレーザは、第8実施形態による光半導体装置のように、それぞれ光導波路及び光合波器によりSOAに光学的に接続すればよい。

【0267】

しかしながら、同一の半導体基板に複数のTTG-DFBレーザを単にアレイ化した場合、各TTG-DFBレーザの半導体基板の下面に設けられた電極が半導体基板の下面全域で導通することとなる。このため、アレイ化された複数のTTG-DFBレーザの各々を独立に駆動することが困難となる。したがって、隣接する各TTG-DFBレーザを独立に駆動するためには、隣接するレーザ間を電氣的に分離することが必要となる。

【0268】

同一の半導体基板上にアレイ化した複数のTTG-DFBレーザを電氣的に分離する方法としては、例えば、各TTG-DFBレーザ間を、イオン注入法により半導体基板等に形成した高抵抗領域で分離することが考えられる。

【0269】

図29は、各TTG-DFBレーザ間をイオン注入法による高抵抗領域で分離した場合のアレイ化されたTTG-DFBレーザの構造及びその駆動回路を示す断面図である。図示するように、同一の半導体基板310上に、可変波長範囲の異なるTTG-DFBレーザ372a、372b、372cが並列に設けられている。各TTG-DFBレーザ372a、372b、372cの埋め込み層33

8は、溝374により電氣的に分離されている。また、各TTG-DFBレーザ372a、372b、372cが形成された領域は、イオン注入法により半導体基板310及びp-InP層312内に形成された高抵抗領域376により電氣的に分離されている。

【0270】

また、各TTG-DFBレーザ372a、372b、372cの電極346は、配線378、378a、378b、378cにより波長制御用電源360に並列に接続されており、各配線378a、378b、378cにはスイッチ380a、380b、380cが設けられている。電極354は、配線382、382a、382b、382cによりレーザ駆動用電源366に並列に接続されており、各配線382a、382b、382cにはスイッチ384a、384b、384cが設けられている。電極350は、配線386、386a、386b、386cにより電氣的に並列に接続された後に接地されている。

【0271】

図29に示すように高抵抗領域376を用いて電氣的に分離しつつTTG-DFBレーザ372a、372b、372cをアレイ化することにより、半導体基板310の下面に設けられた各TTG-DFBレーザ372a、372b、372cの電極354は互いに導通することはない。したがって、原理的には、スイッチ380a、380b、380c及びスイッチ384a、384b、384cの開閉により、各TTG-DFBレーザ372a、372b、372cを独立に駆動することが可能となるといえる。

【0272】

しかしながら、TTG-DFBレーザが形成される半導体基板には、一般的に、100 μ m程度の厚さのものが用いられている。半導体基板の厚さである100 μ mの深さで、イオン注入法により高抵抗領域を形成することは、非常に手間を要する作業となる。さらには、イオン注入法による高抵抗領域の形成が不十分な場合には、アレイ化されたTTG-DFBレーザ間の電氣的な分離が不十分となる。この結果、光半導体装置の信頼性の低下を招くことになる。したがって、イオン注入法により高抵抗領域を形成することによってアレイ化されたTTG-

DFBレーザ間を電氣的に分離することは、事実上困難である。

【0273】

また、アレイ化されたTTG-DFBレーザ間を電氣的に分離しうる他の方法として、半絶縁性半導体基板にTTG-DFBレーザをアレイ化することも考えられる。しかしながら、半絶縁性半導体基板を用いた場合には、活性層に電氣的に接続する電極と、チューニング層に電氣的に接続する電極と、中間層に電氣的に接続する電極とを、いずれも基板表面に配置された構造とする必要がある。このため、配線パターンを多層配線化する必要があり、電極形成工程数が増大し、さらには、電極パッド数が増加し、素子寸法の拡大を招く可能性もある。

【0274】

(第12乃至第14実施形態による光半導体装置の原理)

本発明による光半導体装置は、上述した不都合を伴うことなく、アレイ化した各TTG-DFBレーザを独立に駆動することを可能とするものである。これにより、一つのTTG-DFBレーザとSOAとを一体的に集積した光半導体装置と比較して、より広い波長可変範囲での高い光出力を実現することができる。以下、本発明による半導体装置の原理について図30及び図31を用いて説明する。

【0275】

本発明による光半導体装置では、図30に示すように、同一の半導体基板310上に、異なる可変波長範囲を有する複数のTTG-DFBレーザ372a、372b、372cが並列に設けられている。各TTG-DFBレーザ372a、372b、372cの埋め込み層38間には、溝374が設けられており電氣的に分離されている。

【0276】

また、半導体基板310の下面には、各TTG-DFBレーザ372a、372b、372cについて半導体基板310の下面に電極354を設ける代わりに、共通の電極388が設けられている。

【0277】

半導体基板310の下面に設けられた電極388は、配線382によりレーザ

駆動用電源 366 に接続されている。各 TTG-DFB レーザ 372 a、372 b、372 c の電極 346 は、配線 378、378 a、378 b、378 c により波長制御用電源 360 に並列に接続されている。各 TTG-DFB レーザ 372 a、372 b、372 c の電極 350 には、配線 386、386 a、386 b、386 c により電氣的に並列に接続された後に基準電位、例えば接地電位に接続されている。各配線 386 a、386 b、386 c には駆動切替スイッチ 390 a、390 b、390 c が設けられている。

【0278】

本発明による光半導体装置は、各 TTG-DFB レーザ 372 a、372 b、372 c の電極 350 に接続する配線 386 a、386 b、386 c のそれぞれに駆動切替スイッチ 390 a、390 b、390 c を設けることに主たる特徴の一つがある。すなわち、中間層 322 を接地するための電極 350 に接続する配線 386 a、386 b、386 c に設けられた駆動切替スイッチ 390 a、390 b、390 c の開閉により、アレイ化された複数の TTG-DFB レーザ 372 a、372 b、372 c のうちの所望の TTG-DFB レーザの中間層 322 の電位のみを接地電位とすることができる。すなわち、中間層 322 から電流を引き出すことができる TTG-DFB レーザを任意に切り替えることが可能となる。これにより、アレイ化された TTG-DFB レーザ 372 a、372 b、372 c のうちの所望の TTG-DFB レーザのみを駆動可能な状態とすることができる。したがって、アレイ化された複数の TTG-DFB レーザ 372 a、372 b、372 c のそれぞれを独立に駆動することができる。

【0279】

また、本発明による光半導体装置では、アレイ化された TTG-DFB レーザ 372 a、372 b、372 c を電氣的に分離するために、図 29 に示す場合と異なり、イオン注入法により高抵抗領域を半導体基板等に形成する必要がない。また、MQW 活性層 320 に電流を注入するための電極をアレイ化された TTG-DFB レーザ毎に形成する必要がなく、半導体基板の下面に形成した電極を共通電極として用いることができる。このように、本発明による光半導体装置におけるレーザアレイの構造は、非常に簡単な構造となっており、通常の半導体プロ

セスを用いて容易に製造することもできる。

【0280】

さらに、図31に示すように、図30に示す本発明による光半導体装置において、各TTG-DFBレーザ372a、372b、372cの電極346と波長制御用電極360とを接続する各配線378a、378b、378cに電流注入スイッチ392a、392b、392cを設けてもよい。この電流注入スイッチ392a、392b、392cの開閉により、TTG-DFBレーザへの電流供給が突然遮断又は突然開始されることがなく動作させることが可能となり、TTG-DFBレーザの破壊を防止することが可能となる。また、駆動していないTTG-DFBレーザにおける漏れ電流等による無効電力の発生を抑制しつつ動作させることが可能となり、単一波長での安定したレーザ発振を実現することができる。

【0281】

以下、本発明による光半導体装置の構造及び駆動方法について第12乃至第14実施形態において詳述する。

【0282】

(第12実施形態による光半導体装置)

本発明の第12実施形態による光半導体装置について図32乃至図36を用いて説明する。図32は本実施形態による光半導体装置の構造を示す平面図、図33及び図34は本実施形態による光半導体装置の構造を示す断面図、図35及び図36は本実施形態による光半導体装置の駆動方法を説明する図である。

【0283】

まず、本実施形態による光半導体装置の構造について図32乃至図34を用いて説明する。図33(a)は図32におけるA-A'線断面図、図33(b)は図33(a)中破線で示す円で囲まれた部分の拡大図、図34(a)は図32におけるB-B'線断面図、図34(b)は図32におけるC-C'線断面図である。

【0284】

例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ のp-InPよりなる半導体基板400

上に、図 32 に示すように、レーザアレイ部 402 と、光導波路部 404 と、SOA 部 406 とが設けられている。

【0285】

レーザアレイ部 402 では、半導体基板 400 上に、複数の TTG—DFB レーザ 408a、408b、408c、408d が並列にアレイ化されている。光導波路部 404 では、半導体基板 400 上に、TTG—DFB レーザ 408a、408b、408c、408d の一端にそれぞれ接続された複数の光導波路 410a、410b、410c、410d と、光導波路 410a、410b、410c、410d 内を伝搬する光を合波する光合波器 412 とが形成されている。SOA 部 406 では、半導体基板 400 上に、光合波器 412 から出力された光を増幅する SOA 414 が形成されている。アレイ化された各 TTG—DFB レーザ 408a、408b、408c、408d の長さは、例えば $400\mu\text{m}$ である。各光導波路 410a、410b、410c、410d の長さは、例えば $1000\mu\text{m}$ である。SOA 414 の長さは、例えば $600\mu\text{m}$ である。

【0286】

複数の TTG—DFB レーザ 408a、408b、408c がアレイ化されたレーザアレイ部 402 は、図 33 (a) 及び図 33 (b) に示すような断面構造を有している。

【0287】

各 TTG—DFB レーザ 408a、408b、408c が形成された領域では、半導体基板 400 上に、例えば膜厚が 2000nm 、不純物濃度が $1\times 10^{18}\text{cm}^{-3}$ の p—I n P 層 416 と、例えば不純物濃度が $1\times 10^{18}\text{cm}^{-3}$ の p—I n P よりなる下部クラッド層 418 と、MQW 活性層 420 と、例えば膜厚が 160nm 、不純物濃度が $1\times 10^{18}\text{cm}^{-3}$ の n—I n P 層よりなる中間層 422 と、例えば膜厚 290nm の $1.3\mu\text{m}$ 組成の I n G a A s P 層よりなるチューニング層 424 と、回折格子が形成された例えば膜厚 290nm の $1.3\mu\text{m}$ 組成の I n G a A s P 層 426 と、例えば膜厚 100nm の I n P 層よりなる埋め込み層 428 とが形成されている。

【0288】

MQW活性層 420 は、例えば 1.15 μm 組成の InGaAsP よりなる膜厚 100 nm の SCH 層と、1.25 μm 組成の InGaAsP よりなる膜厚 40 nm の SCH 層と、MQW の PL 波長が 1.55 μm である多重量子井戸層と、1.25 μm 組成の InGaAsP よりなる膜厚 40 nm の SCH 層とが積層され、多重量子井戸層が SCH 層により挟まれてなるものである。多重量子井戸層は、例えば 1.25 μm 組成の InGaAsP よりなる膜厚 9 nm のバリア層と、0.8% の圧縮歪が導入された膜厚 7 nm の InGaAsP 井戸層とが 7 層繰り返し積層されてなるものである。

【0289】

埋め込み層 428、InGaAsP 層 426、チューニング層 424、中間層 422、MQW 活性層 420 及び下部クラッド層 418 は、メサ形状にパターニングされ、例えば活性層幅が 1.0 μm のメサストライプが形成されている。

【0290】

メサストライプの両側には、例えば不純物濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が 1500 nm の n-InP 層よりなる埋め込み層 430 が形成されている。埋め込み層 428、430 上には、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が 500 nm の p-InP 層 432 が形成されている。p-InP 層 432 上には、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が 500 nm の p-InGaAs 層よりなるコンタクト層 434 を介して、Au/Zn よりなる電極 436 が形成されている。p-InP 層 432 には、埋め込み層 430 に達する溝 437 が設けられており、埋め込み層 430 上には、Au/Ge よりなる電極 438 が形成されている。溝 437 の深さは、例えば 6.0 μm である。

【0291】

上述した構造を有する複数の TTG-DFB レーザ 408a、408b、408c が、溝 440 を介して並列にアレイ化されている。すなわち、隣接する TTG-DFB レーザの p-InP 層 432、埋め込み層 430、及び p-InP 層 416 には、溝 440 が設けられており、電氣的に分離されている。溝 440 は、例えば 8 μm の深さを有し、各メサストライプの両側に 15 μm 離れた位置に設けられている。

【0292】

アレイ化された各TTG-DFBレーザ408a、408b、408c（、408d）は、それぞれのInGaAsP層426に形成された回折格子の周期が異なり、互いに異なる発振中心波長を有している。TTG-DFBレーザ408a、408b、408c（、408d）の回折格子の周期は、例えば、240nm、241.2nm、242.4nm、243.6nmとなっている。

【0293】

p-InP層416、432、埋め込み層430の露出面上には、例えば膜厚300nmのシリコン酸化膜よりなる保護膜442が形成されている。

【0294】

半導体基板400の下面には、各TTG-DFBレーザ408a、408b、408c（、408d）に共通に用いられるAu/Znよりなる電極444が形成されている。

【0295】

光導波路部404の各光導波路410a、410b、410c、410dは、それぞれ図34（a）に示すような断面構造を有している。

【0296】

半導体基板400上には、例えば不純物濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が200nmのp-InP層445が形成されている。p-InP層445上には、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が200nmのp-InPよりなる下部クラッド層446と、例えば膜厚が200nm、 $1.3 \mu\text{m}$ 組成のノンドープInGaAsPよりなるコア層448と、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が350nmのp-InPよりなる上部クラッド層450が順次積層されている。

【0297】

上部クラッド層450、コア層448、及び下部クラッド層446は、メサ形状にパターニングされ、例えばコア層幅が $1.0 \mu\text{m}$ のメサストライプが形成されている。

【0298】

メサストライプの両側には、 n -InP層よりなる埋め込み層430が形成されている。埋め込み層430及び上部クラッド層450上には、例えば不純物濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が5000 nmの p -InP層452が形成されている。 p -InP層452上には、シリコン酸化膜よりなる保護膜442が形成されている。

【0299】

各光導波路410a、410b、410c、410dの一端では、アレイ化された各TTG-DFBレーザ408a、408b、408c、408dのメサストライプと各光導波路410a、410b、410c、410dのメサストライプとが、それぞれ連なるように配置されている。また、TTG-DFBレーザのMQW活性層420と光導波路のコア層448とは光学的に接続されている。

【0300】

各光導波路410a、410b、410c、410dの他端は、半導体基板400上の光導波路と同様の積層構造を有する光合波器412の入力端にそれぞれ光学的に接続されている。光合波器412の出力端には、半導体基板400上に形成された同様の積層構造を有する光導波路453を介して、SOA414が光学的に接続されている。光合波器412には、例えば多モード干渉導波路型(MMI)光合波器を用いることができる。MMI光合波器を用いた場合、寸法は $40 \times 300 \mu\text{m}$ 程度である。

【0301】

SOA部406は、図34(b)に示すような断面構造を有している。

【0302】

半導体基板400上には、 p -InP層416と、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が500 nmの n -InP層よりなる下部クラッド層454と、MQW活性層420と、例えば不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚が800 nmの p -InP層よりなる上部クラッド層456が形成されている。

【0303】

SOA部406におけるMQW活性層420は、例えば $1.25 \mu\text{m}$ 組成のInGaAsPよりなる膜厚40 nmのSCH層と、MQWのPL波長が 1.54

μm である多重量子井戸層と、 $1.25\mu\text{m}$ 組成の InGaAsP よりなる膜厚 40nm の SCH 層とが積層され、多重量子井戸層が SCH 層により挟まれてなるものである。多重量子井戸層は、例えば、 $1.25\mu\text{m}$ 組成の InGaAsP よりなる膜厚 10nm のバリア層と、 0.8% の圧縮歪が導入された膜厚 5.1nm の InGaAsP 井戸層とが6層繰り返し積層されてなるものである。

【0304】

上部クラッド層 456、MQW 活性層 420 及び下部クラッド層 454 は、メサ形状にパターニングされ、例えば $1.0\mu\text{m}$ の活性層幅のメサストライプが形成されている。メサストライプの両側には、 $n\text{-InP}$ 層よりなる埋め込み層 430 が形成されている。上部クラッド層 456 及び埋め込み層 430 上には、 $p\text{-InP}$ 層 432 が形成されている。 $p\text{-InP}$ 層 432 上には、 $p\text{-InGaAs}$ 層よりなるコンタクト層 434 を介して Au/Zn よりなる電極 458 が形成されている。埋め込み層 430 上には、 Au/Ge よりなる電極 460 が形成されている。 $p\text{-InP}$ 層 416、432、埋め込み層 430 の露出面上には、シリコン酸化膜よりなる保護膜 442 が形成されている。

【0305】

次に、アレイ化された TTG-DFB レーザの駆動回路、及び SOA の駆動回路について説明する。なお、図 32 では4つの TTG-DFB レーザ 408a、408b、408c、408d を示しているが、説明の便宜上、ここでは3つの TTG-DFB レーザ 408a、408b、408c の駆動回路について説明する。後述する光半導体装置の駆動方法においても、同様に、3つの TTG-DFB レーザ 408a、408b、408c の場合について説明することとする。

【0306】

レーザアレイ部 402 では、図 32 及び図 33 (a) に示すように、各 TTG-DFB レーザ 408a、408b、408c の電極 436 は、配線 462、462a、462b、462c により波長制御用電源 464 に並列に接続されている。半導体基板 400 の下面に設けられた電極 444 は、配線 466 によりレーザ駆動用電源 468 に接続されている。各 TTG-DFB レーザ 408a、408b、408c の電極 438 は、配線 470、470a、470b、470c に

より並列に接続されてから基準電位に接続されており、例えば接地されている。各配線 470a、470b、470c には駆動切替スイッチ 472a、472b、472c が設けられている。これら駆動切替スイッチ 472a、472b、472c を閉じることにより、各 TTG-DFB レーザ 408a、408b、408c の電極 438 が基準電位に接続される。また、これら駆動切替スイッチ 472a、472b、472c を開くことにより、各 TTG-DFB レーザ 408a、408b、408c の電極 438 の基準電位への接続が遮断される。

【0307】

SOA 部 406 では、図 32 及び図 34 (b) に示すように、SOA 414 の電極 458 に、配線により光増幅用電源 474 が接続されている。また、SOA 414 の電極 460 は、配線により基準電位に接続され、例えば、接地されている。

【0308】

次に、本実施形態による光半導体装置の駆動方法について図 33 乃至図 36 を用いて説明する。なお、図 33 (a) 中の左側、中央、右側の TTG-DFB レーザ 408a、408b、408c が、それぞれ CH1、CH2、CH3 の信号光を発振するものとする。また、図 35 及び図 36 の回路図では、TTG-DFB レーザ 408a、408b、408c の MQW 活性層 420 及びチューニング層 424 を、ダイオードを示す記号により表している。

【0309】

図 35 (a) は、CH1 の TTG-DFB レーザ 408a のみが駆動され、所定の発振波長で定常状態となっている場合の駆動回路の状態を示している。このとき、配線 470a、470b、470c に設けられたスイッチの状態は、駆動切替スイッチ 472a が閉じており、駆動切替スイッチ 472b、472c が開いた状態となっている。このスイッチの状態で、波長制御用電源 464 及びレーザ駆動用電源 468 が駆動されており、波長制御用電源 464 及びレーザ駆動用電源 468 のそれぞれにおいて、所定の電源電圧が発生している。

【0310】

CH1 の TTG-DFB レーザ 408a では、駆動切替スイッチ 472a が閉

じた状態となっている。このため、TTG-DFBレーザ408aの中間層120は接地されており、MQW活性層420、チューニング層424に電流が注入されている。こうして、CH1のTTG-DFBレーザ408aが駆動された状態となっている。

【0311】

一方、CH2及びCH3のTTG-DFBレーザ408b、408cでは、駆動切替スイッチ472b、472cが開いた状態となっている。このため、TTG-DFBレーザ408b、408cの中間層120は接地されておらずフローティング状態にあり、MQW活性層420、チューニング層424には電流が注入されない。こうして、CH2及びCH3のTTG-DFBレーザ408b、408cは駆動されていない。

【0312】

このようにして、図35(a)では、アレイ化されたTTG-DFBレーザ408a、408b、408cのうちTTG-DFBレーザ408aのみが独立して駆動された状態となっている。以下、CH1のTTG-DFBレーザ408aの駆動を終了し、引き続きCH2のTTG-DFBレーザ408bを駆動する場合について説明する。

【0313】

まず、図35(a)に示す状態から、波長制御用電源464及びレーザ駆動用電源468の駆動を停止し、波長制御用電源464及びレーザ駆動用電源468における電源電圧の発生を停止する(図35(b)を参照)。これにより、CH1のTTG-DFBレーザ408aのチューニング層424及びMQW活性層420への電流の注入が停止される。

【0314】

次いで、CH1のTTG-DFBレーザ408aの駆動切替スイッチ472aを開き、CH1～CH3のすべての駆動切替スイッチ472a、472b、472cを開いた状態とする(図35(c)を参照)。

【0315】

次いで、CH2のTTG-DFBレーザ408bの駆動切替スイッチ472b

を閉じる。CH 1 及び CH 3 の T T G - D F B レーザの駆動切替スイッチ 4 7 2 a、4 7 2 c は、開いた状態のままとする（図 3 6（a）を参照）。

【0 3 1 6】

次いで、波長制御用電源 4 6 4 及びレーザ駆動用電源 4 6 8 の駆動を再開し、波長制御用電源 4 6 4 及びレーザ駆動用電源 4 6 8 において所定の電源電圧を発生する（図 3 6（b）を参照）。CH 2 の T T G - D F B レーザ 4 0 8 b のチューニング層 4 2 4 及び MQW 活性層 4 2 0 には電流が注入され、中間層 4 2 2 から電流が引き出される。こうして、CH 2 の T T G - D F B レーザ 4 0 8 b が駆動され、所定の発振波長での定常状態となる。このとき、波長制御用電源 4 6 4 によりチューニング層 4 2 4 に注入する電流量を調整することにより、CH 2 の T T G - D F B レーザ 4 0 8 b の発振波長を制御することができる。

一方、CH 1 及び CH 3 の T T G - D F B レーザ 4 0 8 a、4 0 8 c では、駆動切替スイッチ 4 7 2 a、4 7 2 c が開いた状態となっている。このため、T T G - D F B レーザ 4 0 8 a、4 0 8 c の中間層 1 2 0 は接地されておらずフローティング状態にあり、MQW 活性層 4 2 0、チューニング層 4 2 4 には電流が注入されない。こうして、CH 1 及び CH 3 の T T G - D F B レーザ 4 0 8 a、4 0 8 c は駆動されない。

【0 3 1 7】

以上のようにして、CH 1 の T T G - D F B レーザ 4 0 8 a の駆動から CH 2 の T T G - D F B レーザ 4 0 8 b の駆動へと切り替えられる。

【0 3 1 8】

なお、CH 2 の T T G - D F B レーザ 4 0 8 b の駆動から CH 3 の T T G - D F B レーザ 4 0 8 c の駆動への切り替え等の上記以外の T T G - D F B レーザ間の切り替えについても同様にして行うことができる。

【0 3 1 9】

上述のようにして、可変波長範囲の異なる複数の T T G - D F B レーザの駆動の切り替えを行い、また、駆動する T T G - D F B レーザにおいて発振波長の制御を行うことにより、より広い可変波長範囲において所望の波長の信号光を得ることができる。

【0320】

レーザアレイ部 402 において得られた信号光は、駆動している T T G - D F B レーザに接続する光導波路 410 a、410 b、410 c のいずれかを伝搬した後、光合波器 412 を介して S O A 414 の M Q W 活性層 420 に入射する。

【0321】

S O A 414 では、電極 458 と電極 460 との間に所定の電圧を印加し、電極 458 から電流を注入する。電極 458 から注入された電流は、p - I n P 層 432 及び上部クラッド層 456 を介して M Q W 活性層 420 に注入され、下部クラッド層 454 及び埋め込み層 430 を介して電極 460 から引き出される。M Q W 活性層 420 に所定の電流を注入することにより、駆動している T T G - D F B レーザから出射され M Q W 活性層 420 内を伝搬する光を増幅することができる。

【0322】

このように、本実施形態では、アレイ化された複数の T T G - D F B レーザの中間層 422 に電氣的に接続する配線 470 a、470 b、470 c に設けられた駆動切替スイッチ 472 a、472 b、472 c の開閉により、駆動すべき T T G - D F B レーザの中間層 422 のみを接地して電流の引き出しが可能な状態とするので、各 T T G - D F B レーザを独立に駆動することができる。これにより、一つの T T G - D F B レーザを用いる場合と比較して、より広い可変波長範囲での高い光出力を実現することができる。

【0323】**[第13実施形態]**

本発明の第13実施形態による光半導体装置について図37乃至図39を用いて説明する。図37は本発明の第13実施形態による光半導体装置のレーザアレイ部の構造及び駆動回路を示す断面図、図38及び図39は本実施形態による光半導体装置の駆動方法を説明する図である。なお、図32乃至図36に示す第12実施形態による光半導体装置と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0324】

第12実施形態による光半導体装置では、波長制御用電源464とアレイ化された各TTG-DFBレーザ408a、408b、408cの電極436とを接続する配線462、462a、462b、462cにスイッチは設けられていなかった。このため、光半導体装置の動作時に、駆動していないTTG-DFBレーザのチューニング層424等にも電流が注入されてしまっていた。この結果、駆動していないTTG-DFBレーザにおいても漏れ電流等による無効電力が発生し、単一波長での安定したレーザ発振を得ることが困難となる場合も想定される。

【0325】

本実施形態による光半導体装置の基本的な構造は、図32乃至図34に示す第12実施形態による光半導体装置と同様である。図37(a)は本実施形態による光半導体装置のレーザアレイ部の構造及び駆動回路を示す断面図であり、図37(b)は図37(a)中破線で示す円で囲まれた部分の拡大図である。本実施形態による光半導体装置では、第12実施形態による光半導体装置において、さらに、図37(a)に示すように、配線462a、462b、462cのそれぞれに電流注入スイッチ476a、476b、476cが設けられている。これら電流注入スイッチ476a、476b、476cを閉じることにより、各TTG-DFBレーザ408a、408b、408cの電極436と波長制御用電源464とが接続される。また、これら電流注入スイッチ476a、476b、476cを開くことにより、各TTG-DFBレーザ408a、408b、408cの電極436と波長制御用電源464との接続が遮断される。このような電流注入スイッチ476a、476b、476cの開閉により、駆動していないTTG-DFBレーザにおける漏れ電流等による無効電力の発生を防止し、単一波長での安定したレーザ発振を得ることが可能となる。

【0326】

以下、本実施形態による光半導体装置の駆動方法について図37乃至図39を用いて説明する。

【0327】

図38(a)は、CH1のTTG-DFBレーザ408aが駆動され、所定の

発振波長で定常状態となっている場合の駆動回路の状態を示している。このとき、駆動切替スイッチの状態は、駆動切替スイッチ 4 7 2 a が閉じており、駆動切替スイッチ 4 7 2 b、4 7 2 c が開いた状態となっている。また、電流注入スイッチの状態は、電流注入スイッチ 4 7 6 a が閉じており、電流注入スイッチ 4 7 6 b、4 7 6 c が開いた状態となっている。そして、波長制御用電源 4 6 4 及びレーザ駆動用電源 4 6 8 が駆動しており、第 1 2 実施形態による場合と同様に、CH 1 の T T G - D F B レーザ 4 0 8 a の M Q W 活性層 4 2 0、チューニング層 4 2 4 にのみ電流が注入されている。

【 0 3 2 8 】

以下、CH 1 の T T G - D F B レーザ 4 0 8 a の駆動を終了し、引き続き CH 2 の T T G - D F B レーザ 4 0 8 b を駆動する場合について説明する。

【 0 3 2 9 】

まず、図 3 8 (a) に示す状態から、波長制御用電源 4 6 4 及びレーザ駆動用電源 4 6 8 の駆動を停止する (図 3 8 (b) を参照) 。

【 0 3 3 0 】

次いで、CH 1 の T T G - D F B レーザ 4 0 8 a の駆動切替スイッチ 4 7 2 a 及び電流注入スイッチ 4 7 6 a を開き、CH 1 ~ CH 3 のすべての駆動切替スイッチ 4 7 2 a、4 7 2 b、4 7 2 c、及び電流注入スイッチ 4 7 6 a、4 7 6 b、4 7 6 c を開いた状態とする (図 3 8 (c) を参照) 。ここで、駆動切替スイッチ 4 7 2 a 及び電流注入スイッチ 4 7 6 a を開くのを、波長制御用電源 4 6 4 の駆動停止後に行っているのは、チューニング層 4 2 4 への電流注入の突然の停止に起因する T T G - D F B レーザの破壊を防止するためである。

【 0 3 3 1 】

次いで、CH 2 の T T G - D F B レーザ 4 0 8 b の駆動切替スイッチ 4 7 2 b 及び電流注入スイッチ 4 7 6 b を閉じる。CH 1 及び CH 3 の T T G - D F B レーザ 4 0 8 a、4 0 8 b の駆動切替スイッチ 4 7 2 a、4 7 2 c、及び電流注入スイッチ 4 7 6 a、4 7 6 c は、開いた状態のままとする (図 3 9 (a) を参照) 。

【 0 3 3 2 】

次いで、波長制御用電源 464 及びレーザ駆動用電源 468 の駆動を再開する（図 39（b）を参照）。こうして、第 12 実施形態による場合と同様に、CH2 の TTG-DFB レーザ 408b のチューニング層 424 及び MQW 活性層 420 へのみ電流が注入され、CH2 の TTG-DFB レーザ 408b のみが駆動される。ここで、駆動切替スイッチ 472b 及び電流注入スイッチ 476b を閉めるのを、波長制御用電源 464 の駆動開始前に行っているのは、チューニング層 424 への電流注入の突然の開始に起因する TTG-DFB レーザの破壊を防止するためである。

【0333】

こうして、駆動する TTG-DFB レーザの切り替えが行われる。

【0334】

このように、本実施形態による光半導体装置の駆動方法では、波長制御用電源 464 及びレーザ駆動用電源 468 の駆動を停止し、駆動していた TTG-DFB レーザの閉じていた駆動切替スイッチ及び電流注入スイッチを開き、次いで、駆動すべき TTG-DFB レーザの駆動切替スイッチ及び電流注入スイッチを閉じてから波長制御用電源 464 及びレーザ駆動用電源 468 の駆動を再開することに主たる特徴がある。これにより、TTG-DFB レーザへの電流供給が突然遮断又は突然開始されることがなく、TTG-DFB レーザの破壊を防止することができる。

【0335】

また、駆動中の TTG-DFB レーザ以外の TTG-DFB レーザの電流注入スイッチについては、開いた状態とすることにも主たる特徴がある。これにより、駆動していない TTG-DFB レーザにおける漏れ電流等による無効電力の発生を抑制し、単一波長での安定したレーザ発振を実現することができる。

【0336】

なお、本実施形態において、各 TTG-DFB レーザ 408a、408b、408c の駆動切替スイッチ 472a、472b、472c と電流注入スイッチ 476a、476b、476c とが連動して同時にスイッチング動作するようにしてもよい。すなわち、駆動切替スイッチ 472a が開くと同時に電流注入スイッ

チ 476 a が開き、また、駆動切替スイッチ 472 a スイッチが閉じると同時に電流注入スイッチ 476 a が閉じるようにする。また、駆動切替スイッチ 472 b と電流注入スイッチ 476 b、駆動切替スイッチ 472 c と電流注入スイッチ 476 c についても同様にする。このような連動したスイッチング動作により、駆動する TTG-DFB レーザをより速い応答速度で切り替えることができる。

【0337】

[第 14 実施形態]

本発明の第 14 実施形態による光半導体装置について図 40 を用いて説明する。図 40 (a) は本実施形態による光半導体装置のレーザアレイ部の構造及び駆動回路を示す断面図であり、図 40 (b) は図 40 (a) 中破線で示す円で囲まれた部分の拡大図である。なお、図 37 に示す第 13 実施形態による光半導体装置と同様の構成要素には同一の符号を付し説明を省略し或いは簡略にする。

【0338】

本実施形態による光半導体装置は、図 40 (b) に示すように、TTG-DFB レーザ 408 a、408 b、408 c における MQW 活性層 420 から埋め込み層 428 に至る積層構造が逆向きになっている点を除き、第 13 実施形態による光半導体装置とほぼ同様である。

【0339】

すなわち、レーザアレイ部 402 は、図 40 (a) 及び図 40 (b) に示すような断面構造を有している。TTG-DFB レーザ 408 a、408 b、408 c が形成された領域では、p-InP よりなる半導体基板 400 上に、p-InP 層 416 と、回折格子が形成された InGaAsP 層 426 と、InGaAsP 層よりなる埋め込み層 428 と、InGaAsP 層よりなるチューニング層 424 と、n-InP 層よりなる中間層 422 と、MQW 活性層 420 とが形成されている。MQW 活性層 420、中間層 422、チューニング層 424、埋め込み層 428 及び InGaAsP 層 426 は、メサ形状にパターニングされ、メサストライプが形成されている。メサストライプの両側には、n-InP 層よりなる埋め込み層 430 が形成されている。MQW 活性層 420 及び埋め込み層 430 上には、p-InP 層 432 が形成されている。p-InP 層 432 上には、

p-InGaAs層よりなるコンタクト層434を介してAu/Znよりなる電極436が形成されている。埋め込み層430上には、Au/Geよりなる電極438が形成されている。半導体基板400の下面には、Au/Znよりなる電極444が形成されている。p-InP層416、432、埋め込み層430の露出面上には、シリコン酸化膜よりなる保護膜442が形成されている。

【0340】

SOA部406は、基本的には図34(b)に示す第12実施形態による光半導体装置と同様である。本実施形態による光半導体装置が異なる点は、下部クラッド層454の上面が、中間層422の上面とほぼ等しくなっていることにある。

【0341】

TTG-DFBレーザの駆動回路については、第13実施形態による場合と電極436、444に接続する電源が異なっている。すなわち、図37に示すように、各TTG-DFBレーザ408a、408b、408cの電極436は、配線462、462a、462b、462cによりレーザ駆動用電源468に並列に接続されている。半導体基板400の下面に設けられた電極444は、配線466により波長制御用電源464に接続されている。

【0342】

本実施形態による光半導体装置は、第13実施形態による光半導体装置の駆動方法とほぼ同様の駆動方法により動作させることができる。

【0343】

すなわち、駆動すべきTTG-DFBレーザのみの駆動切替スイッチ及び電流注入スイッチを閉じた状態で波長制御用電源464及びレーザ駆動用電源468を駆動することにより、所望のTTG-DFBレーザを独立に駆動することができる。

【0344】

本実施形態による光半導体装置では、駆動していないTTG-DFBレーザの電流注入スイッチを開いた状態とすることにより、駆動していないTTG-DFBレーザのMQW活性層420への電流注入が防止される。これにより、第13

実施形態による場合と同様に、駆動していない T T G - D F B レーザにおける漏れ電流等による無効電力の発生を抑制することができ、単一波長での安定したレーザ発振を実現することができる。

【0345】

なお、本実施形態では、第 13 実施形態による光半導体装置の MQW 活性層 420 から埋め込み層 428 に至る積層構造が逆向きの場合を示したが、第 12 実施形態による光半導体装置の MQW 活性層 420 から埋め込み層 428 に至る積層構造を逆向きとしてもよい。

【0346】

[変形実施形態]

本発明は上記実施形態に限らず種々の変形が可能である。

【0347】

例えば、上記実施形態では、p 型の半導体基板を用いた光半導体装置の場合について示したが、n 型の半導体基板を用いた光半導体装置においても同様に本発明を適用することができる。この場合、上記実施形態において各層の導電型を入れ替えるようにすればよい。また、上記実施形態では、I n P 基板を用いた光半導体装置について示したが、G a A s 基板その他の化合物半導体基板を用いた光半導体装置においても同様に適用することができる。

【0348】

また、上記実施形態に示した材料系に限らず、他の材料系を用いて光半導体装置を構成してもよい。また、各層の膜厚等のサイズや、不純物濃度等についても必要に応じて適宜設計変更することができる。

【0349】

また、第 9 乃至第 11 実施形態では、半導体基板 144 と、下部クラッド層 182、コア層 184、及び上部クラッド層 186 により構成される光導波路構造との間に、整流層 180 又は半絶縁性半導体層 212 を形成する場合について説明したが、半導体基板 144 と、光導波路 187 及び光カップラ 218 等の光導波路構造との間を絶縁することができる層であれば、これらに限定されるものではない。整流層 180 又は半絶縁性半導体層 212 に代えて、例えば酸化層や、十

分な厚さを有するノンドープの半導体層等の絶縁層を形成することができる。また、これら複数種の絶縁層を積層して、半導体基板 144 と光導波路構造との間を絶縁してもよい。

【0350】

また、第 9 乃至第 11 実施形態では、波長制御層 158 上に中間層 160 を介して MQW 活性層 162 を形成する場合について説明したが、波長制御層 158 の位置と MQW 活性層 162 の位置とを入れ替えてもよい。すなわち、MQW 活性層 162 上に、中間層 160 を介して波長制御層 158 を形成してもよい。このような構成では、半導体基板 144 の下面に形成された p 型電極 152 により MQW 活性層 162 に電流が注入される。この場合においては、MQW 活性層 162 に電流を注入する際に、整流層 180 又は半絶縁性半導体層 212 により、半導体基板 144 から光導波路 187 のコア層 184 に抜け、その両側の n 型 InP 埋め込み層 170 を通って接地電位へ流れるリーク電流の発生を抑制することができる。したがって、TTG-LD 175 の MQW 活性層 162 への電流注入効率の低下を抑制することができ、特性劣化を伴うことなく TTG-LD 175 と光導波路 187 とを同一基板上に集積化することができる。

【0351】

また、第 9 乃至第 11 実施形態では、TTG-LD 175 とともに集積化される光導波路 187 が TTG-LD 175 と光学的に接続されている場合について説明したが、TTG-LD 175 とともに同一基板上に集積化される光導波路は、必ずしも TTG-LD 175 と光学的に接続されていなくてもよい。

【0352】

また、第 9 乃至第 11 実施形態では、TTG-LD 部 146 のメサストライプと光導波路部 148 のメサストライプとを同時に形成する場合について説明したが、両者を別個独立に形成してもよい。

【0353】

また、第 8、第 11、及び第 12 乃至第 14 実施形態では、異なる可変波長範囲を有する複数の TTG-DFB レーザをアレイ化したが、アレイ化する TTG-DFB レーザは異なる可変波長範囲のものに限定されるものではない。例えば

、アレイ化した複数の T T G - D F B レーザのなかに、バックアップ用として同一の可変波長範囲を有するものを含ませてもよい。また、アレイ化する T T G - D F B レーザの数も上記実施形態に示したものに限定されるものではない。

【 0 3 5 4 】

また、第 1 2 乃至第 1 4 実施形態では、アレイ化された複数の T T G - D F B レーザとともに S O A を同一の半導体基板上に設けたが、S O A を設けない構成としてもよい。

【 0 3 5 5 】

(付記 1) 第 1 導電型の半導体基板の第 1 の領域上に形成され、電流注入により光を発生する第 1 の活性層と、前記第 1 の活性層との間に第 2 導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記第 1 の活性層及び前記チューニング層の近傍に形成された回折格子とを有する光発振部と、前記半導体基板の第 2 の領域上に形成され、電流注入により光を増幅する第 2 の活性層を有し、前記光発振部により発生した光を増幅する光増幅部とを有することを特徴とする光半導体装置。

【 0 3 5 6 】

(付記 2) 付記 1 記載の光半導体装置において、前記半導体基板と前記第 2 の活性層との間に、前記第 2 導電型のクラッド層が設けられていることを特徴とする光半導体装置。

【 0 3 5 7 】

(付記 3) 付記 2 記載の光半導体装置において、前記半導体基板と前記クラッド層との間に、導電型が互いに異なる 2 つの半導体層が形成されていることを特徴とする光半導体装置。

【 0 3 5 8 】

(付記 4) 付記 2 記載の光半導体装置において、前記半導体基板と前記クラッド層との間に、半絶縁性半導体層が形成されていることを特徴とする光半導体装置。

【 0 3 5 9 】

(付記 5) 付記 2 乃至 4 のいずれかに記載の光半導体装置において、前記光

増幅部に電流を注入するための第 1 の電極及び電流を引き出すための第 2 の電極は、前記半導体基板の表面側に形成されていることを特徴とする光半導体装置。

【0 3 6 0】

(付記 6) 付記 5 記載の光半導体装置において、前記光増幅部は、メサストライプに加工されており、前記第 2 の電極は、前記メサストライプの側面部において前記クラッド層に接続された前記第 2 導電型の半導体層の上に形成されていることを特徴とする光半導体装置。

【0 3 6 1】

(付記 7) 付記 1 記載の光半導体装置において、前記第 2 の活性層上に、前記第 2 導電型のクラッド層が設けられていることを特徴とする光半導体装置。

【0 3 6 2】

(付記 8) 付記 7 記載の光半導体装置において、前記中間層は、前記半導体基板の前記第 2 の領域に延在して形成されていることを特徴とする光半導体装置。

【0 3 6 3】

(付記 9) 付記 7 又 8 記載の光半導体装置において、前記光増幅部に電流を注入するための第 1 の電極は前記半導体基板の裏面側に形成されており、前記光増幅部から電流を引き出すための第 2 の電極は前記半導体基板の表面側に形成されていることを特徴とする光半導体装置。

【0 3 6 4】

(付記 1 0) 付記 9 記載の光半導体装置において、前記光増幅部は、メサストライプに加工されており、前記第 2 の電極は、前記メサストライプの側面部において前記クラッド層に接続された前記第 2 導電型の半導体層の上に形成されていることを特徴とする光半導体装置。

【0 3 6 5】

(付記 1 1) 付記 1 乃至 1 0 のいずれかに記載の光半導体装置において、前記光発振部と前記光増幅部との間に、光発振及び光増幅に寄与しない光導波路部を更に有することを特徴とする光半導体装置。

【0 3 6 6】

(付記 12) 付記 1 乃至 11 のいずれかに記載の光半導体装置において、前記第 1 の活性層と前記第 2 の活性層は、同一構造の半導体層により構成されていることを特徴とする光半導体装置。

【0367】

(付記 13) 付記 1 乃至 12 のいずれかに記載の光半導体装置において、前記光発振部は第 1 の幅を有するメサストライプ形状を有し、前記光増幅部は第 2 の幅を有するメサストライプ形状を有し、前記光発振部と前記光増幅部との間において、前記第 1 の幅から前記第 2 の幅に連続的に変化していることを特徴とする光半導体装置。

【0368】

(付記 14) 付記 1 乃至 13 のいずれかに記載の光半導体装置において、前記光増幅部の端面に設けられた反射防止膜を更に有することを特徴とする光半導体装置。

【0369】

(付記 15) 付記 1 乃至 14 のいずれかに記載の光半導体装置において、前記光発振部は、中心発振波長が互いに異なる複数の光発振素子を有し、前記光発振部と前記光増幅部との間に、前記複数の光発振素子から出力される光を導波する複数の光導波路と、前記複数の光導波路と前記光増幅部とを接続する光合波部とを更に有することを特徴とする光半導体装置。

【0370】

(付記 16) 第 1 導電型の半導体基板の第 1 の領域上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第 2 導電型の間層を介して形成され、電流注入により前記活性層の発振波長を変化する波長制御層とを有する光発振部と、前記半導体基板の第 2 の領域上に形成された絶縁層と、前記絶縁層上に形成され、前記光発振部から出力される光を導波する光導波路層とを有する光導波路部とを有することを特徴とする光半導体装置。

【0371】

(付記 17) 付記 16 記載の光半導体装置において、前記絶縁層は、導電型が互いに異なる 2 つの半導体層を有することを特徴とする光半導体装置。

【0372】

(付記18) 付記16記載の光半導体装置において、前記絶縁層は、半絶縁性半導体層よりなることを特徴とする光半導体装置。

【0373】

(付記19) 付記16乃至18のいずれかに記載の光半導体装置において、前記半導体基板上に形成され、前記活性層、前記中間層、及び前記波長制御層がパターニングされてなる第1のメサストライプの側部と、前記絶縁層及び前記光導波路層がパターニングされてなる第2のメサストライプの側部とを覆う埋め込み層を更に有することを特徴とする光半導体装置。

【0374】

(付記20) 付記19記載の光半導体装置において、前記埋め込み層は、前記中間層に電氣的に接続された前記第2導電型の第1の埋め込み層と、前記半導体基板と前記第1の埋め込み層との間に形成され、前記半導体基板と前記第1の埋め込み層との間を絶縁する第2の埋め込み層とを有することを特徴とする光半導体装置。

【0375】

(付記21) 付記20記載の光半導体装置において、前記第2の埋め込み層は、導電型が互いに異なる2つの半導体層を有することを特徴とする光半導体装置。

【0376】

(付記22) 付記19乃至21のいずれかに記載の光半導体装置において、前記第1のメサストライプと前記第2のメサストライプとは連続していることを特徴とする光半導体装置。

【0377】

(付記23) 付記16乃至22のいずれかに記載の光半導体装置において、前記半導体基板の第3の領域上に形成され、前記光発振部により発生し、前記光導波路を伝搬した光を増幅する光増幅部を更に有することを特徴とする光半導体装置。

【0378】

(付記 2 4) 付記 2 3 記載の光半導体装置において、前記光発振部は、中心発振波長が互いに異なる複数の光発振素子を有し、前記光導波路部は、前記複数の光発振素子から出力される光を導波する複数の光導波路と、前記複数の光導波路と前記光増幅部とを接続する光合波部とを有することを特徴とする光半導体装置。

【0 3 7 9】

(付記 2 5) 付記 1 6 乃至 2 4 のいずれかに記載の光半導体装置において、前記第 1 導電型は p 型であり、前記第 2 導電型は n 型であることを特徴とする光半導体装置。

【0 3 8 0】

(付記 2 6) 第 1 導電型の半導体基板の第 1 の領域上に、電流注入により光を発生する活性層と、前記活性層との間に第 2 導電型の間層を介して電流注入により前記活性層の発振波長を変化する波長制御層とを形成する工程と、前記半導体基板の第 2 の領域上に、絶縁層を形成する工程と、前記絶縁膜上に、光導波路層を形成する工程と、前記活性層と、前記中間層と、前記波長制御層とをパターンニングし、前記第 1 の領域に、第 1 のメサストライプを形成し、前記絶縁層と、前記光導波路層とをパターンニングし、前記第 2 の領域に、第 2 のメサストライプを形成する工程と、前記中間層に電氣的に接続され、前記第 1 のメサストライプの側面と、前記第 2 のメサストライプの側面とを覆う埋め込み層を形成する工程とを有することを特徴とする光半導体装置の製造方法。

【0 3 8 1】

(付記 2 7) 付記 2 6 記載の光半導体装置の製造方法において、前記絶縁層を形成する工程では、導電型が互いに異なる 2 つの半導体層を有する前記絶縁層を形成することを特徴とする光半導体装置の製造方法。

【0 3 8 2】

(付記 2 8) 付記 2 6 記載の光半導体装置の製造方法において、前記絶縁層を形成する工程では、半絶縁性半導体層よりなる前記絶縁層を形成することを特徴とする光半導体装置の製造方法。

【0 3 8 3】

(付記 2 9) 付記 2 6 乃至 2 8 のいずれかに記載の光半導体装置の製造方法において、前記埋め込み層を形成する工程は、前記半導体基板と前記埋め込み層との間に、前記半導体基板と前記埋め込み層との間を絶縁する他の埋め込み層を形成する工程とを有することを特徴とする光半導体装置の製造方法。

【 0 3 8 4 】

(付記 3 0) 付記 2 9 記載の光半導体装置の製造方法において、前記他の埋め込み層を形成する工程では、導電型が互いに異なる 2 つの半導体層を有する前記他の埋め込み層を形成することを特徴とする光半導体装置の製造方法。

【 0 3 8 5 】

(付記 3 1) 第 1 導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第 2 導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を備えた光発振部と、前記活性層又は前記チューニング層に注入された電流を任意の前記光発振素子の前記中間層から選択的に引き出す電流引き出し手段とを有することを特徴とする光半導体装置。

【 0 3 8 6 】

(付記 3 2) 付記 3 1 記載の光半導体装置において、前記電流引き出し手段は、前記複数の光発振素子の前記中間層の基準電位への接続をそれぞれ切り替える複数のスイッチを有することを特徴とする光半導体装置。

【 0 3 8 7 】

(付記 3 3) 付記 3 1 又は 3 2 記載の光半導体装置において、前記半導体基板の上面側に形成された電極を介して、前記複数の光発振素子の前記活性層又は前記チューニング層に電流を注入する第 1 の電流注入手段を更に有することを特徴とする光半導体装置。

【 0 3 8 8 】

(付記 3 4) 付記 3 3 記載の光半導体装置において、前記第 1 の電流注入手段は、電源と、前記複数の光発振素子の前記活性層又は前記チューニング層を前記電源に並列に接続する配線とを有することを特徴とする光半導体装置。

【 0 3 8 9 】

(付記 3 5) 付記 3 4 記載の光半導体装置において、前記第 1 の電源注入手段は、前記複数の配線のそれぞれに設けられた複数のスイッチを更に有することを特徴とする光半導体装置。

【 0 3 9 0 】

(付記 3 6) 付記 3 2 記載の光半導体装置において、電源と、前記複数の光発振素子の前記活性層又は前記チューニング層を電源に並列に接続する複数の配線と、前記複数の配線にそれぞれ設けられ、前記電流引き出し手段の前記複数のスイッチと連動して動作する複数のスイッチとを有し、前記半導体基板の上面側に形成された電極を介して任意の前記光発振素子の前記活性層又は前記チューニング層に電流を注入する第 1 の電流注入手段を更に有することを特徴とする光半導体装置。

【 0 3 9 1 】

(付記 3 7) 付記 3 1 乃至 3 6 のいずれかに記載の光半導体装置において、前記半導体基板の下面側に形成された電極を介して、前記複数の光発振素子の前記チューニング層又は前記活性層に電流を注入する第 2 の電流注入手段を更に有することを特徴とする光半導体装置。

【 0 3 9 2 】

(付記 3 8) 付記 3 1 乃至 3 7 のいずれかに記載の光半導体装置において、前記半導体基板上に形成され、電流注入により光を増幅する活性層を有し、前記光発振部により発生した光を増幅する光増幅部を更に有することを特徴とする光半導体装置。

【 0 3 9 3 】

(付記 3 9) 付記 3 8 記載の光半導体装置において、前記光発振部と前記光増幅部との間に、前記複数の光発振素子から出力される光を導波する複数の光導波路と、前記複数の光導波路と前記光増幅部とを光学的に接続する光合波部とを更に有することを特徴とする光半導体装置。

【 0 3 9 4 】

(付記 4 0) 付記 3 1 乃至 3 9 のいずれか 1 項に記載の光半導体装置におい

て、前記複数の光発振素子は、互いに異なる中心発振波長を有することを特徴とする光半導体装置。

【0395】

(付記41) 第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光半導体装置の駆動方法であって、前記複数の光発振素子のうちから選択した一の前記光発振素子の前記中間層を基準電位に接続し、他の前記光発振素子の前記中間層をフローティングにした状態で、前記複数の光発振素子の前記活性層及び前記チューニング層に電流を注入することを特徴とする光半導体装置の駆動方法。

【0396】

(付記42) 第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光発振部と、前記半導体基板の上面側に形成された電極を介して、前記複数の光発振素子の前記活性層又は前記チューニング層に電流を注入する第1の電流注入手段と、前記半導体基板の下面側に形成された電極を介して、前記複数の光発振素子の前記チューニング層又は前記活性層に電流を注入する第2の電流注入手段と、

前記複数の光発振素子の前記中間層のそれぞれを基準電位に接続する複数の配線と、前記複数の配線のそれぞれに設けられた複数のスイッチとを有する電流引き出し手段とを有する光半導体装置の駆動方法であって、前記複数のスイッチのうちのいずれか一の前記スイッチを閉じ、他の前記スイッチを開いた状態で、前記第1の電流注入手段及び前記第2の電流注入手段により電流を注入することを特徴とする光半導体装置の駆動方法。

【0397】

(付記43) 第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、前記活性層との間に第2導電型の間層を介して形成され、電

流注入により発振波長を変化するチューニング層と、前記活性層及び前記チューニング層の近傍に形成された回折格子とを有する複数の光発振素子を有する光発振部と、第 1 の電源と、前記複数の光発振素子の前記活性層又は前記チューニング層を前記第 1 の電源に並列に接続する複数の第 1 の配線と、前記複数の第 1 の配線にそれぞれ設けられた複数の第 1 のスイッチとを有し、前記半導体基板の上面側に形成された電極を介して任意の前記光発振素子の前記活性層又は前記チューニング層に電流を注入する第 1 の電流注入手段と、第 2 の電源を有し、前記半導体基板の下面側に形成された電極を介して、前記複数の光発振素子の前記チューニング層又は前記活性層に電流を注入する第 2 の電流注入手段と、前記複数の光発振素子の前記中間層のそれぞれを基準電位に接続する複数の第 2 の配線と、前記複数の第 2 の配線のそれぞれに設けられた複数の第 2 のスイッチとを有する電流引き出し手段とを有する光半導体装置の駆動方法であって、前記複数の光発振素子のうちのいずれか一の前記光発振素子に接続する前記第 1 の配線及び前記第 2 の配線に設けられた前記第 1 のスイッチ及び前記第 2 のスイッチを閉じ、他の前記光発振素子に接続する前記第 1 の配線及び前記第 2 の配線に設けられた前記第 1 のスイッチ及び前記第 2 のスイッチを開いた状態で、前記第 1 の電源及び前記第 2 の電源を駆動して、前記複数の光発振素子のうちの一の前記光発振素子を駆動することを特徴とする光半導体装置の駆動方法。

【0398】

(付記 4 4) 付記 4 3 記載の光半導体装置の駆動方法において、前記第 1 のスイッチ及び前記第 2 のスイッチを閉じた後に、前記第 1 の電源及び前記第 2 の電源の駆動を開始することにより、前記複数の光発振素子のうちの一の前記光発振素子を駆動することを特徴とする光半導体装置の駆動方法。

【0399】

(付記 4 5) 付記 4 3 又は 4 4 記載の光半導体装置において、前記複数の光発振素子のうちの一の前記光発振素子の駆動を停止するときには、前記第 1 の電源及び前記第 2 の電源の駆動を停止してから閉じられた状態の前記第 1 のスイッチ及び前記第 2 のスイッチを開くことを特徴とする光半導体装置の駆動方法。

【0400】

(付記 4 6) 付記 4 3 又は 4 4 記載の光半導体装置の駆動方法において、前記複数の光発振素子のうちの前の前記光発振素子の駆動を停止して別の前記光発振素子を駆動するときには、前記第 1 の電源及び前記第 2 の電源の駆動を停止してから閉じられた状態の前記第 1 のスイッチ及び前記第 2 のスイッチを開き、前記複数の光発振素子のうちの別の前記光発振素子に接続する前記第 1 の配線及び前記第 2 の配線に設けられた前記第 1 のスイッチ及び前記第 2 のスイッチを閉じ、他の前記光発振素子に接続する前記第 1 の配線及び前記第 2 の配線に設けられた前記第 1 のスイッチ及び前記第 2 のスイッチを開いた状態としてから、前記第 1 の電源及び前記第 2 の電源の駆動を再開することにより、前記複数の光発振素子のうちの別の前記光発振素子を駆動することを特徴とする光半導体装置の駆動方法。

【0 4 0 1】

(付記 4 7) 付記 4 3 乃至 4 6 のいずれかに記載の光半導体装置の駆動方法において、前記複数の光発振素子のうちの同一の前記光発振素子に接続する前記第 1 の配線及び前記第 2 の配線に設けられた前記第 1 のスイッチ及び前記第 2 のスイッチのスイッチング動作をほぼ同時に行うことを特徴とする光半導体装置の駆動方法。

【0 4 0 2】

(付記 4 8) 付記 4 2 乃至 4 7 のいずれかに記載の光半導体装置の駆動方法において、前記光半導体装置は、前記半導体基板上に形成され、電流注入により光を増幅する前記光発振部により発生した光を増幅する光増幅部を更に有し、前記光発振部により発生した光を前記光増幅部に導き、前記光増幅部により増幅することを特徴とする光半導体装置の駆動方法。

【0 4 0 3】

【発明の効果】

以上の通り、本発明によれば、半導体基板上に、TTG-DFBレーザとSOAとを集積するので、TTG-DFBレーザの特徴である連続且つ広い波長可変範囲を得ることができるとともに、SOAにより出力光を大幅に増加することができる。

【0404】

また、本発明によれば、第1導電型の半導体基板の第1の領域上に形成され、電流注入により光を発生する活性層と、活性層との間に第2導電型の間層を介して形成され、電流注入により活性層の発振波長を変化する波長制御層とを有する光発振部と、半導体基板の第2の領域上に形成された絶縁層と、絶縁層上に形成され、光発振部から出力される光を導波する光導波路層とを有する光導波路部とを有するので、特性劣化を伴うことなく、TTG-LDを光導波路とともに同一基板上に集積化することができる。

【0405】

また、本発明によれば、第1導電型の半導体基板上に形成され、電流注入により光を発生する活性層と、活性層との間に第2導電型の間層を介して形成され、電流注入により発振波長を変化するチューニング層と、活性層及びチューニング層の近傍に形成された回折格子とを有する複数の光発振素子を備えた光発振部と、活性層又は前記チューニング層に注入された電流を任意の光発振素子の中間層から選択的に引き出す電流引き出し手段とを有するので、各光発振素子を独立に駆動することができ、一つの光発振素子を用いる場合と比較して、より広い可変波長範囲での光出力を実現することができる。

【図面の簡単な説明】

【図1】

本発明の第1実施形態による光半導体装置の構造を示す概略断面図である。

【図2】

本発明の第1実施形態による光半導体装置の製造方法を示す工程断面図（その1）である。

【図3】

本発明の第1実施形態による光半導体装置の製造方法を示す工程断面図（その2）である。

【図4】

本発明の第2実施形態による光半導体装置の構造を示す概略断面図である。

【図5】

本発明の第 2 実施形態による光半導体装置の製造方法を示す工程断面図である。

【図 6】

本発明の第 3 実施形態による光半導体装置の構造を示す概略断面図である。

【図 7】

本発明の第 4 実施形態による光半導体装置の構造を示す概略断面図である。

【図 8】

本発明の第 5 実施形態による光半導体装置の構造を示す概略断面図である。

【図 9】

本発明の第 6 実施形態による光半導体装置の構造を示す概略断面図である。

【図 1 0】

本発明の第 7 実施形態による光半導体装置の構造を示す平面図である。

【図 1 1】

本発明の第 8 実施形態による光半導体装置の構造を示す平面図である。

【図 1 2】

複数の T T G - L D を同一基板上にアレイ化した光半導体装置の構造を示す平面図である。

【図 1 3】

T T G - L D と光導波路とを同一基板上に形成した場合の光導波路部の構造を示す断面図である。

【図 1 4】

本発明の第 9 実施形態による光半導体装置のメサストライプの延在方向に沿った断面図である。

【図 1 5】

本発明の第 9 実施形態による光半導体装置における T T G - L D 部の構造を示す断面図である。

【図 1 6】

本発明の第 9 実施形態による光半導体装置における光導波路部の構造を示す断面図である。

【図 1 7】

本発明の第 9 実施形態による光半導体装置の製造方法を示す工程図（その 1）である。

【図 1 8】

本発明の第 9 実施形態による光半導体装置の製造方法を示す工程図（その 2）である。

【図 1 9】

本発明の第 9 実施形態による光半導体装置の製造方法を示す工程図（その 3）である。

【図 2 0】

本発明の第 9 実施形態による光半導体装置の製造方法を示す工程図（その 4）である。

【図 2 1】

本発明の第 9 実施形態による光半導体装置の製造方法を示す工程図（その 5）である。

【図 2 2】

本発明の第 9 実施形態による光半導体装置の製造方法を示す工程図（その 6）である。

【図 2 3】

本発明の第 9 実施形態による光半導体装置の製造方法を示す工程図（その 7）である。

【図 2 4】

本発明の第 1 0 実施形態による光半導体装置における光導波路部の構造を示す断面図である。

【図 2 5】

本発明の第 1 1 実施形態による光半導体装置の構造を示す平面図である。

【図 2 6】

本発明の第 1 1 実施形態による光半導体装置のメサストライプの延在方向に沿った断面図である。

【図 27】

TTG-DFBレーザとSOAとを一体的に集積した光半導体装置の構造を示す概略図である。

【図 28】

TTG-DFBレーザとSOAとを一体的に集積した光半導体装置の駆動回路を示す図である。

【図 29】

アレイ化した複数のTTG-DFBレーザを電氣的に分離した場合の構造の一例を示す断面図である。

【図 30】

本発明による光半導体装置の原理を説明する図（その1）である。

【図 31】

本発明による光半導体装置の原理を説明する図（その2）である。

【図 32】

本発明の第12実施形態による光半導体装置の構造を示す平面図である。

【図 33】

本発明の第12実施形態による光半導体装置のレーザアレイ部の構造及び駆動回路を示す断面図である。

【図 34】

本発明の第12実施形態による光半導体装置の光導波路及びSOAの構造を示す断面図である。

【図 35】

本発明の第12実施形態による光半導体装置の駆動方法を説明する図（その1）である。

【図 36】

本発明の第12実施形態による光半導体装置の駆動方法を説明する図（その2）である。

【図 37】

本発明の第13実施形態による光半導体装置のレーザアレイ部の構造及び駆動

回路を示す断面図である。

【図 3 8】

本発明の第 1 3 実施形態による光半導体装置の駆動方法を説明する図（その 1）である。

【図 3 9】

本発明の第 1 3 実施形態による光半導体装置の駆動方法を説明する図（その 2）である。

【図 4 0】

本発明の第 1 4 実施形態による光半導体装置のレーザアレイ部の構造及び駆動回路を示す断面図である。

【図 4 1】

T T G - L D の構造を示す断面図である。

【符号の説明】

- 1 0 … 半導体基板
- 1 2 … p - I n P 層
- 1 4、1 8 … 下部クラッド層
- 1 6、3 2、3 6 … シリコン酸化膜
- 2 0 … M Q W 活性層
- 2 1 … p - I n P 層
- 2 2 … 中間層
- 2 4 … チューニング層
- 2 6 … I n G a A s P 層
- 2 8 … 回折格子
- 3 0、3 8 … 埋め込み層
- 3 4、5 8 … 上部クラッド層
- 4 0 … p - I n P 層
- 4 2 … コンタクト層
- 4 4 … 保護膜
- 4 6、4 8、5 0、5 2、5 4 … 電極

5 6 … 反射防止膜
6 0 … n - I n P 層
6 2 … p - I n P 層
6 4 、 6 6 … メサストライプ
6 8 … テーパ光導波路
7 0 … T T G - D F B レーザ
7 2 … 光導波路
7 4 … 光合波器
7 6 … S O A
1 1 0 … 半導体基板
1 1 2 … T T G - L D アレイ部
1 1 4 … 光導波路部
1 1 6 … S O A 部
1 1 8 … T T G - L D
1 2 0 … 光導波路
1 2 2 … 光カプラ
1 2 4 … S O A
1 2 6 … 半導体基板
1 2 8 … バッファ層
1 3 0 … 下部クラッド層
1 3 2 … コア層
1 3 4 … 上部クラッド層
1 3 6 … n 型 I n P 埋め込み層
1 3 8 … p 型 I n P 埋め込み層
1 4 0 … n 型 I n P 埋め込み層
1 4 2 … キャップ層
1 4 4 … 半導体基板
1 4 6 … T T G - L D 部
1 4 8 … 光導波路部

1 5 0 … バッファ層
1 5 2 … p 型電極
1 5 4 … 4 元回折格子層
1 5 6 … スペーサ層
1 5 8 … 波長制御層
1 6 0 … 中間層
1 6 2 … MQW 活性層
1 6 4 … クラッド層
1 6 6 … n 型 I n P 埋め込み層
1 6 8 … p 型 I n P 埋め込み層
1 7 0 … n 型 I n P 埋め込み層
1 7 2 … キャップ層
1 7 4 … p 型電極
1 7 5 … T T G - L D
1 7 6 … n 型 I n P 層
1 7 8 … p 型 I n P 層
1 8 0 … 整流層
1 8 2 … 下部クラッド層
1 8 4 … コア層
1 8 7 … 光導波路
1 8 6 … 上部クラッド層
1 8 8 … シリコン酸化膜
1 9 0 … シリコン酸化膜
1 9 2 … 保護膜
1 9 4 … 電極窓
1 9 6 … T i / P t 膜
1 9 8 … レジスト膜
2 0 0 … A u 膜
2 0 2 … n 型電極

2 0 4 …電極窓
2 0 6 …A u G e / A u 膜
2 0 8 …A u / Z n / A u 膜
2 1 0 …A u 膜
2 1 2 …半絶縁性半導体層
2 1 4 …T T G - L D アレイ部
2 1 6 …S O A 部
2 1 8 …光カプラ
2 2 0 …S O A
2 2 2 …p 型電極
3 1 0 …半導体基板
3 1 2 …p - I n P 層
3 1 4、3 1 8 …下部クラッド層
3 2 0 …M Q W 活性層
3 2 2 …中間層
3 2 4 …チューニング層
3 2 5 …クラッド層
3 2 6 …I n G a A s P 層
3 2 8 …回折格子
3 3 0、3 3 8 …埋め込み層
3 3 4 …上部クラッド層
3 4 0 …p - I n P 層
3 4 2 …コンタクト層
3 4 4 …保護膜
3 4 6、3 4 8、3 5 0、3 5 2、3 5 4 …電極
3 5 6 …反射防止膜
3 5 8 …配線
3 6 0 …波長制御用電源
3 6 2 …第 1 のスイッチ

3 6 4 …配線
3 6 6 …レーザ駆動用電源
3 6 8 …第 2 のスイッチ
3 7 0 …配線
3 7 2 a、3 7 2 b、3 7 2 c …T T G - D F B レーザ
3 7 4 …溝
3 7 6 …高抵抗領域
3 7 8、3 7 8 a、3 7 8 b、3 7 8 c …配線
3 8 0 a、3 8 0 b、3 8 0 c …スイッチ
3 8 2、3 8 2 a、3 8 2 b、3 8 2 c …配線
3 8 4 a、3 8 4 b、3 8 4 c …スイッチ
3 8 6、3 8 6 a、3 8 6 b、3 8 6 c …配線
3 8 8 …電極
3 9 0 a、3 9 0 b、3 9 0 c …駆動切替スイッチ
3 9 2 a、3 9 2 b、3 9 2 c …電流注入スイッチ
4 0 0 …半導体基板
4 0 2 …レーザアレイ部
4 0 4 …光導波路部
4 0 6 …S O A 部
4 0 8 a、4 0 8 b、4 0 8 c、4 0 8 d …T T G - D F B レーザ
4 1 0 a、4 1 0 b、4 1 0 c、4 1 0 d …光導波路
4 1 2 …光合波器
4 1 4 …S O A
4 1 6 …p - I n P 層
4 1 8 …下部クラッド層
4 2 0 …M Q W 活性層
4 2 2 …中間層
4 2 4 …チューニング層
4 2 6 …I n G a A s P 層

4 2 8、4 3 0…埋め込み層
4 3 2…p - I n P 層
4 3 4…コンタクト層
4 3 6…電極
4 3 7…溝
4 3 8…電極
4 4 0…溝
4 4 2…保護膜
4 4 4…電極
4 4 5…p - I n P 層
4 4 6…下部クラッド層
4 4 8…コア層
4 5 0…上部クラッド層
4 5 2…p - I n P 層
4 5 3…光導波路
4 5 4…下部クラッド層
4 5 6…上部クラッド層
4 5 8…電極
4 6 0…電極
4 6 2、4 6 2 a、4 6 2 b、4 6 2 c…配線
4 6 4…波長制御用電源
4 6 6…配線
4 6 8…レーザ駆動用電源
4 7 0、4 7 0 a、4 7 0 b、4 7 0 c…配線
4 7 2 a、4 7 2 b、4 7 2 c…駆動切替スイッチ
4 7 4…光増幅用電源
4 7 6 a、4 7 6 b、4 7 6 c…電流注入スイッチ
5 0 0…半導体基板
5 0 2…バッファ層

5 0 4 … p 型電極

5 0 6 …波長制御層

5 0 8 …中間層

5 1 0 …MQW活性層

5 1 2 …クラッド層

5 1 4 …4 元回折格子層

5 1 6 …埋め込み層

5 1 8 …キャップ層

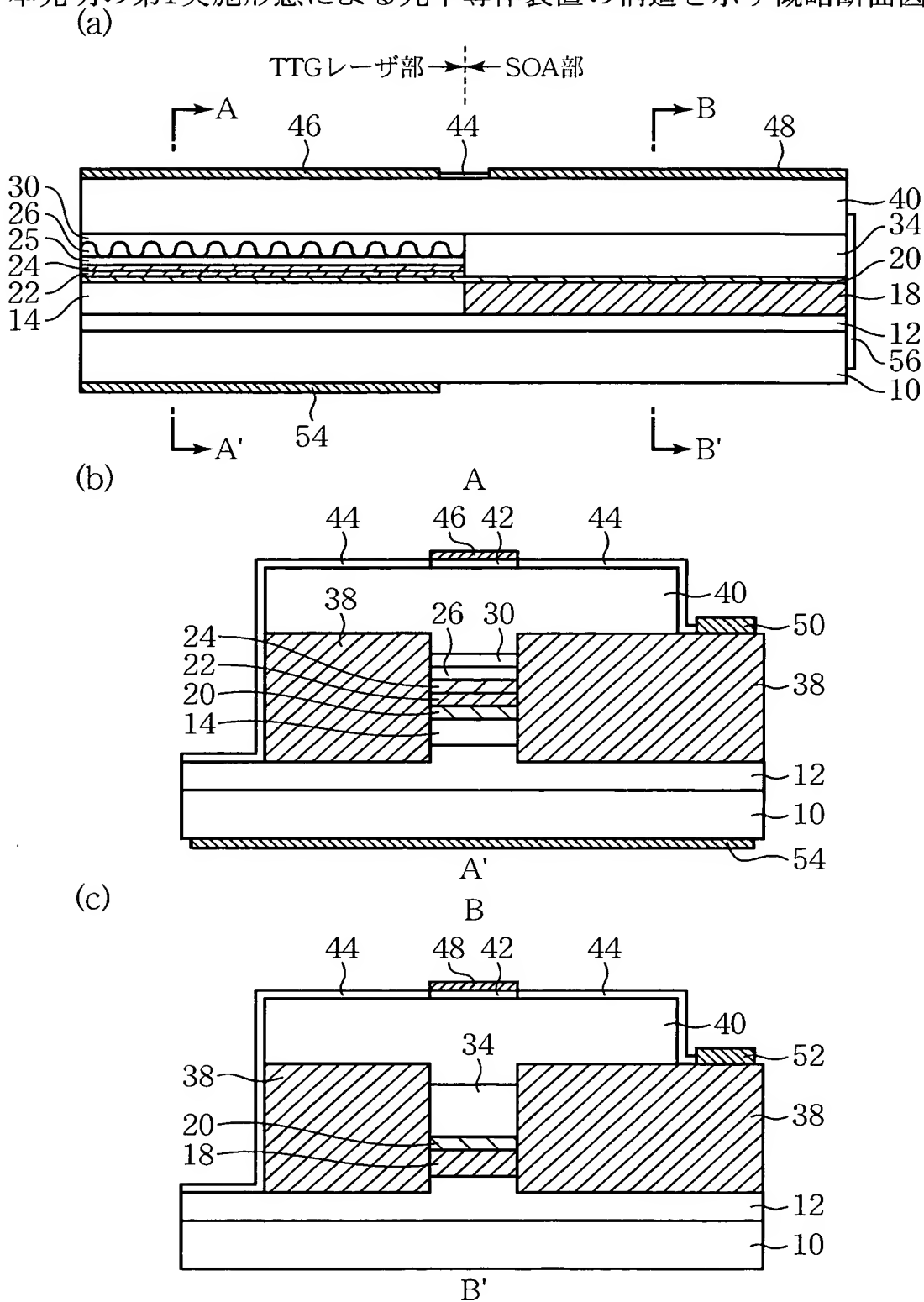
5 2 0 … p 型電極

5 2 2 … n 型電極

【書類名】 図面

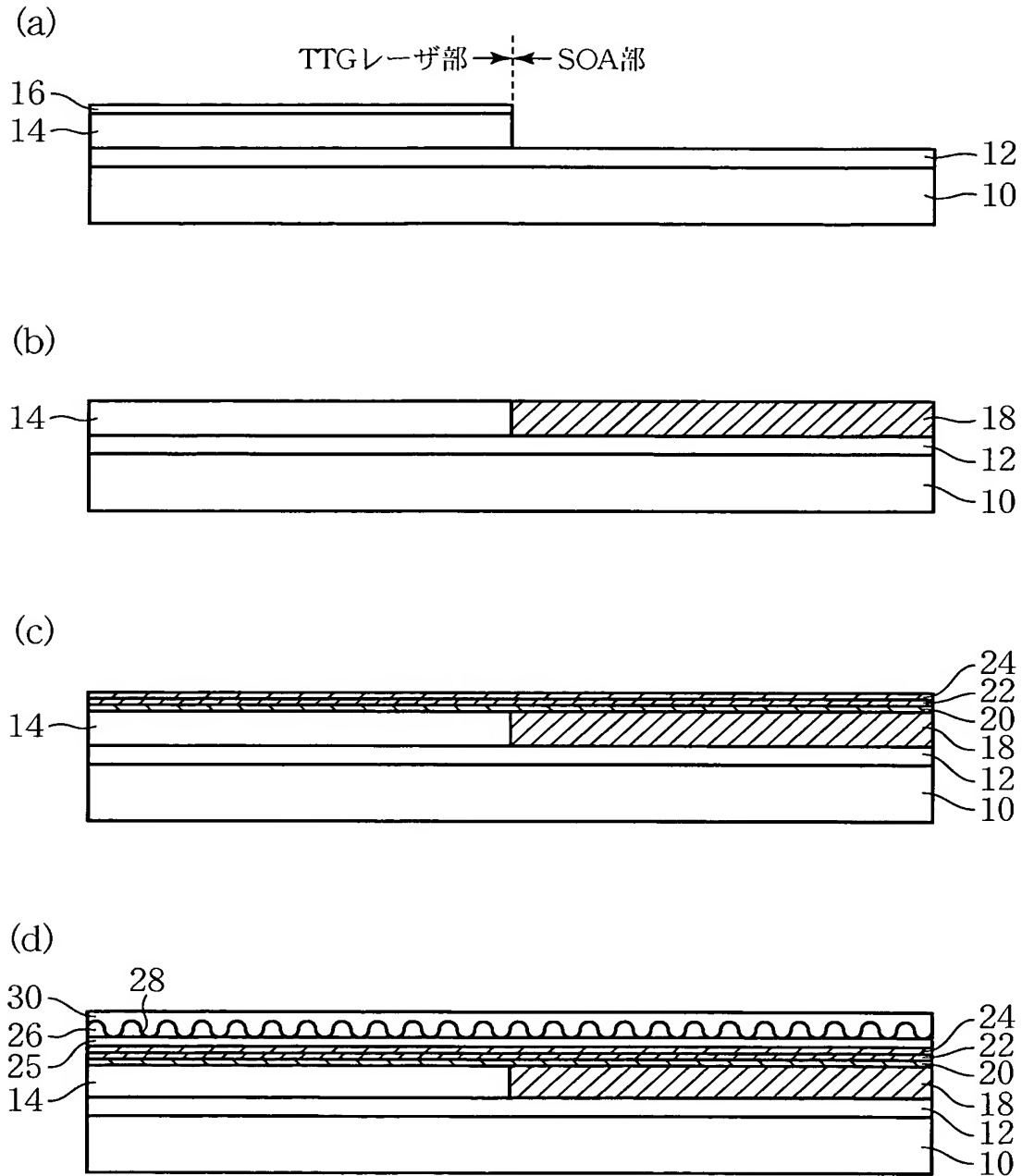
【図 1】

本発明の第1実施形態による光半導体装置の構造を示す概略断面図



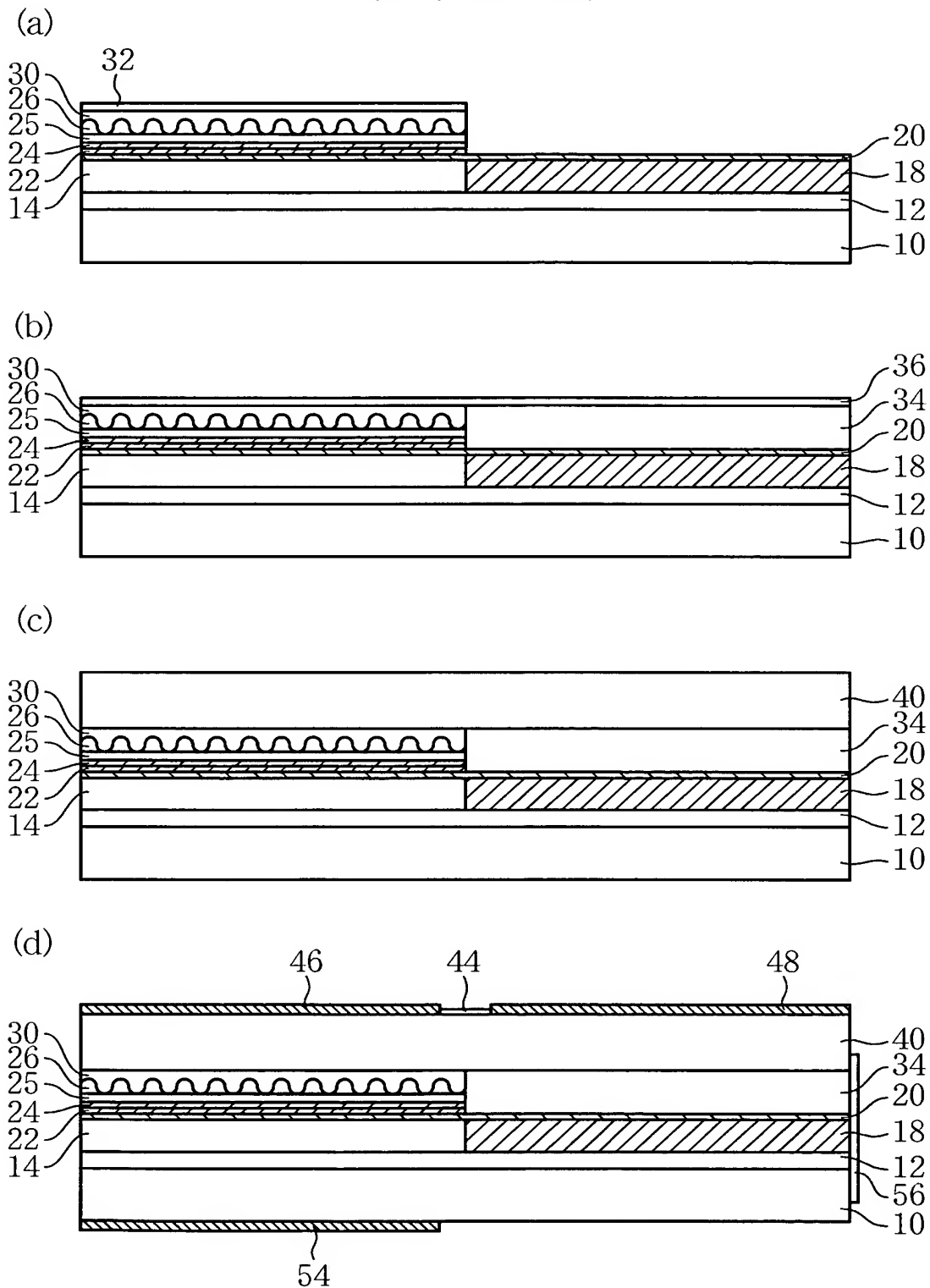
【図 2】

本発明の第1実施形態による光半導体装置の製造方法を示す
工程断面図(その1)



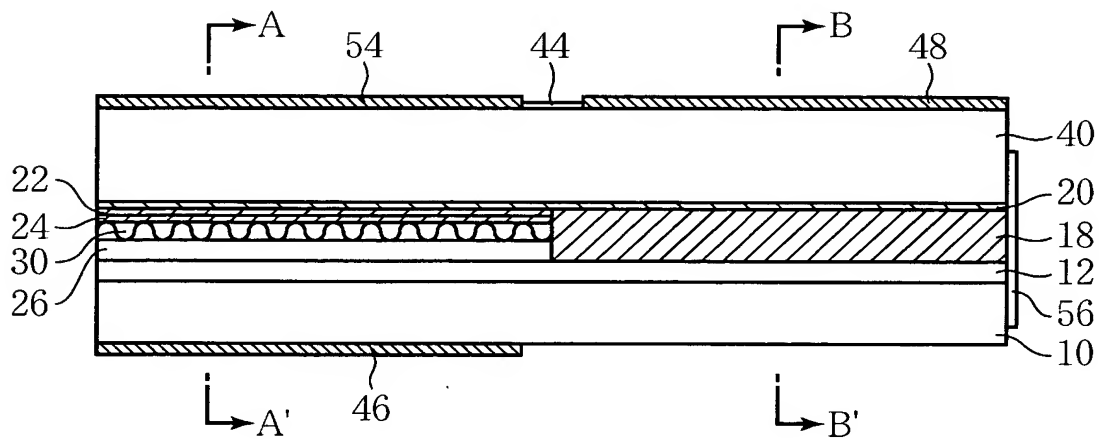
【図 3】

本発明の第1実施形態による光半導体装置の製造方法を示す
工程断面図(その2)

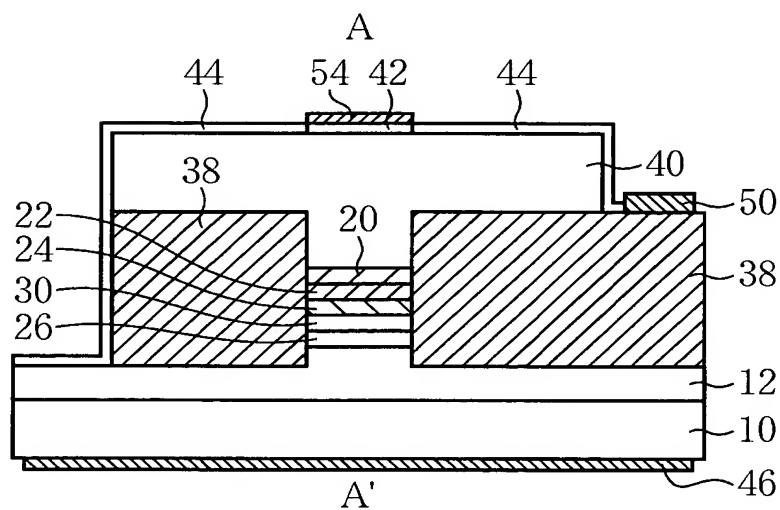


【図 4】

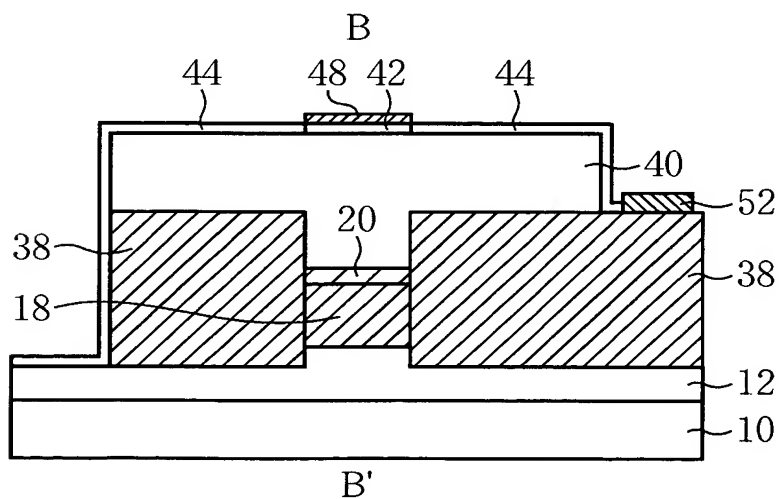
本発明の第2実施形態による光半導体装置の構造を示す概略断面図
(a)



(b)



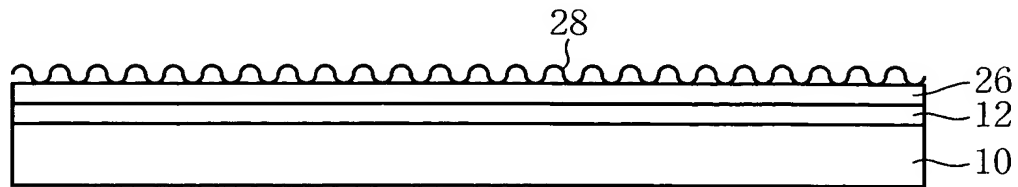
(c)



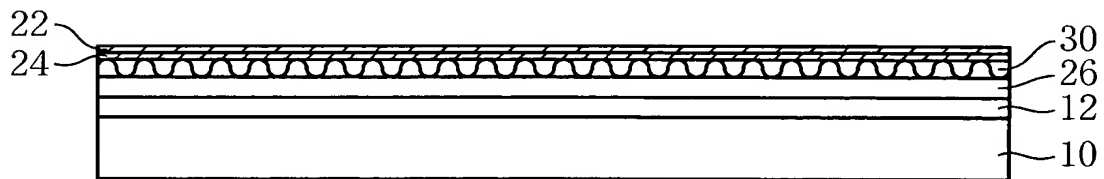
【図 5】

本発明の第2実施形態による光半導体装置の製造方法を示す
工程断面図

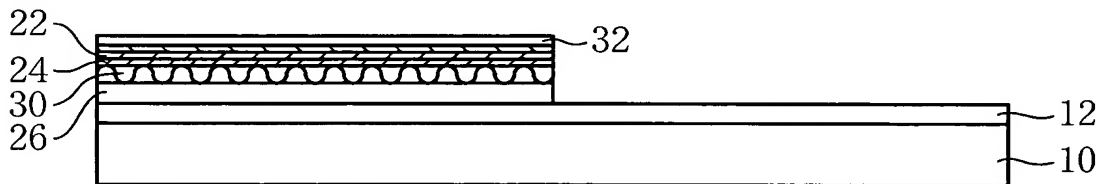
(a)



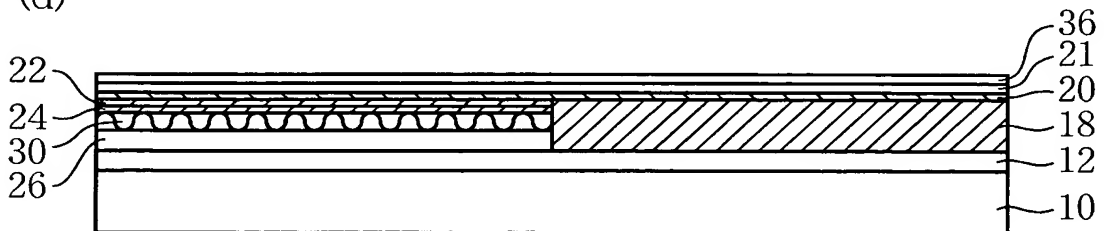
(b)



(c)

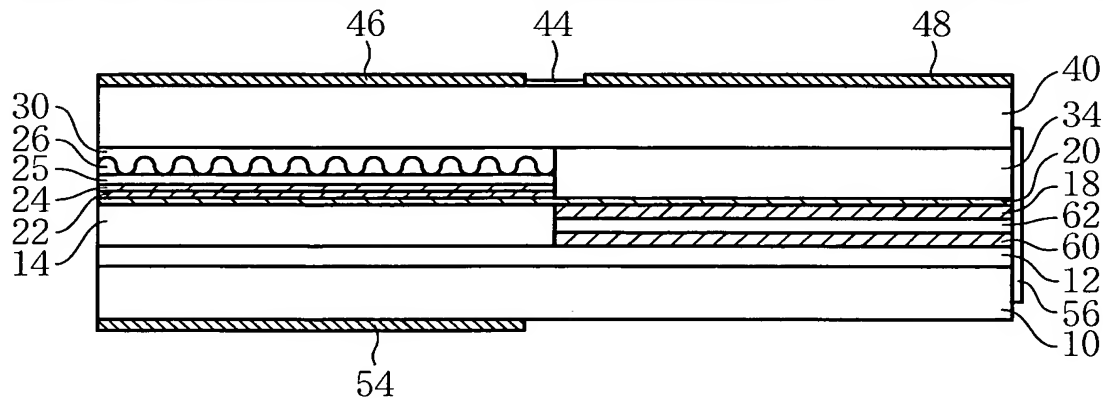


(d)



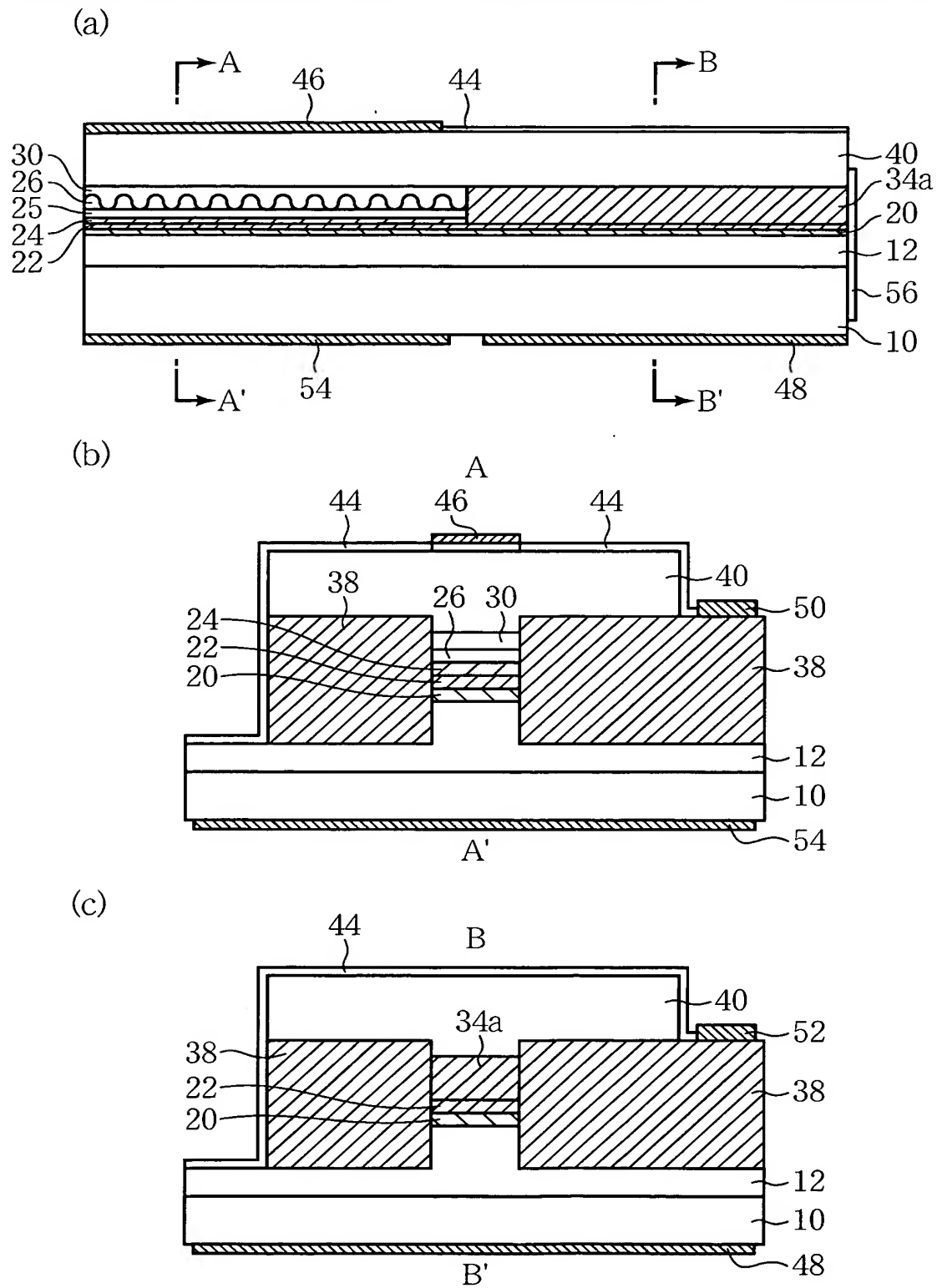
【図 6】

本発明の第3実施形態による光半導体装置の構造を示す概略断面図



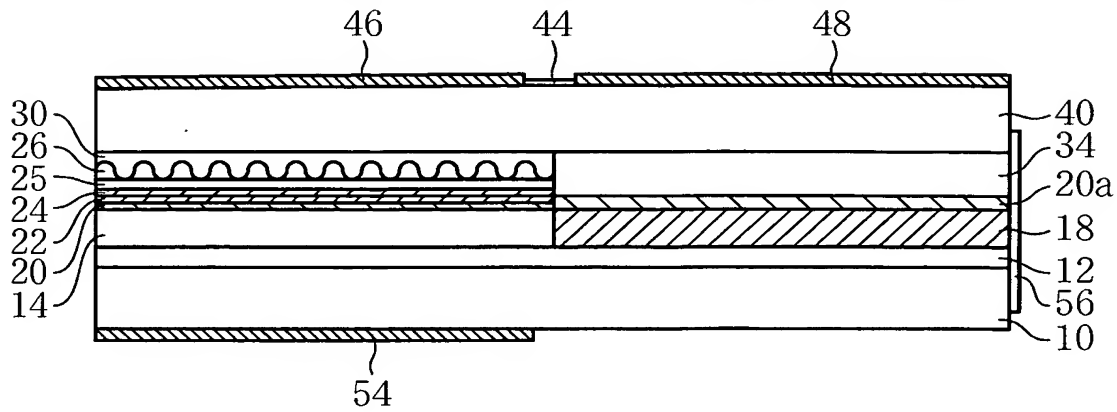
【図 7】

本発明の第4実施形態による光半導体装置の構造を示す概略断面図



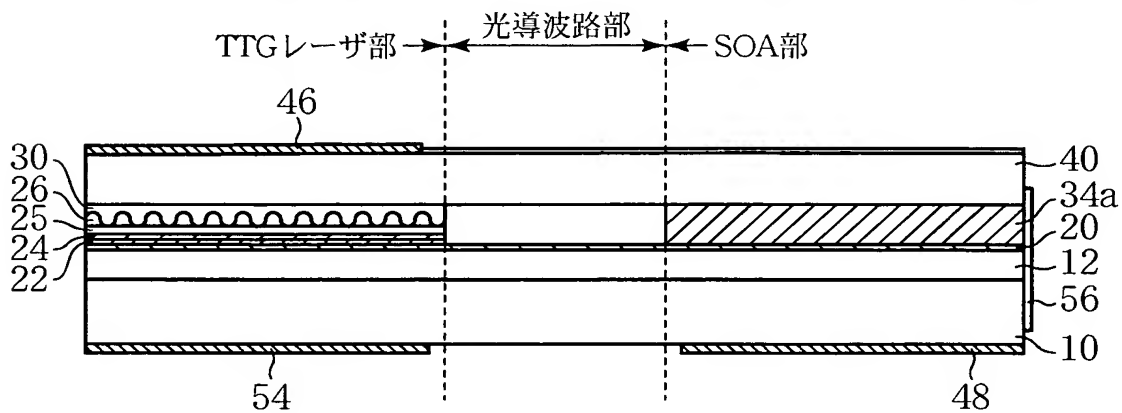
【図 8】

本発明の第5実施形態による光半導体装置の構造を示す概略断面図



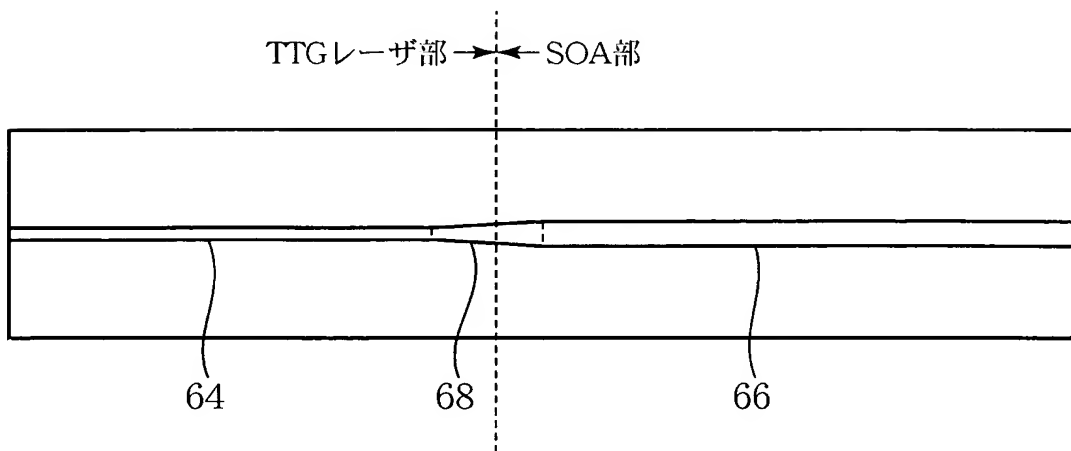
【図 9】

本発明の第6実施形態による光半導体装置の構造を示す概略断面図



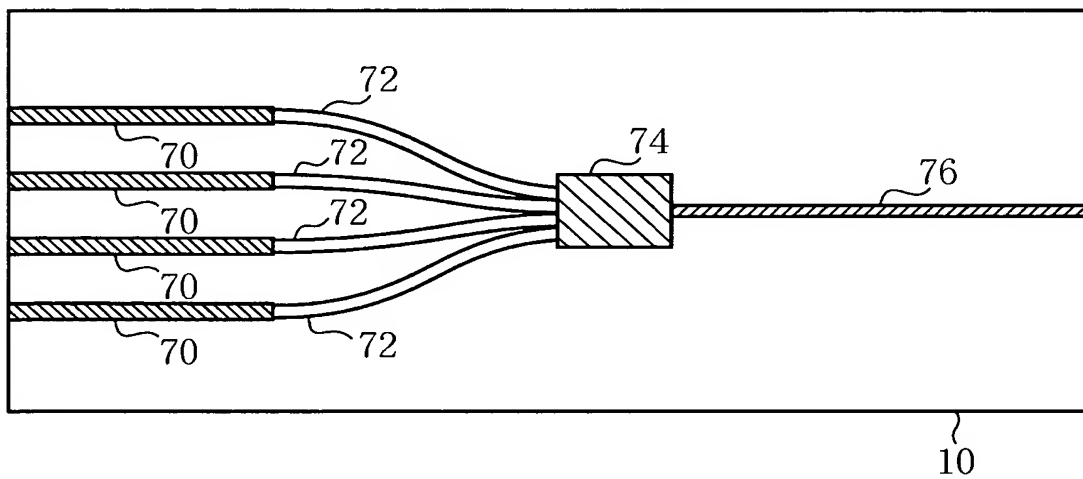
【図 1 0】

本発明の第7実施形態による光半導体装置の構造を示す平面図



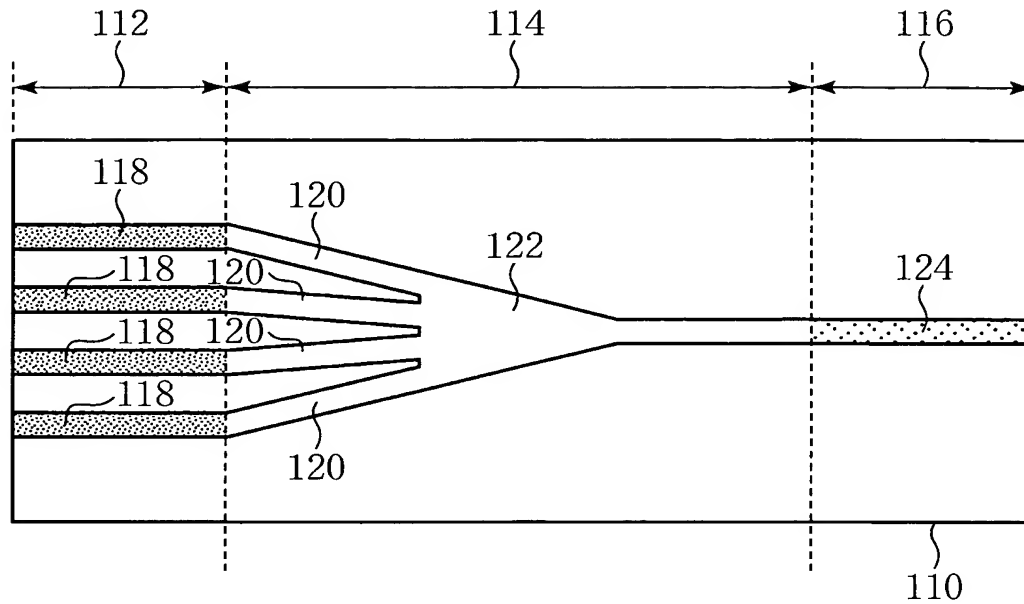
【図 1 1】

本発明の第8実施形態による光半導体装置の構造を示す平面図



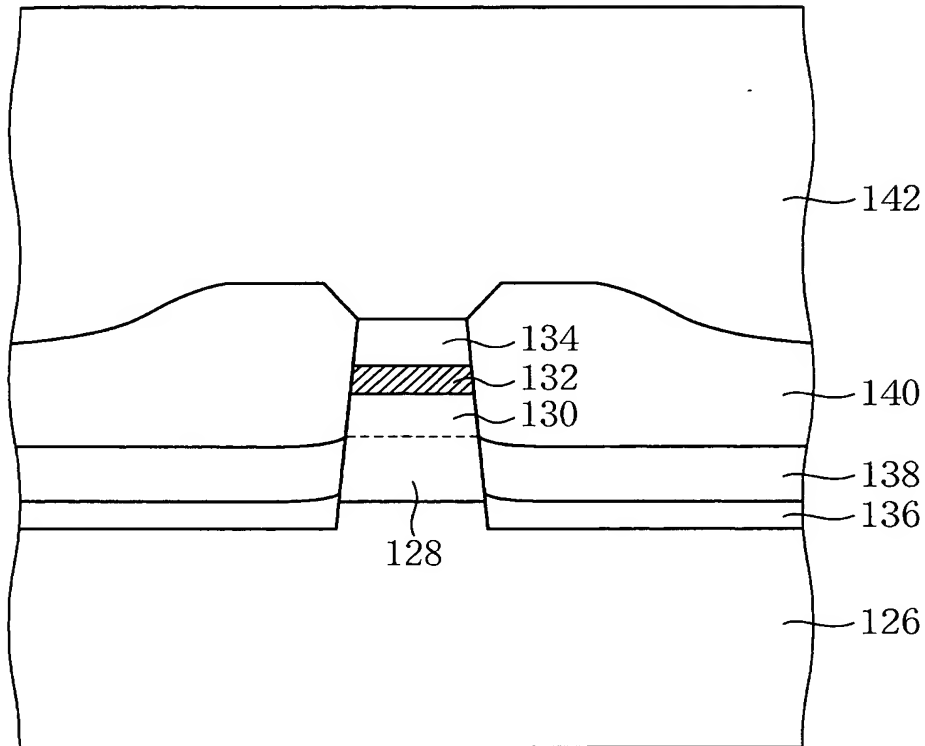
【図 12】

複数のTTG-LDを同一基板上にアレイ化した光半導体装置の
構造を示す平面図



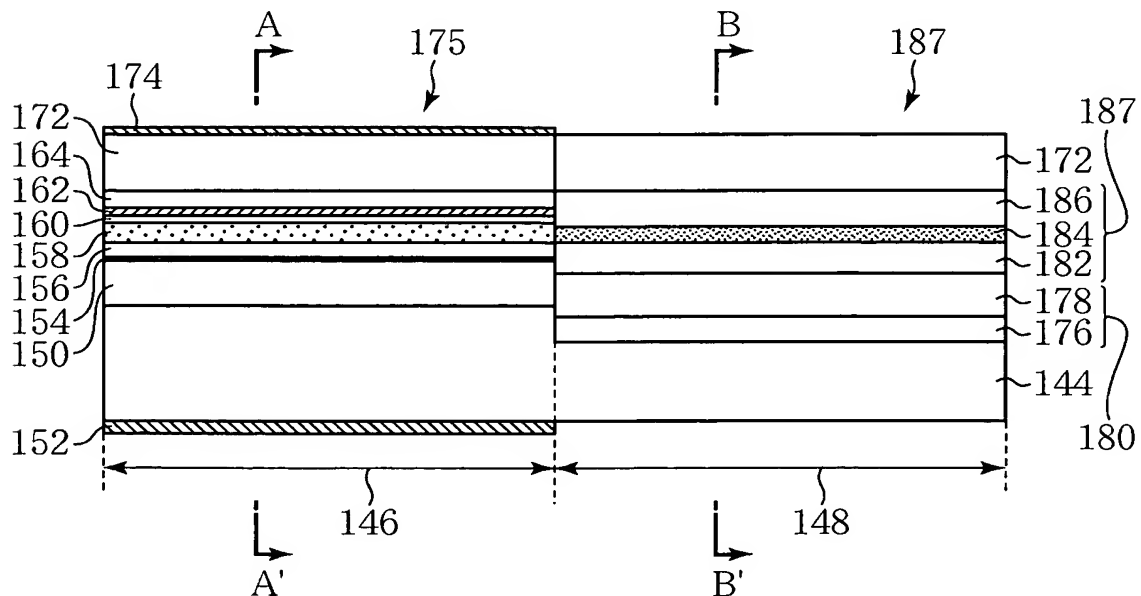
【図 13】

TTG-LDと光導波路とを同一基板上に形成した場合の
光導波路部の構造を示す断面図



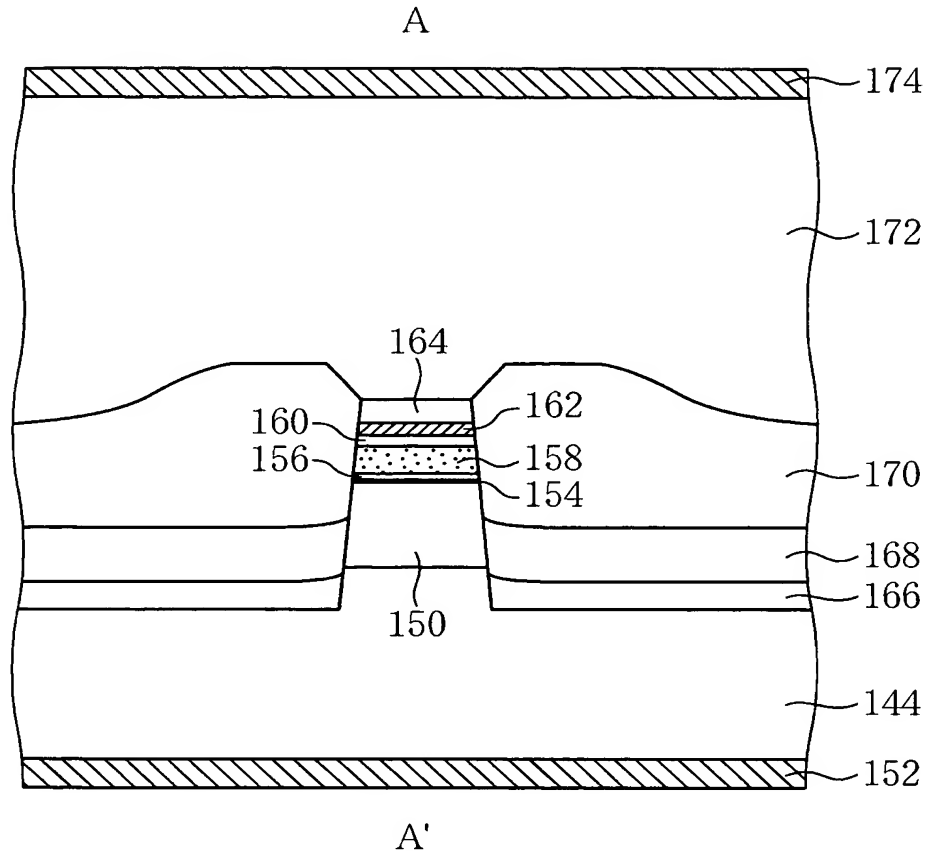
【図 14】

本発明の第9実施形態による光半導体装置のメサストライプの
延在方向に沿った断面図



【図 15】

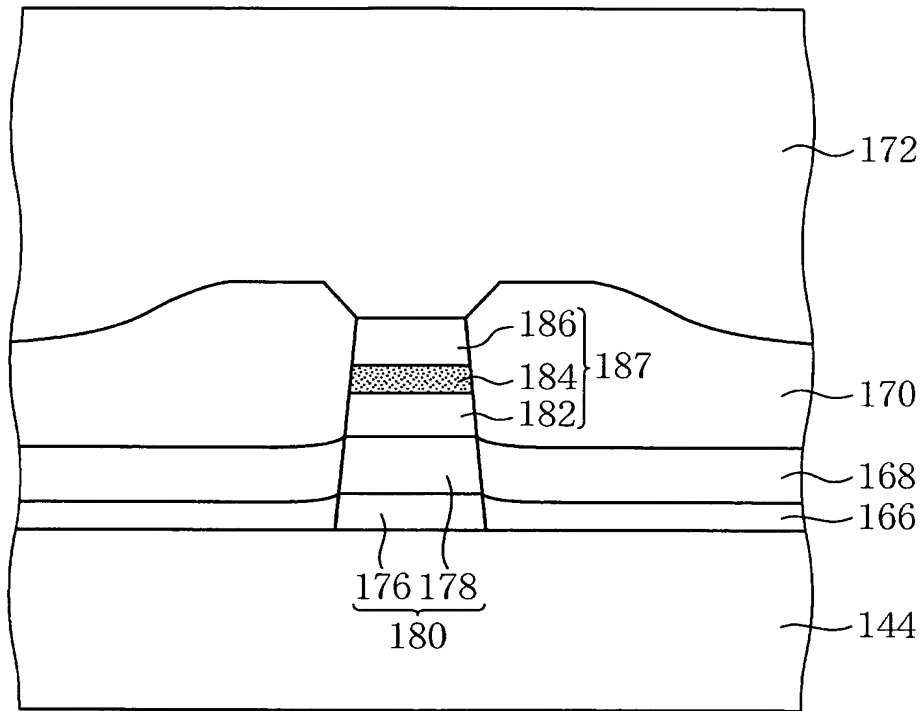
本発明の第9実施形態による光半導体装置におけるTTG-LD部の
構造を示す断面図



【図16】

本発明の第9実施形態による光半導体装置における光導波路部の
構造を示す断面図

B

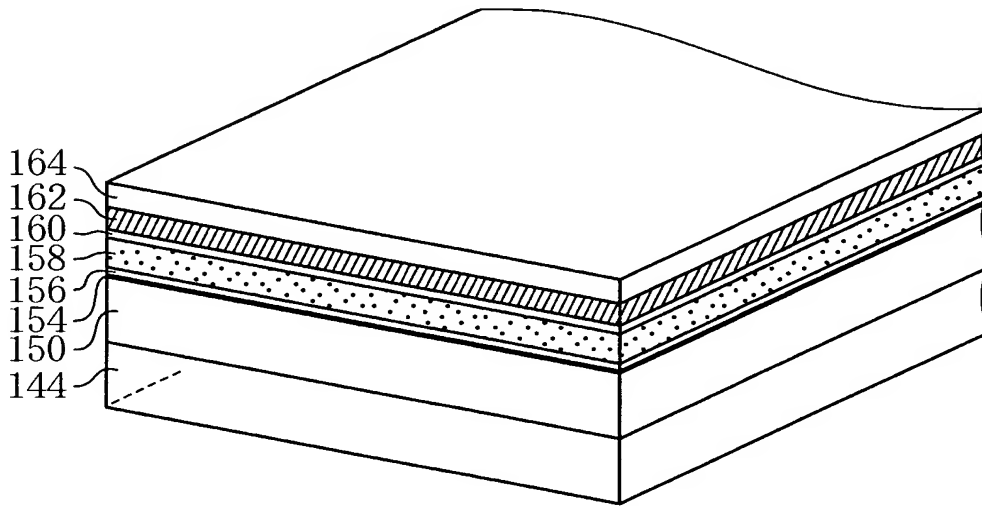


B'

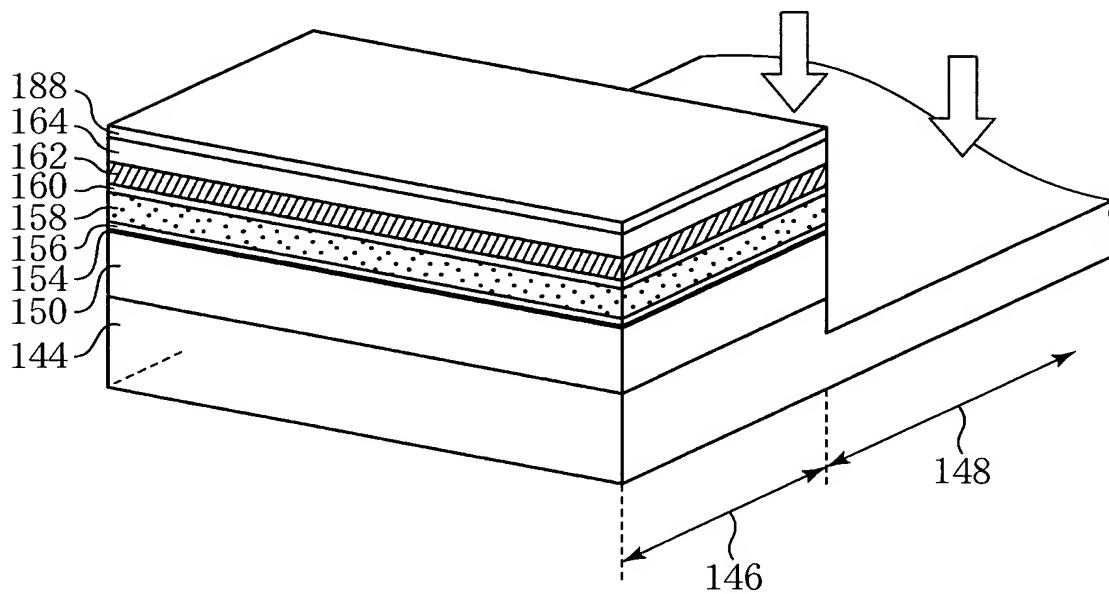
【図 17】

本発明の第9実施形態による光半導体装置の製造方法を示す
工程図(その1)

(a)



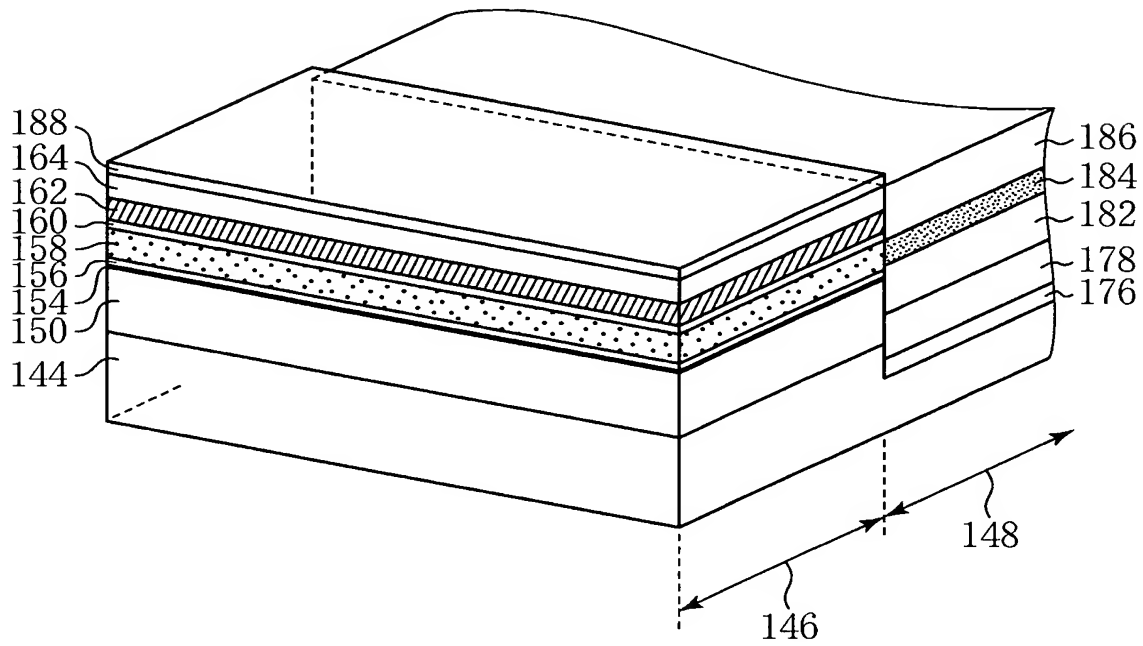
(b)



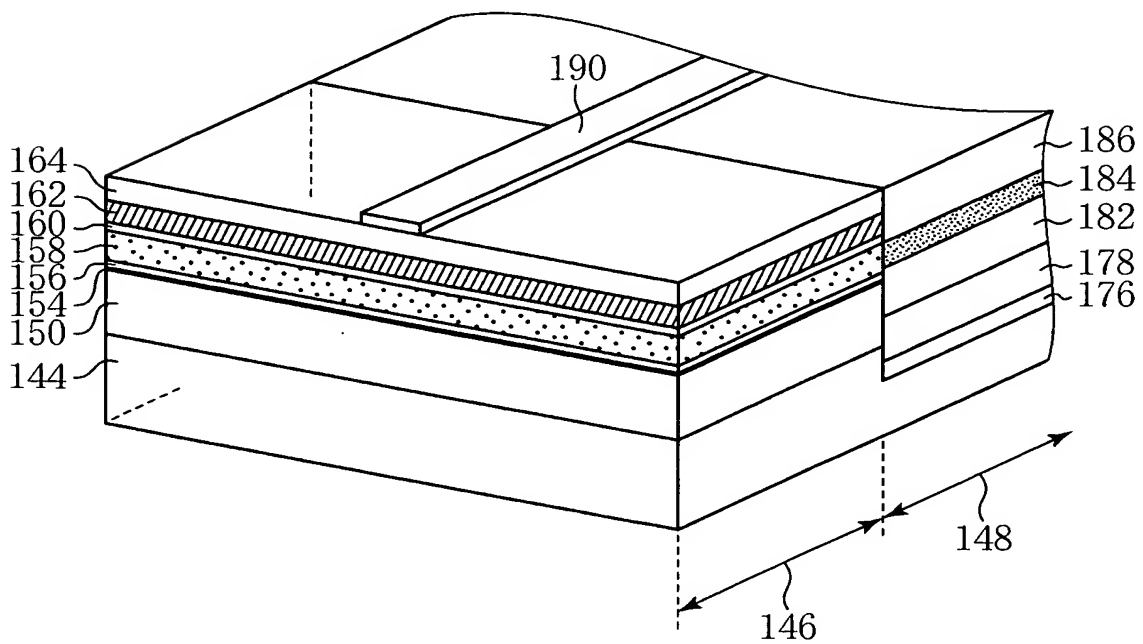
【図 18】

本発明の第9実施形態による光半導体装置の製造方法を示す
工程図(その2)

(a)



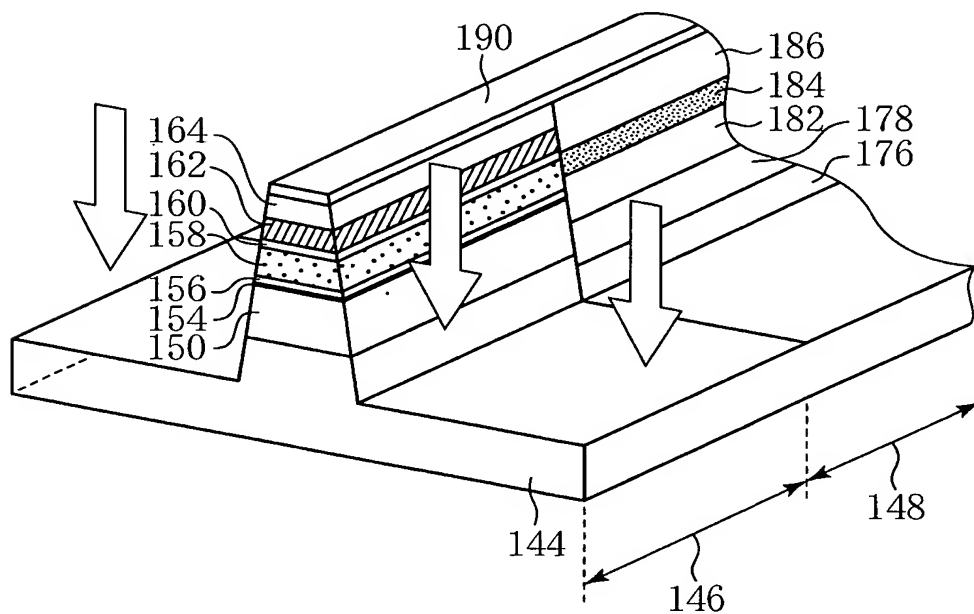
(b)



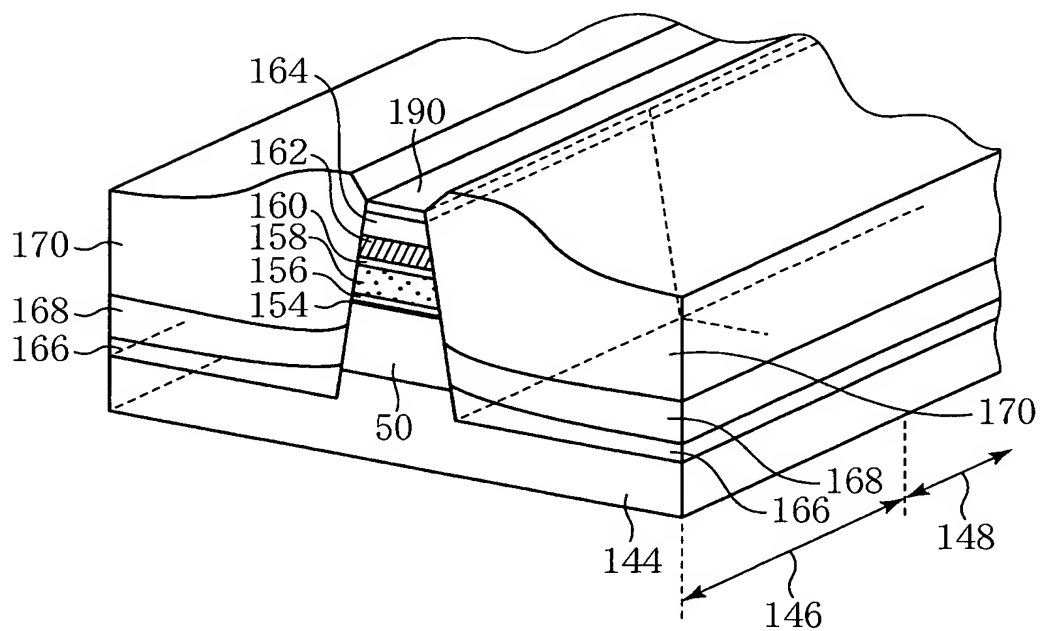
【図 19】

本発明の第9実施形態による光半導体装置の製造方法を示す
工程図(その3)

(a)



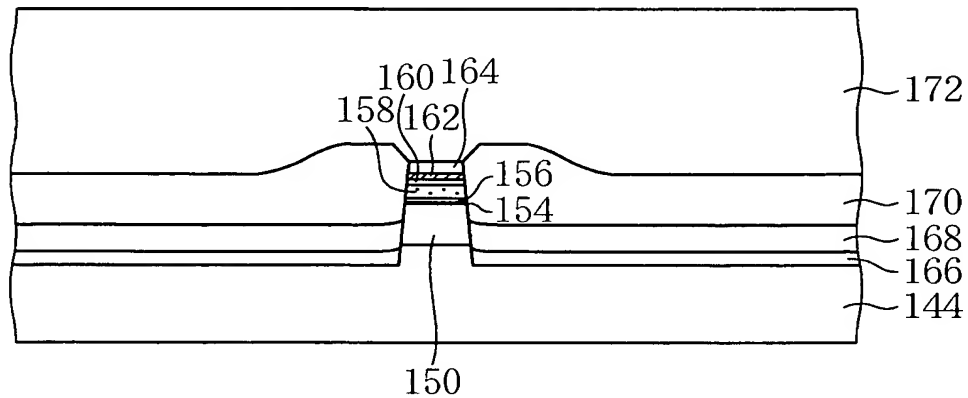
(b)



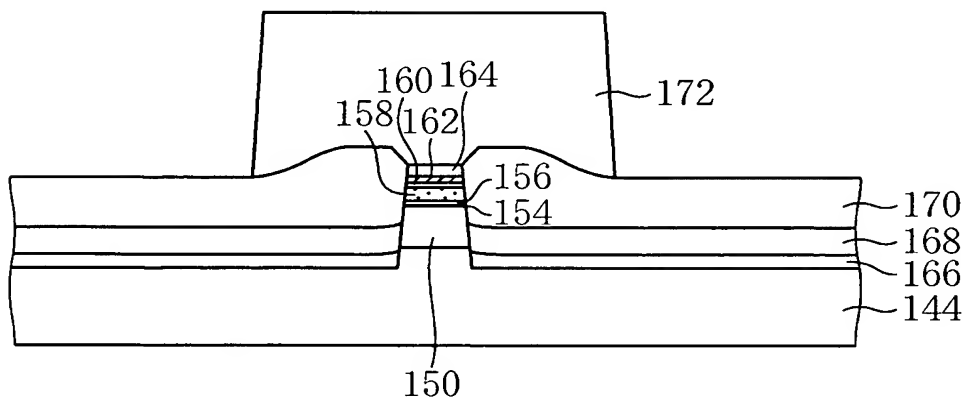
【図 20】

本発明の第9実施形態による光半導体装置の製造方法を示す
工程図(その4)

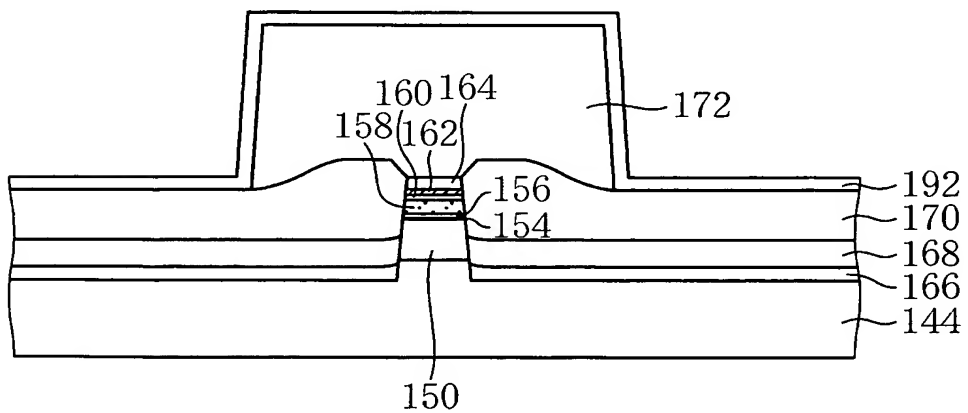
(a)



(b)

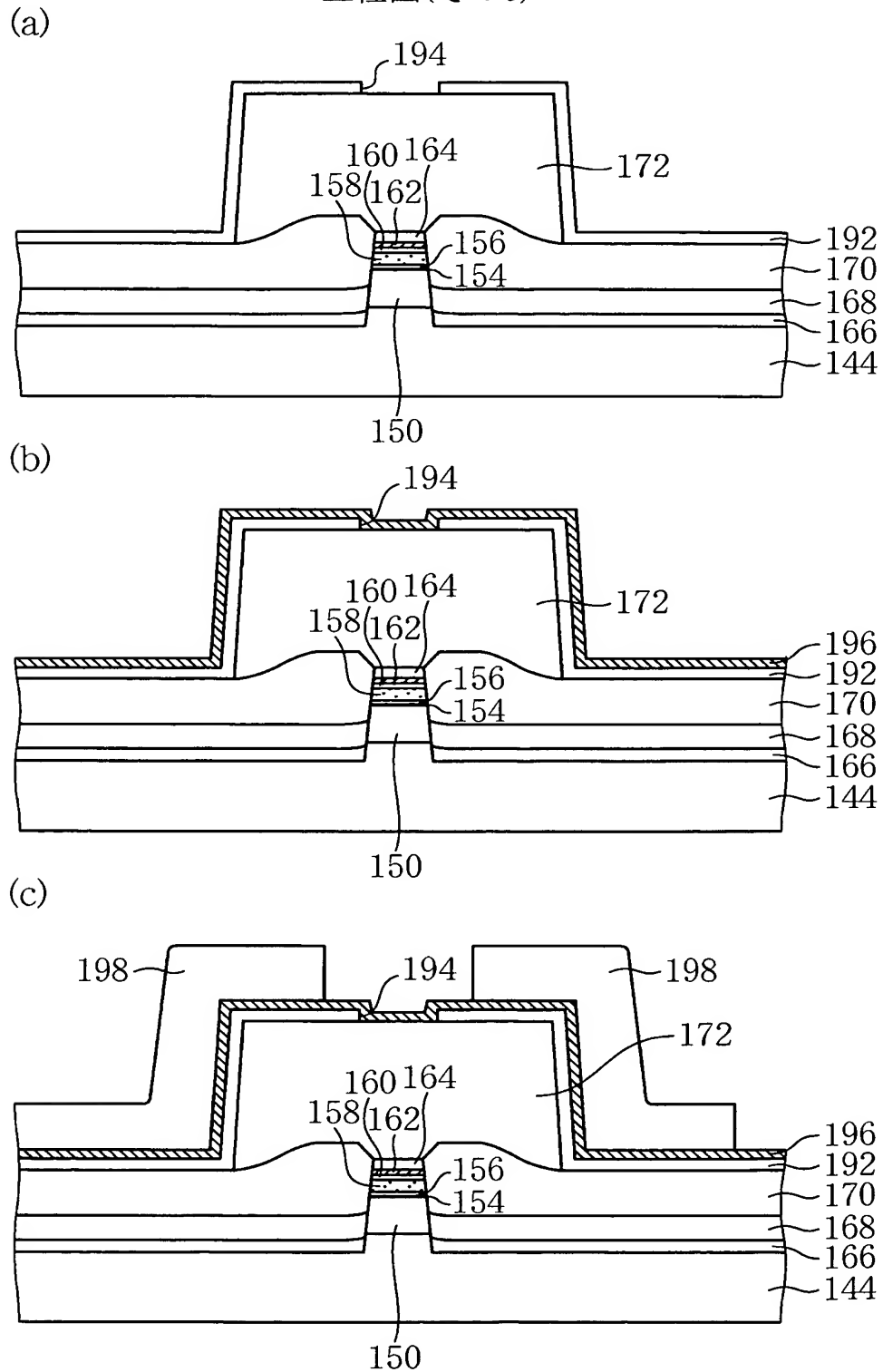


(c)



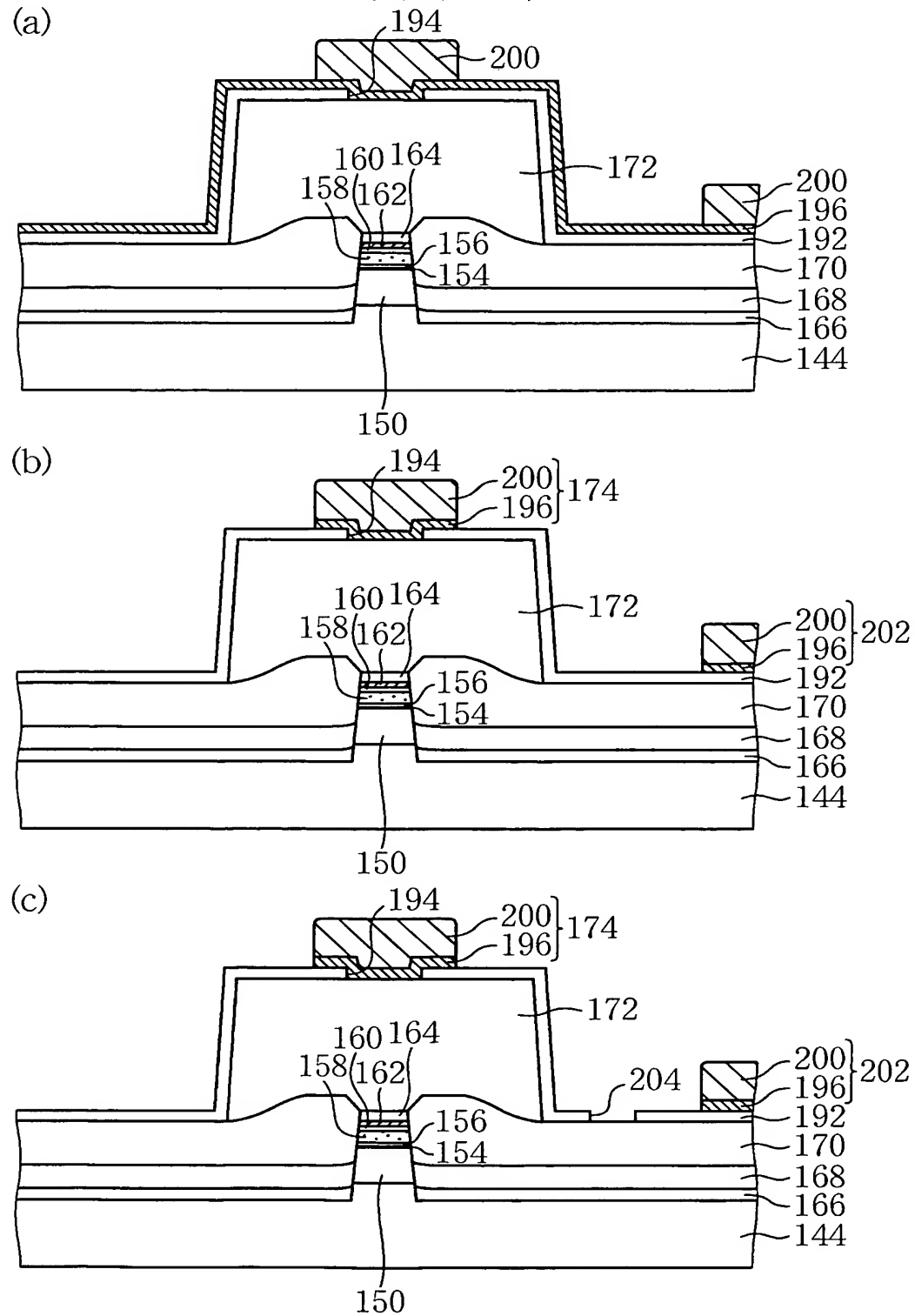
【図 21】

本発明の第9実施形態による光半導体装置の製造方法を示す
工程図(その5)



【図 2 2】

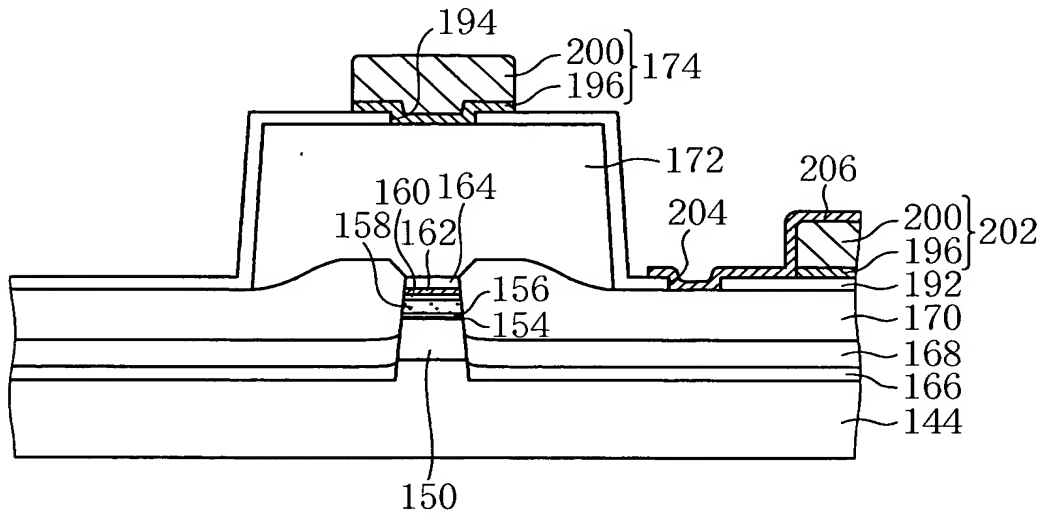
本発明の第9実施形態による光半導体装置の製造方法を示す
工程図(その6)



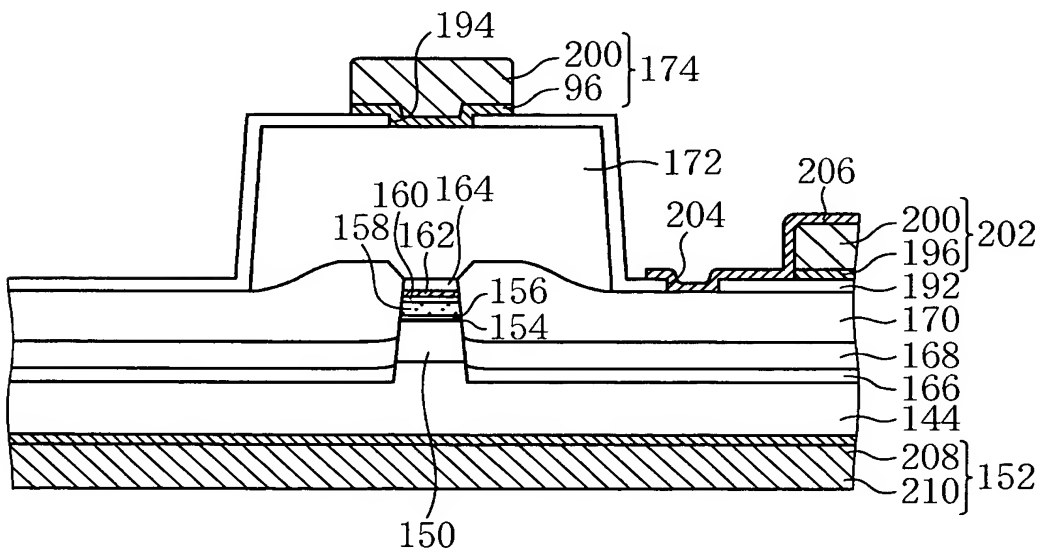
【図 23】

本発明の第9実施形態による光半導体装置の製造方法を示す
工程図(その7)

(a)

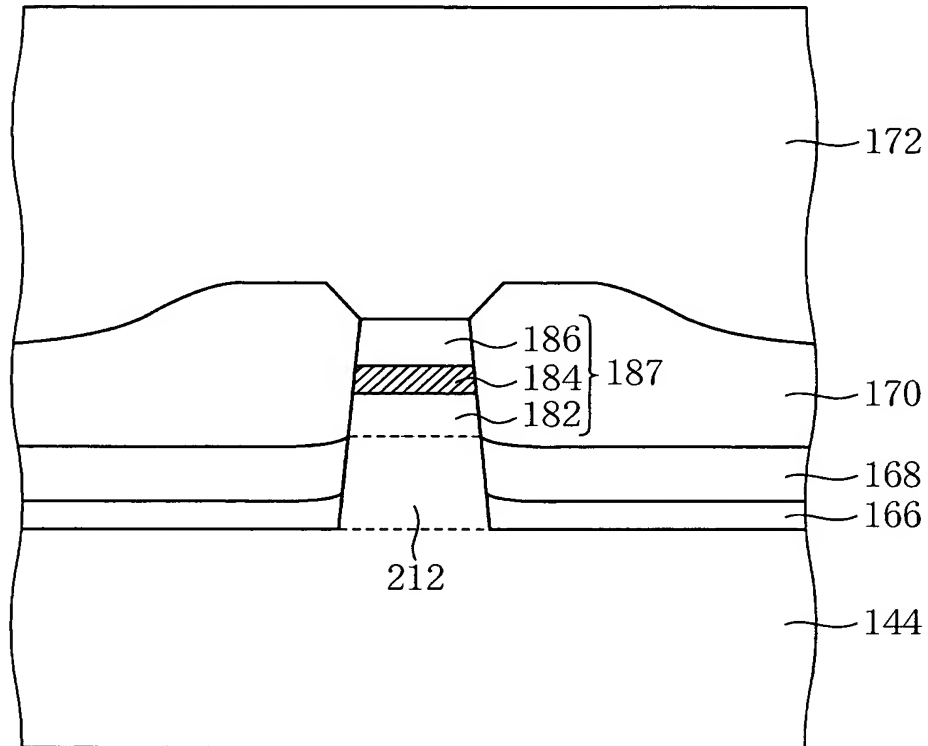


(b)



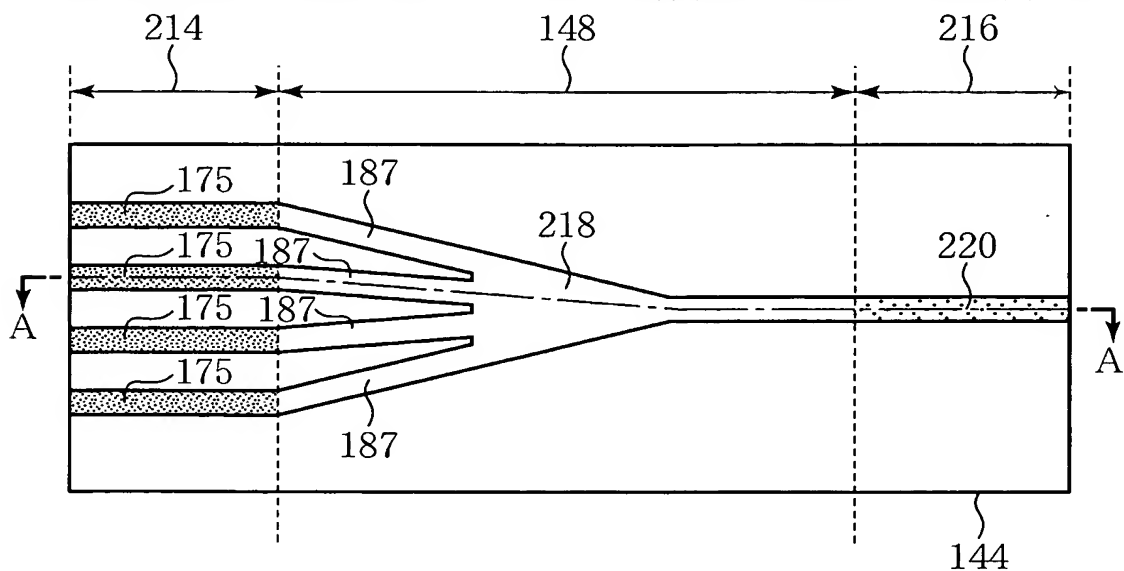
【図 2 4】

本発明の第10実施形態による光半導体装置における光導波路部の構造を示す断面図



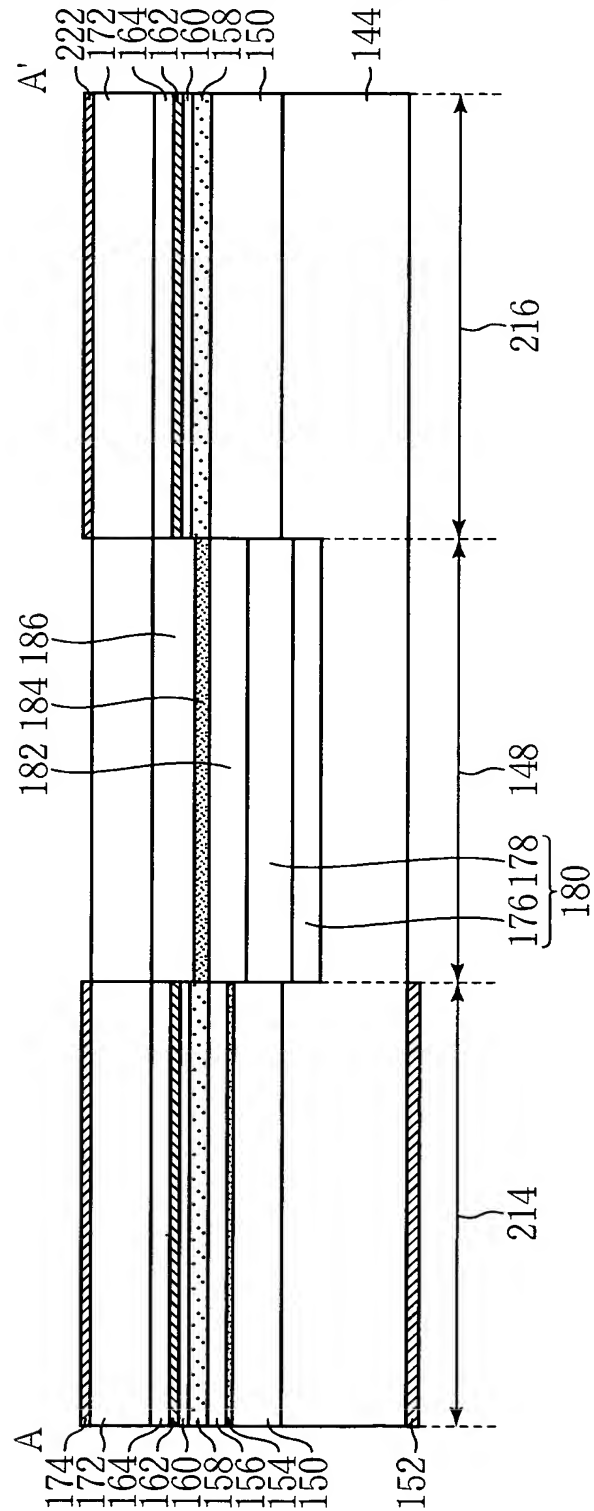
【図 2 5】

本発明の第11実施形態による光半導体装置の構造を示す平面図



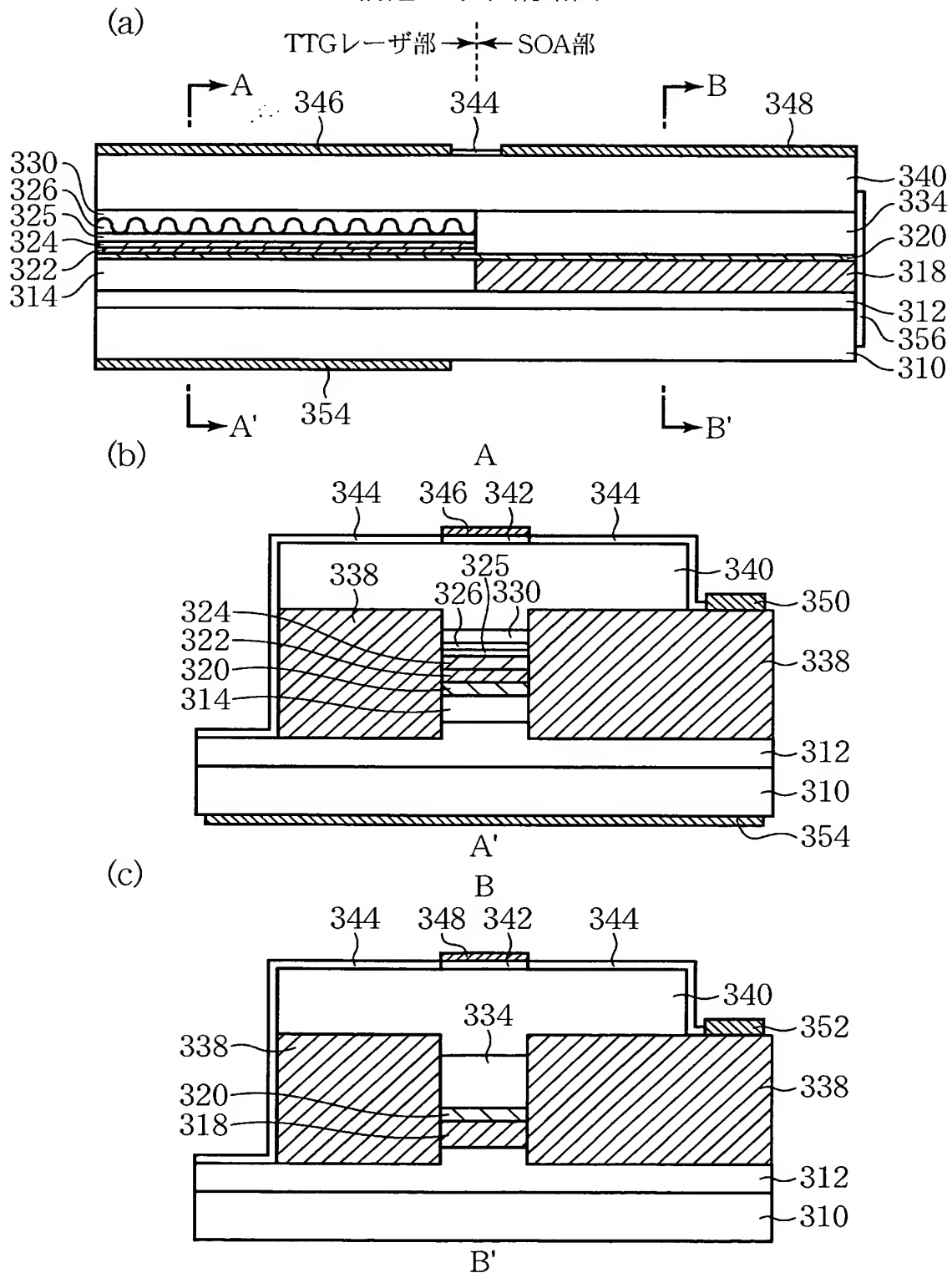
【図 26】

本発明の第11実施形態による光半導体装置のメサストライプの
延在方向に沿った断面図



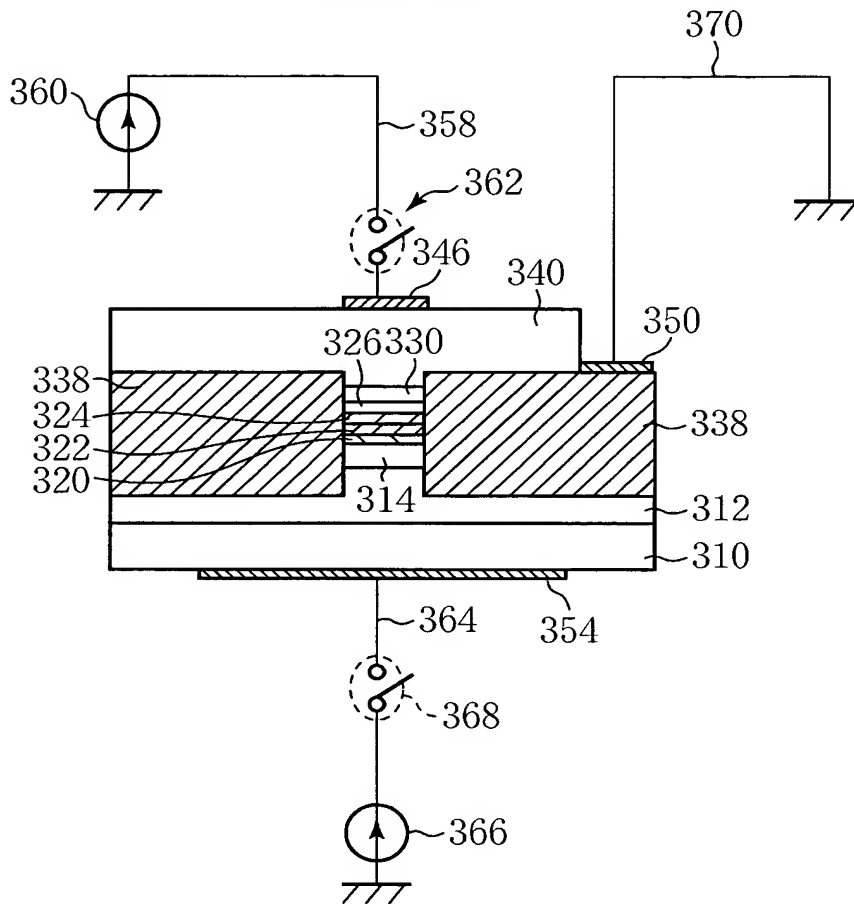
【図 27】

TTG-DFBレーザとSOAとを一体的に集積した光半導体装置の
構造を示す概略図



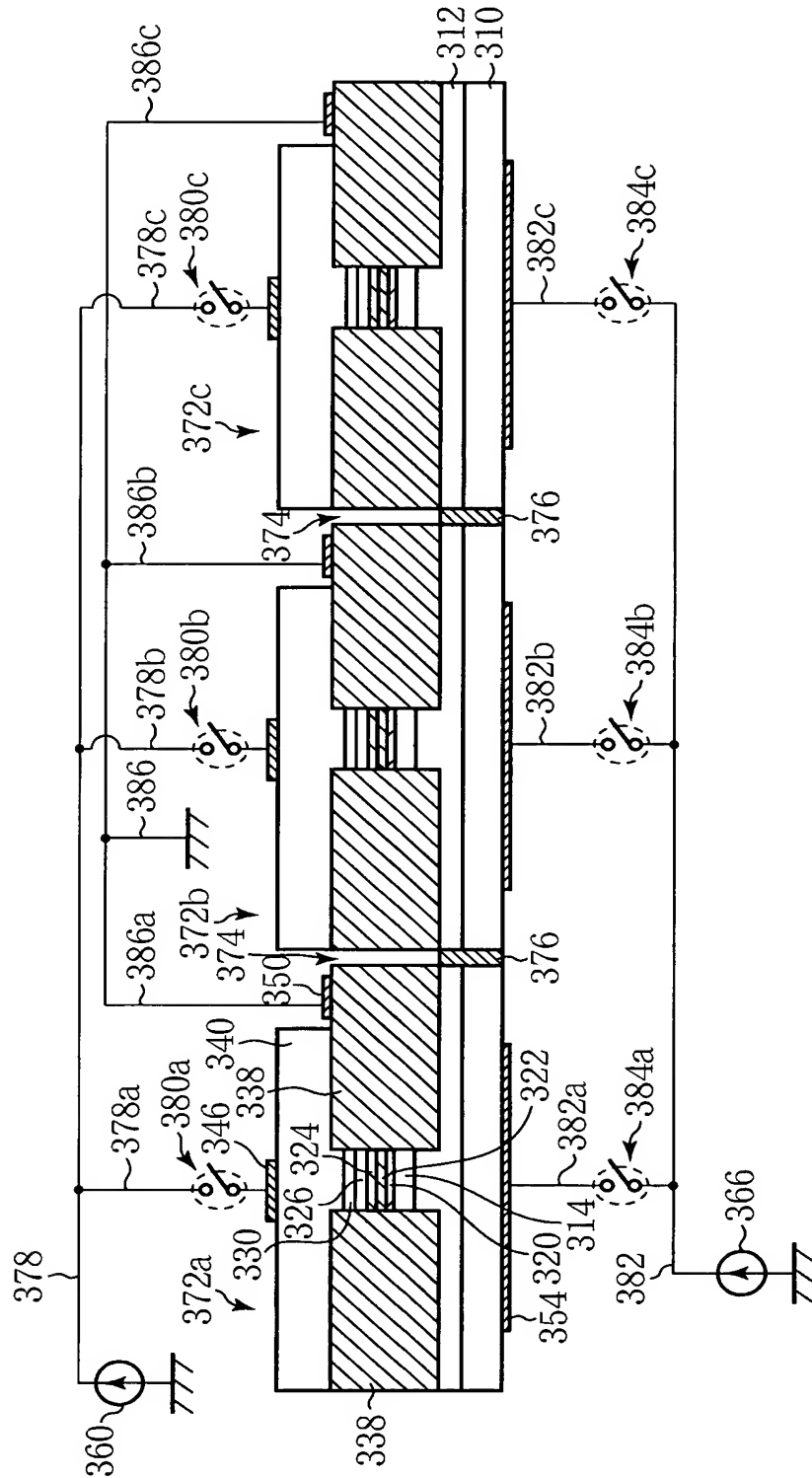
【図 28】

TTG-DFBレーザとSOAとを一体的に集積した光半導体装置の
駆動回路を示す図



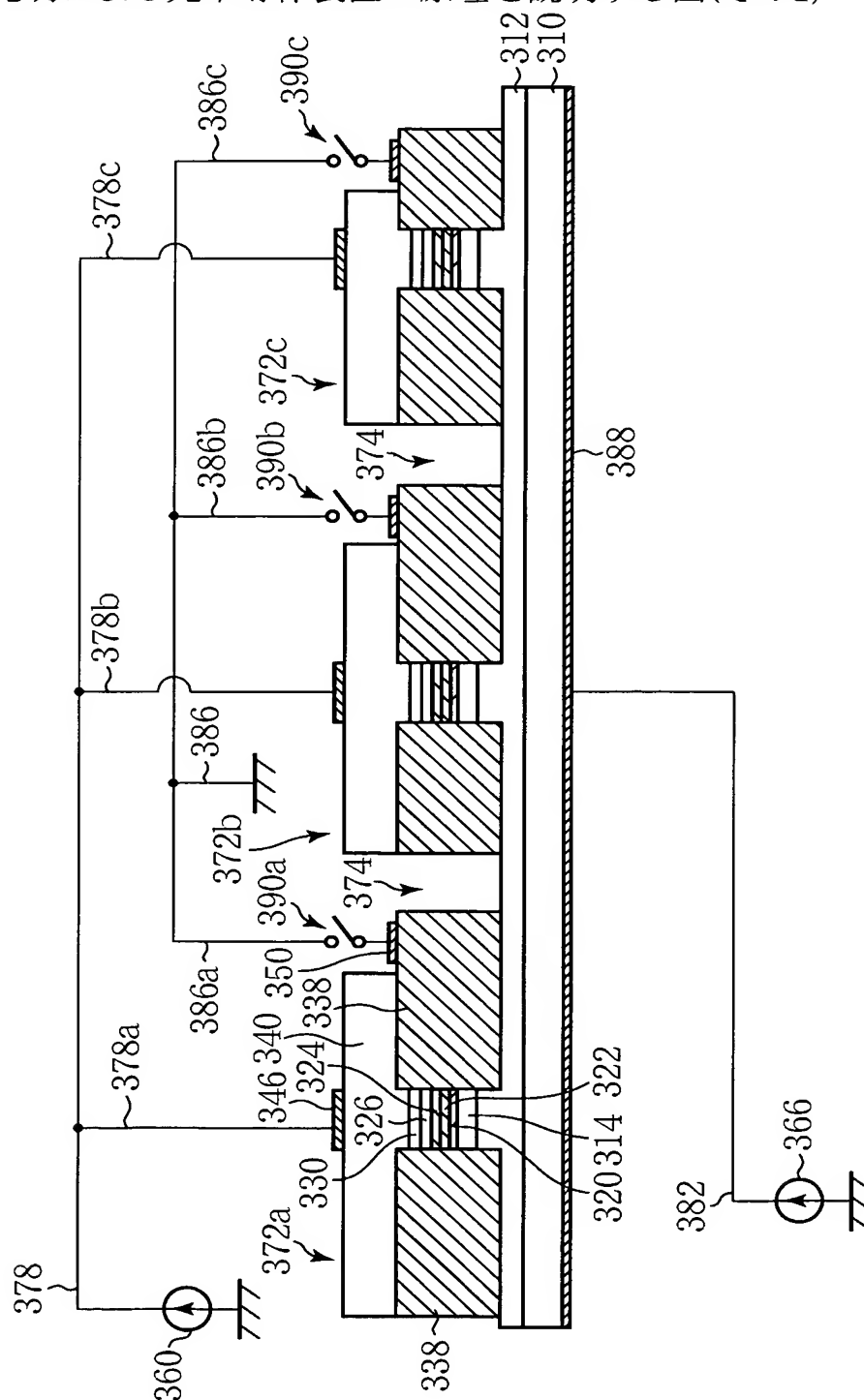
【図 29】

アレイ化した複数のTTG-DFBレーザを電氣的に分離した場合の
構造の一例を示す断面図



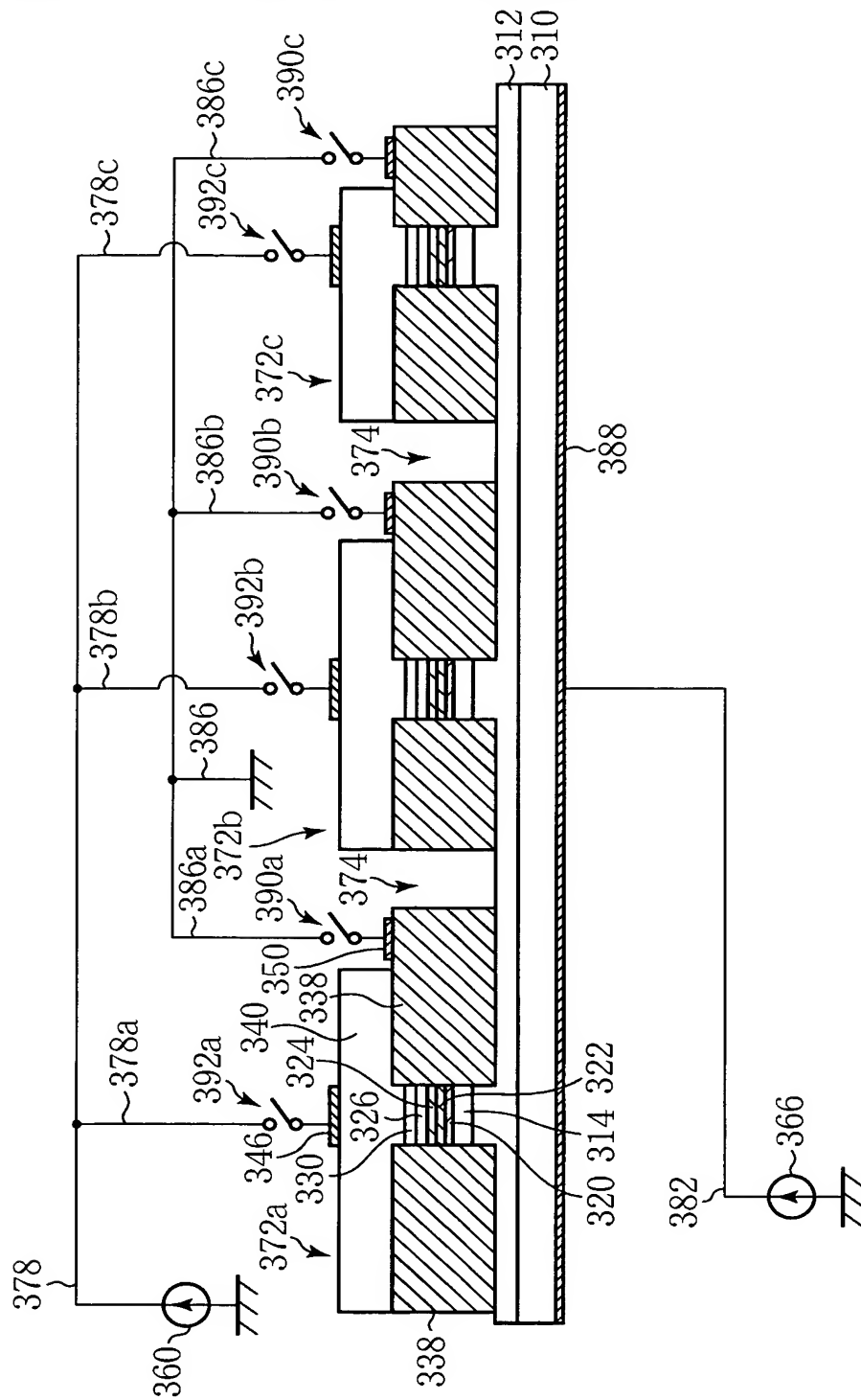
【図 30】

本発明による光半導体装置の原理を説明する図(その1)



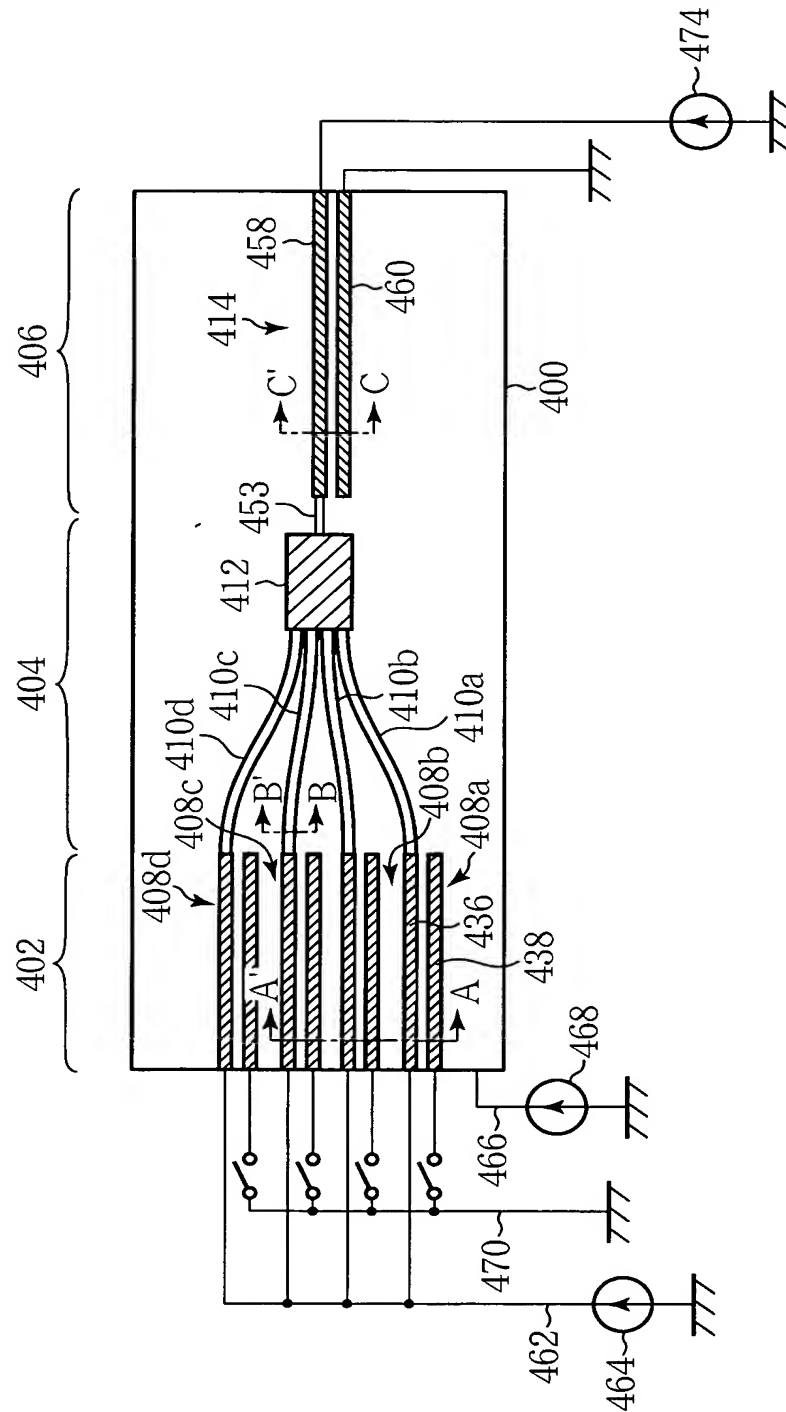
【図 31】

本発明による光半導体装置の原理を説明する図(その2)



【図 3 2】

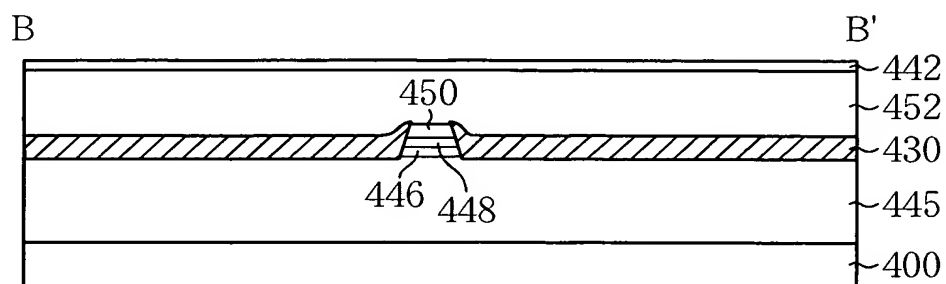
本発明の第12実施形態による光半導体装置の構造を示す平面図



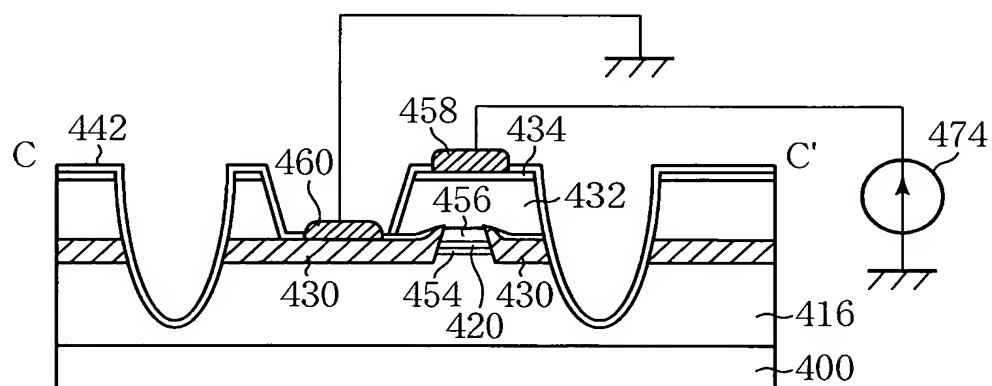
【図 3 4】

本発明の第12実施形態による光半導体装置の光導波路及びSOAの構造を示す断面図

(a)

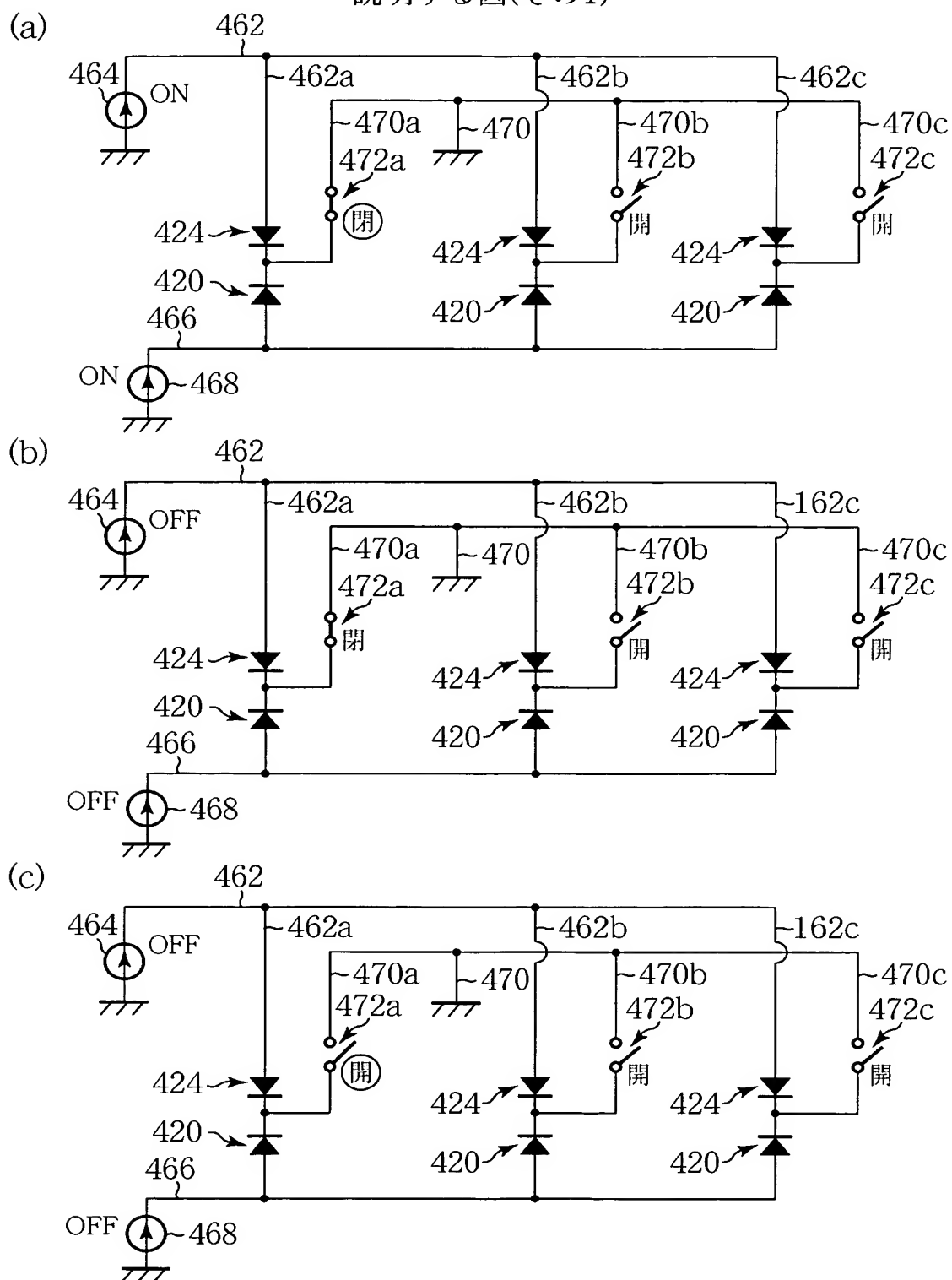


(b)



【図 3 5】

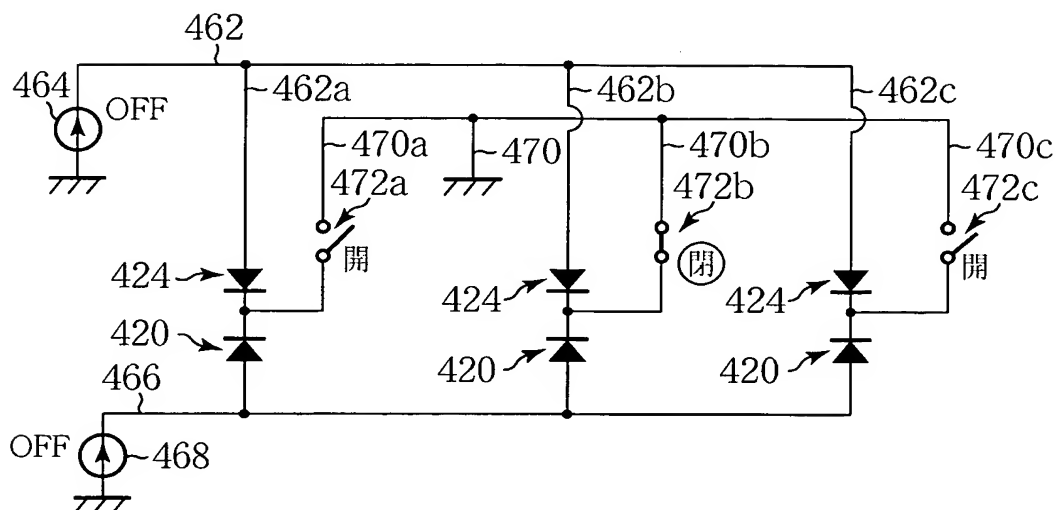
本発明の第12実施形態による光半導体装置の駆動方法を説明する図(その1)



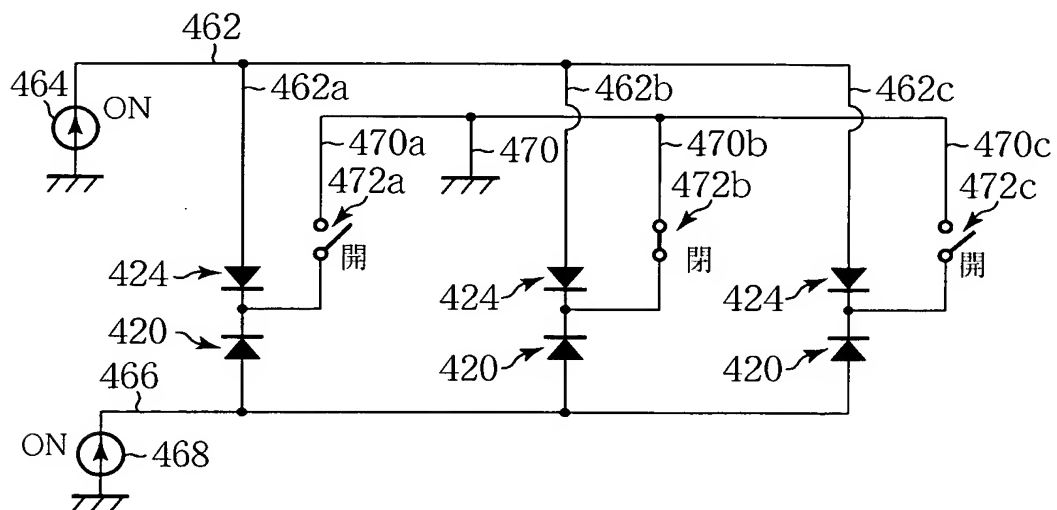
【図 3 6】

本発明の第12実施形態による光半導体装置の駆動方法を説明する図(その2)

(a)

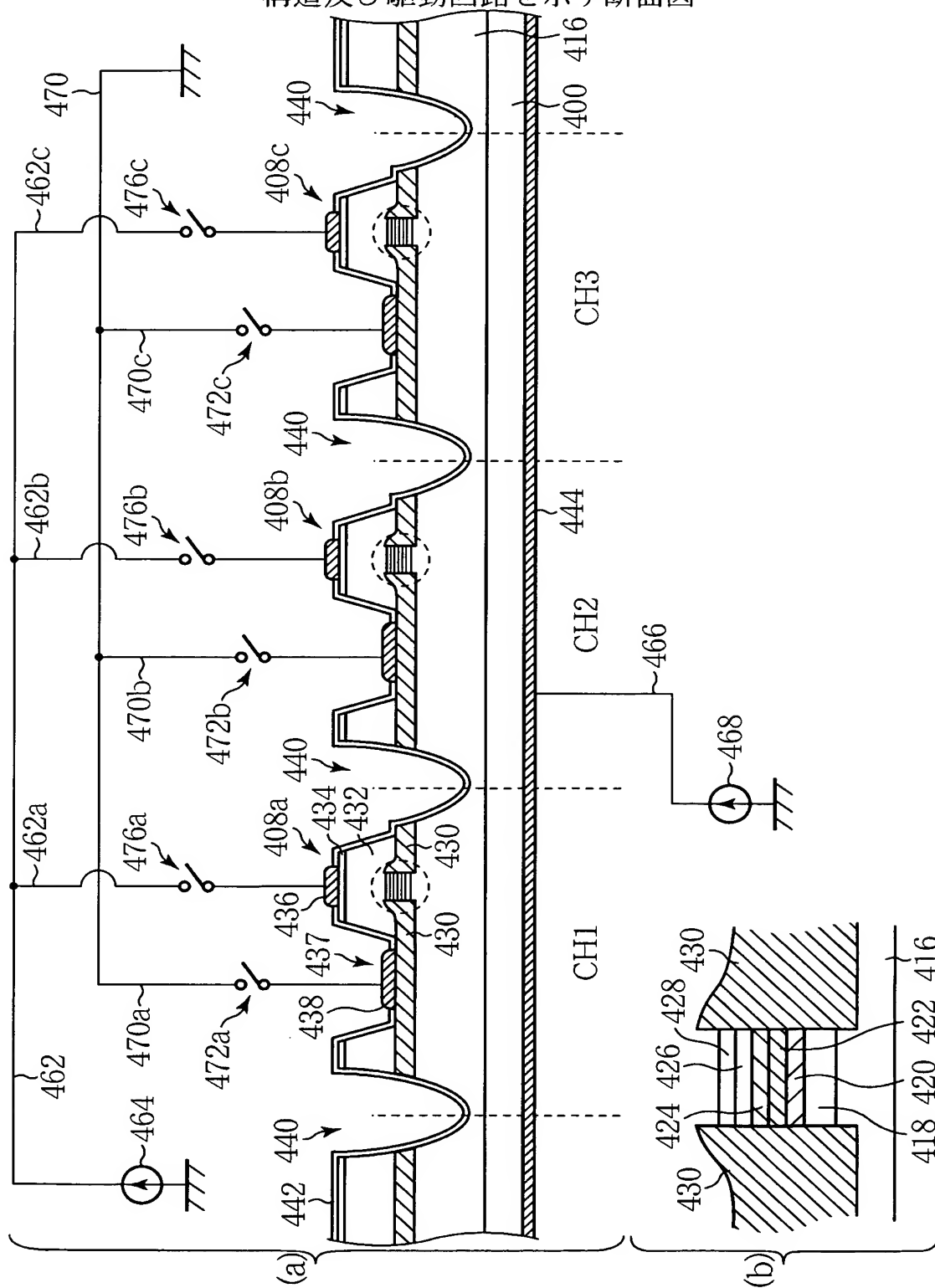


(b)



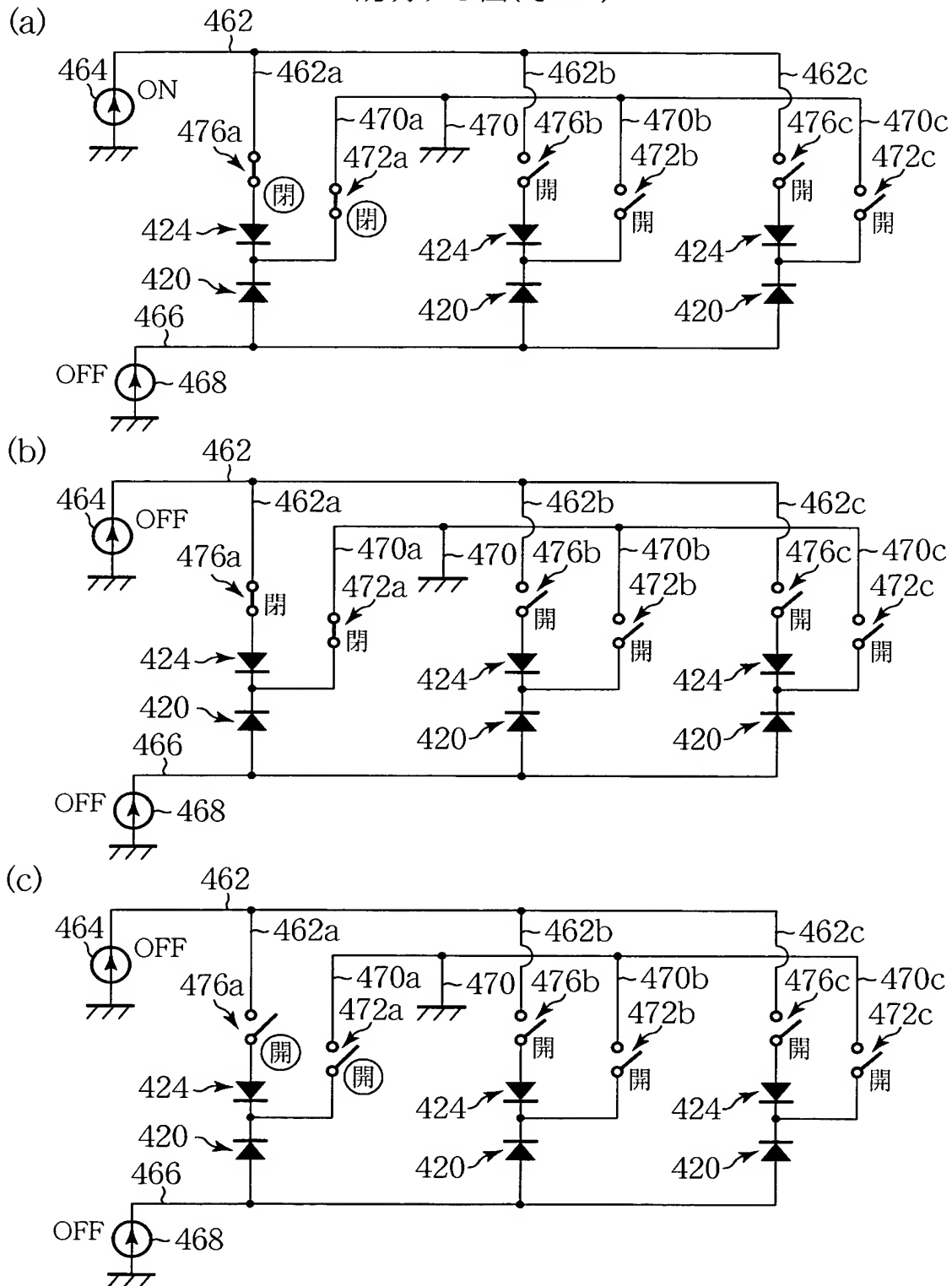
【図 3 7】

本発明の第13実施形態による光半導体装置のレーザアレイ部の構造及び駆動回路を示す断面図



【図 3 8】

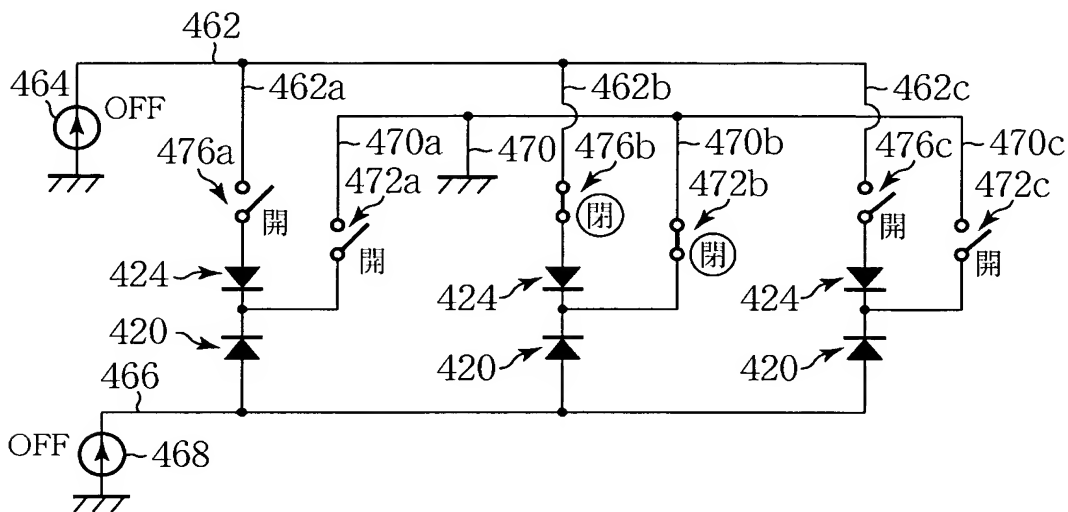
本発明の第13実施形態による光半導体装置の駆動方法を説明する図(その1)



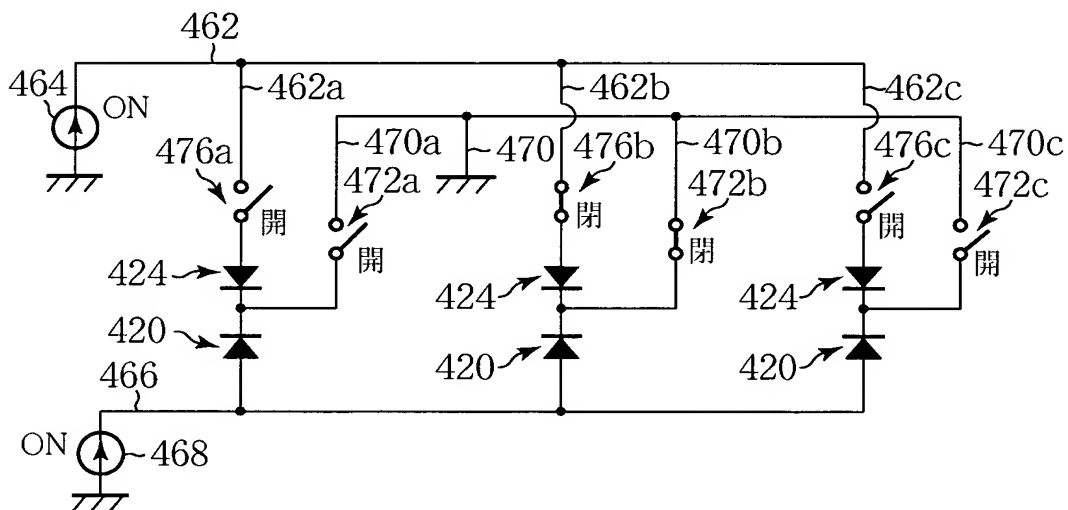
【図 3 9】

本発明の第13実施形態による光半導体装置の駆動方法を説明する図(その2)

(a)

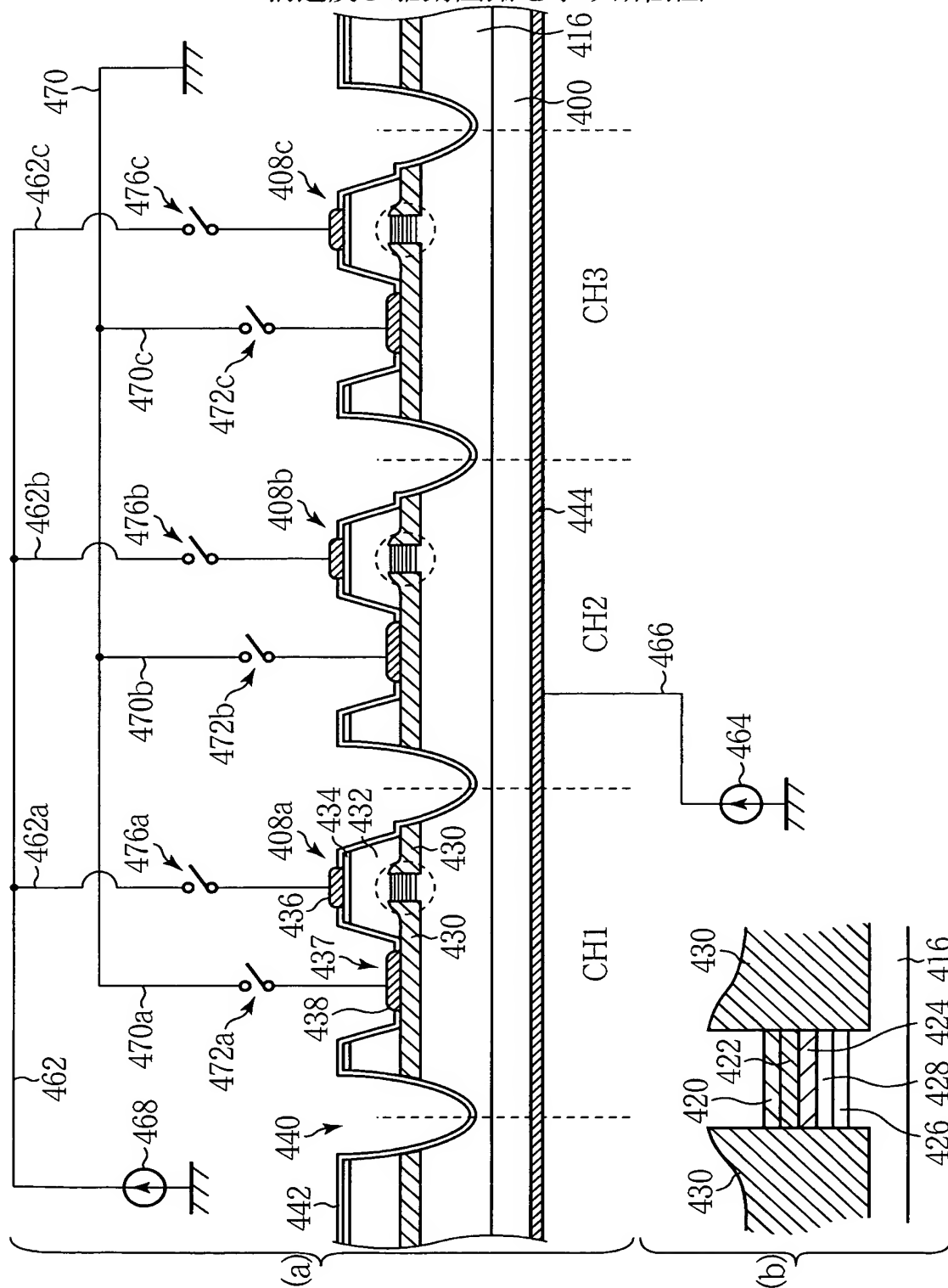


(b)



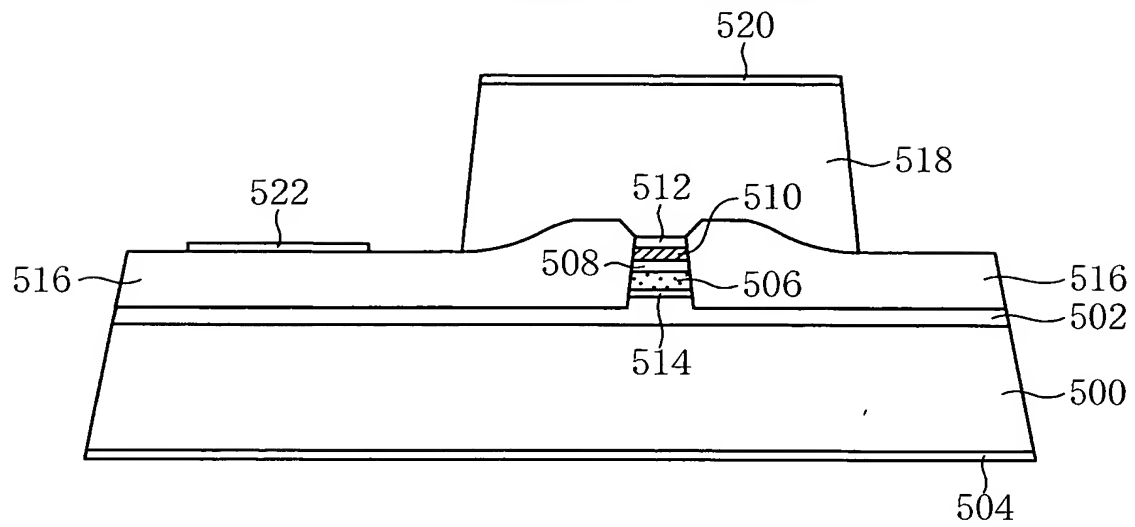
【図 40】

本発明の第14実施形態による光半導体装置のレーザアレイ部の構造及び駆動回路を示す断面図



【図 41】

TTG-LDの構造を示す断面図



【書類名】 要約書

【要約】

【課題】 広い波長可変範囲を有するとともに高い光出力を得ることができる光半導体装置を提供する。

【解決手段】 電流注入により光を発生する活性層 20 と、活性層 20 との間に中間層 22 を介して形成され、電流注入により発振波長を変化するチューニング層 24 と、活性層 20 及びチューニング層 24 の近傍に形成された回折格子 28 とを有する光発振部と、電流注入により光を増幅する活性層 20 を有し、光発振部により発生した光を増幅する光増幅部とが半導体基板 10 上に形成されている。波長可変範囲の広い光発振素子と光増幅器とを半導体基板上に集積することにより、広い波長可変範囲が得られるとともに、出力光を大幅に増加することができる。

【選択図】 図 1

特願 2 0 0 3 - 1 3 5 9 0 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1 . 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区上小田中 1 0 1 5 番地

氏 名

富士通株式会社

2 . 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社